

進化しつづける JTAG バウンダリスキャン テスト

プリント配線板の実装検査に新しく CoreCommander が加わり、
強力なファンクションテストが可能に

アンドールシステムサポート (株) / 山田 実、古長 由行

1 はじめに

現在では、産業機器からコンシューマまでの高密度な組み込み製品の実装テストに『JTAG バウンダリスキャン テスト』が適用されている。これは、各種機器の高性能・小型化にともない、実装部品や基板自体の小型化、高密度実装が行われるケースが増えてきているのが要因である。受動部品では、03015 (0.3 × 0.15mm) や 0402 (0.4 × 0.2mm) などの小型な部品が採用されている。

また、能動部品では強ピッチの QFP (Quad Flat Package) や BGA (Ball Grid Array) / CSP (Chip Size Package) など、高密度実装を実現するための部品パッケージが多く採用されるようになってきている。

最近では、MPU、cPLD、FPGA、SDRAM メモリなど、システムを構成する主要部品の多くが BGA パッケージを採用している (図 1)。特に、DDR2 や

DDR3 といったメモリデバイスでは半導体部品の標準化団体である JEDEC が BGA を標準採用するなど、部品の小型化の傾向が加速的に進んできているように感じられる。さらに、SIP (System In Package) やシリコン貫通電極 TSV (Through Silicon via) を使った 3D 実装技術、部品内蔵基板などにより、ますます高密度実装が主流となり、実装に関する検査も難しくなることが予想される (図 2)。

2 JTAG バウンダリスキャンの必要性

従来は実装検査装置として ICT (In Circuit Tester) が使われるケースが多かったが、ピン数増大や接触面積の縮小により信頼性の面で実用にはならないという問題を抱えている。また、高速信号の品質保持の面でプロービング・ポイントを基板上に配置できないというケースやピン数の増加などの問題も抱えている。さらに、自動外観検査装置 (AOI) では、BGA のピンを検査することができないのが現状である。

これらの問題点を解決するための手法として、

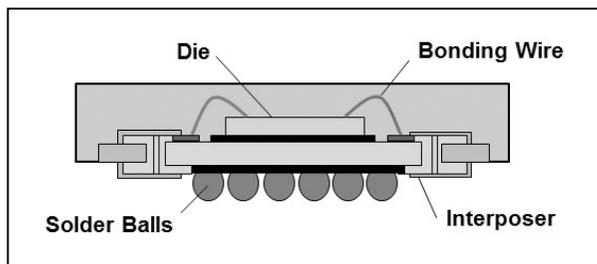


図1 BGAパッケージのイメージ

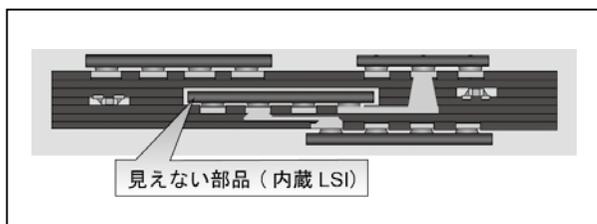


図2 部品内蔵基板のイメージ

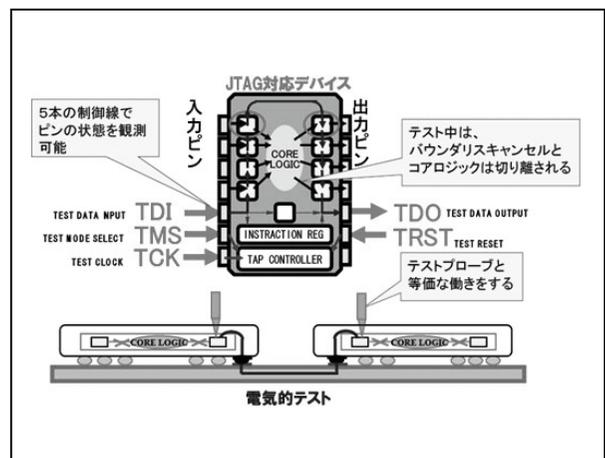


図3 JTAG バウンダリスキャン テスト概要

1990年に『IEEE Std. 1149.1』として規格化されたのが『JTAGバウンダリスキャン テスト』である(図3)。

デバイスのピンと内部ロジック間に内蔵したバウンダリスキャンセルと呼ばれるレジスタがプロービングの役割を果たし、電氣的に基板をテストすることを実現している。

3 進化したJTAGバウンダリスキャンテストツール

ここでは、業界スタンダードであるオランダJTAG Technologies社のJTAGバウンダリスキャンテストツールを紹介する。

ProVisionという標準ツールでは、テスト対象基板のネットリスト、JTAGバウンダリスキャン対応デバイスのためにデバイスベンダから支給され

るBSDLファイル(Boundary-Scan Description Language)、ツールに内蔵された約10万種類の部品ライブラリを使い、部品データベースを作成することによって各種テストデータが自動的に生成される。この部品データベースは他のプロジェクトでも再利用可能であるため、基板改版の際や、新規基板への対応が容易に行える。

また、メモリデバイスやロジックデバイスなどJTAGバウンダリスキャン非対応のデバイスについても、部品ライブラリにデバイスの動作機能が組み込まれているため、すべてのテストプログラム(テストデータ)が自動的に生成される点も他のツールにはない特徴である。したがって、テストプログラム作成のための多くの時間が不要であり、開発費を大幅に削減できる。また、テストした故障箇所を基板のレイアウト図や回路図に表示させることも可能である(図4)。

2003年に策定された国際標準規格IEEE 1149.6ではACカップリングのテストに対応しており、IEEE 1149.6準拠デバイスであればLVDSなどの高速データ転送端子の接続テストが可能である。本ツールではIEEE 1149.6のテストも標準で対応している。

さらに、Pythonオブジェクト指向スクリプト言語によるプログラム対応や、周波数や電圧測定が可能なアクセサリ製品を利用することにより、配線テストに留まらずファンクション的なテストが可能である(図5)。

後述するJTAG Liveのオプションとして用意されている『CoreCommander』をProVision上で動作させ、JTAGバウンダリスキャン非対応のMPUとその周辺回路の検査をおこなうことも可能である。

4 気軽にBGAデバイスを配線テスト

JTAG Technologies社では前述の標準ツール以外に、『JTAG Live』という気軽に扱えるツールを

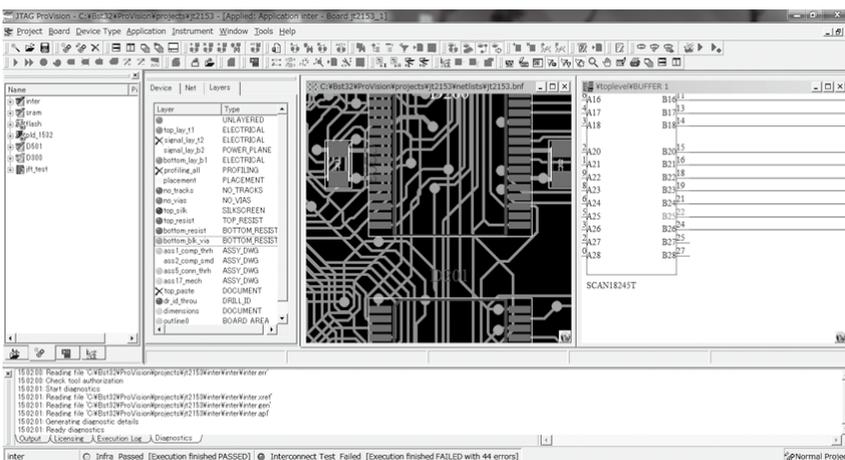


図4 JTAG ProVisionの実行画面

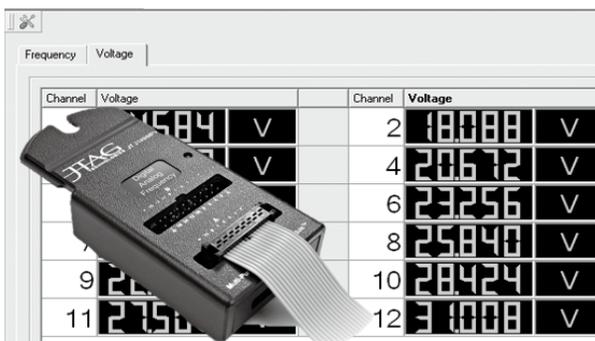


図5 JTAGで電圧値を測定している画面

FEATURE

用意している。このツールは、専用のローコスト・コントローラの他に、cPLD/FPGA ベンダ (Xilinx 社と Altera 社) のダウンロードケーブルや FTDI 社の

FT2232 デバイスを利用して、PC と接続することが可能である。

また、このツールはネットリストを使用せずに BSDL ファイルからテスト可能なピンを画面にドラッグ & ドロップすることですばやく簡単に JTAG バウンダリスキャン テストが可能である。JTAG Live BUZZ という無償で使用できる機能は、テストのように簡単に 2 点間の配線テストや特定ピンのリアルタイム監視が可能である (図 6)。

このような無償で扱うことができるツールをユーザーに対して提供している点は、日本国内では初めての試みである (2012 年 5 月 1 日現在当社調べ)。

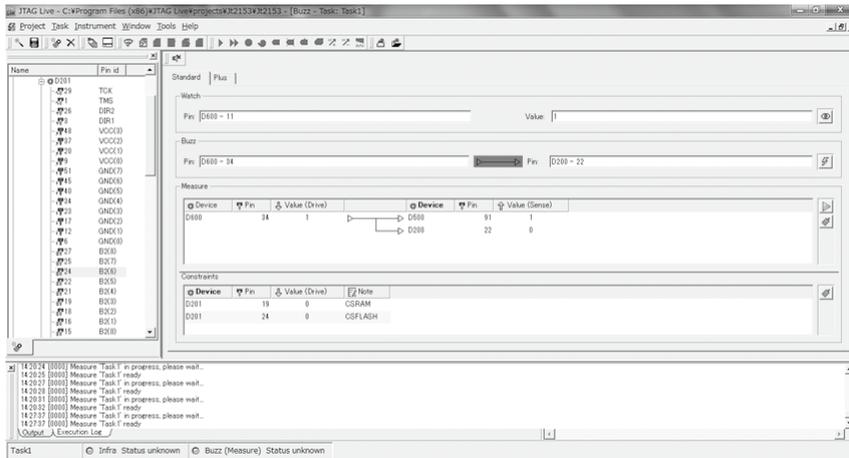


図 6 JTAG Live BUZZ の実行画面

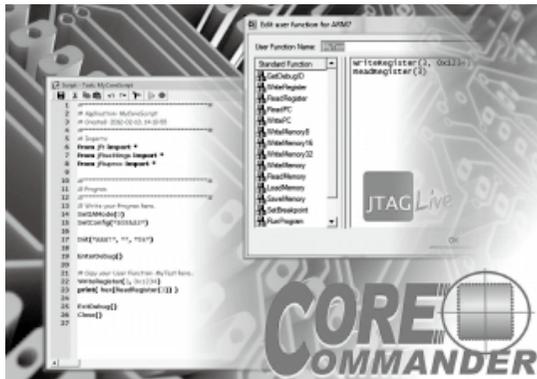


図 7 JTAG Live CoreCommander

5 JTAG Live には、次の製品が用意されている

① BUZZ (2 点間の配線テストと端子の監視)

デバイスのピンをドラッグ & ドロップすることにより簡単にテスト可能 (無償機能)

【JTAG Live BUZZ 入手先 URL】

<http://www.andor.jp/jtag/jtaglivejm>

② BUZZ Plus (ショート・オープン故障の検出)

デバイスのドライバのピンを指定するだけで接続先のレシーバのピンを自動検出する

③ Auto BUZZ (合格基板と検査対象基板の比較)

JTAG バウンダリスキャン デバイス同士の全接続先を自動検出する

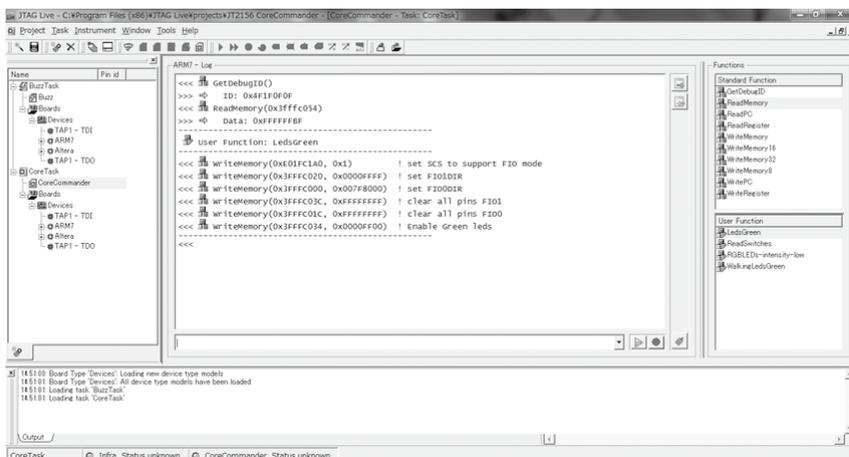


図 8 JTAG Live CoreCommander の実行画面

④ Clip (信号制御による簡易テスト)

複数のピンの動作をユーザーが指定して、ロジックアナライザのような表示ができる

⑤ Script (プログラムベースの簡易テスト)

Pythonオブジェクト指向スクリプト言語によるプログラム対応

⑥ CoreCommander (エミュレーション機能)

MPUのメモリやペリフェラルにアクセスすることができる

この中でもっとも新しい製品としてリリース

されたのが、エミュレーション機能をもつ『CoreCommander』である(図7)。

この『CoreCommander』を使用することで、プログラム・カウンタやペリフェラルのアクセスが可能となり、JTAGバウンダリスキャンの制御信号はもつが、バウンダリスキャンセルを搭載していないためにテスト不可能だった部分をカバーすることができるようになった。

また、BIST(Built In Self Test)を用意に制御できるようになり、テスト効率を大幅に向上できる(図8)。

6 コストダウンに成功したユーザー例

ここでは、JTAG Technologies社製のJTAGバウンダリスキャンテストシステムを10年以上お使いいただいている企業として、ティアック(株)(東京都多摩市、以下、ティアック社)の事例を紹介する。

ティアック社は音響機器や情報機器を扱うメーカーで、リニアPCM/ICレコーダDR-40を始め、ポータブル・デジタルMTRなど約60種類以上の製品にJTAGバウンダリスキャンテストを適用している(図9、図10)。



図9 ティアック社のリニアPCMレコーダ DR-40

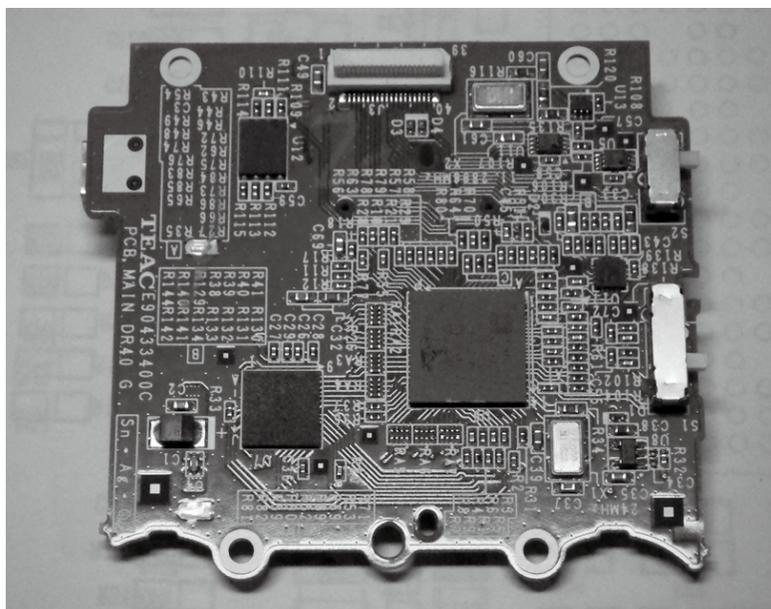


図10 ティアック社のリニアPCMレコーダ DR-40の基板写真

従来はファンクションチェックに頼るところが多く、基板上搭載デバイスの詳しい知識がないと生産用チェックが製作できないという問題を抱えていたが、JTAGバウンダリスキャンテストの採用により、チェック製作単価を1/2~1/3程度、社内工数を1/5~1/10程度に抑えることが可能となった(図11)。また、多層基板の不良箇所の特定が簡単にできるようになったことにより、海外の生産工場における高品質・高信頼度の生産を実現している(図12)。

ティアック社では、製品の開発効率を上げるために、量産段階だけでなく、試作段階からJTAGバウンダリスキャンテストを適用している。

一般的には、製品の試作段階ではプリント基板自体の最終レイアウトが定まっていないために、ピン・プロービングが必要なICTやファンクションテストシステムの検査治具が用意できなく、試作基板に実装不良があった場合、不良箇所の特定に相当の時間が費やされる。

JTAGバウンダリスキャンテストでは、CADから出力されるネットリストからテストコードを自動生成できるため、試作段階から検査が可能となり、不具合の内容とその箇所を容易・迅速に特定でき、開発効率を上げることが可能である。

ティアック社では、JTAGの機能に対応しているデバイスのパッケージが、BGAの場合やDSP、RAM、ROMの形態の基板は、基本的な配線チェックをJTAGテストで確認してからファームウェア担当者に提供している。

ティアック社では最新のProVisionを使用することにより、従来2~3日かかっていたシリアルROMの書き込みやDDRメモリのテストデータ作成の作業時間を数時間まで短縮できるようになった。

7 JTAGバウンダリスキャンの今後

JTAGバウンダリスキャンテストシステムのメーカーであるJTAG Technologies社は、IEEE Std. 1149.1規格製作に参加したメンバーにより設立されたリーディングカンパニーである。

以下に示すようにIEEE国際標準規格ではJTAGバウンダリスキャンに関連する様々な技術を拡大しており、JTAG Technologies社もそれに並行して高度化するプリント配線板の信頼性向上に寄与しつづける姿勢である。

以下に示すようにIEEE国際標準規格ではJTAGバウンダリスキャンに関連する様々な技術を拡大しており、JTAG Technologies社もそれに並行して高度化するプリント配線板の信頼性向上に寄与しつづける姿勢である。

- ① IEEE Std. 1149.1
バウンダリスキャンテスト・アーキテクチャ
- ② IEEE Std. 1149.4
ミックスド・シグナル(アナログ/デジタル混在テスト)
- ③ IEEE Std. 1149.6
アドバンスド・ネットワーク・シグナル
LVDS (Low Voltage Differential Signals)
- ④ IEEE Std. 1149.7
2線式JTAGバウンダリスキャンテスト
cJTAG (Compact JTAG)

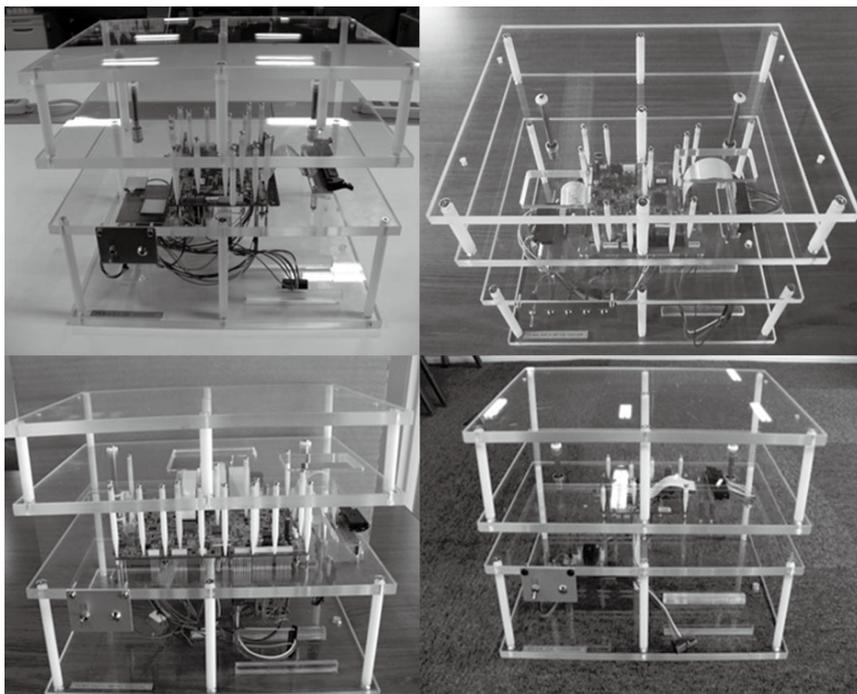


図11 JTAGにより簡易な構成となったティアック社の検査治具

⑤ IEEE Std. 1532

バウンダリ スキャンを基に構成されているISP
(In-System Programmability)標準規格

⑥ SJTAG (System JTAG)

システムレベルでのバウンダリ スキャンの利用

⑦ IEEE P1838

3D-ICテストの標準化

⑧ IEEE P1149.8.1

ボード上の接続不良のテストに関する規定。
JTAG未対応デバイスやコネクタ等を含めたテストのモード追加

⑨ IJTAG (Internal JTAG): IEEE P1687

オンチップ内部のテストとデバッグ

8 あとがき

従来の実装検査装置で可能な実装部品の定数測定
やリアルタイム機能テストなど、JTAGバウンダリス
キャン テストだけでは行うことができない項目が
あるのも事実である。

そのため、テスト対象基板によっては、JTAGバウ
ンダリ スキャンと従来のテスト装置とを併用した柔
軟な『複合テストシステム』を構築することが必要で
あり、これにより、効率的かつ経済的なテストのシス
テムを実現することができる。

JTAG Technologies社はJTAGにおける新技術
にも積極的に製品に取り組んでいるワールドワイド
な企業であり、これまで海外で多くのテストに関する
賞を受賞している。

また、当社は20年近くJTAGバウンダリスキャン
テストシステムを国内の多くのお客様に提供して
きており、数多くの技術コンサルタントを経験してい
る。

何かお困りのことがあれば、JTAGバウンダリス
キャン テストに対して多くのノウハウを持つ我々に
是非お声をかけていただきたい。



図12 ティアック社の海外量産現場で稼働しているJTAGバウンダリスキャンテストシステム