

トレンドを探る

開発現場から製造現場まで JTAGテストを活用した実装検査の改善

アンドールシステムサポート(株) / 谷口 正純

1. はじめに

BGAを搭載した高密度実装基板は、コンシューマ機器、産業機器では主流であったが、オートモーティブ機器、医療機器においても、BGA搭載機器が増えている。様々な業界の実装基板の検査手法として注目を集めているJTAGテストの活用方法を紹介する。

2. JTAGテストの誕生と現在

最近、多くの企業から「マイコン、FPGA、DSPとDDRメモリ間の実装にトラブルがあり、不良箇所の特定ができずに困っている」と相談を受ける機会が増えている。ファンクションテストでは、機能単位で不良は見つかるものの、実装部品の端子レベルで不良箇所の特定ができないし、X線検査ではオープン不良が特定できない、という。そのために、生産技術者や設計者が不良基板を1枚1枚解析するために、多くの時間を費

やしているようである。これは本来の技術者のあるべき姿ではなく、企業の生産性が低下してしまう一因である。

われわれがJTAGバウンダリスキャンの基板検査技術を紹介しはじめた20年前には、すでに現在の実装不良と検査の問題は予想されていた。当社が2000年に技術誌に寄稿した記事を見ると、「不思議なシリアルポートの背景・原理・応用」というサブタイトルがついていた。今から15年程前のことであるが、JTAGアーキテクチャを搭載したデバイスが少なかったことを物語っている。しかし、現在のマイコン、FPGAやDSPなどの多くは、JTAGアーキテクチャを搭載しており、JTAGテストを活用できる環境が整っているといえる。

高密度実装基板に搭載されているBGAパッケージのデバイスには、すでにJTAGテスト用のロジックが内蔵されている(図1)。JTAGテストに対応しているかどうかは、デバイスメーカーのホームページからBSDLファイルを手入手できることを確認するとよい。たとえば、ルネサス社のホームページでは、SH-2、SH-2A、SH-3、SH-4、SH-4AなどのマイコンのBSDLファイルが公開されている。型番ごとにダウンロードできるようになっているので、BSDLファイルを手入手できたデバイスのほとんどは、JTAGテストを行うことができる。また、FPGAとDSPについては、ほとんどすべてのデバイスが

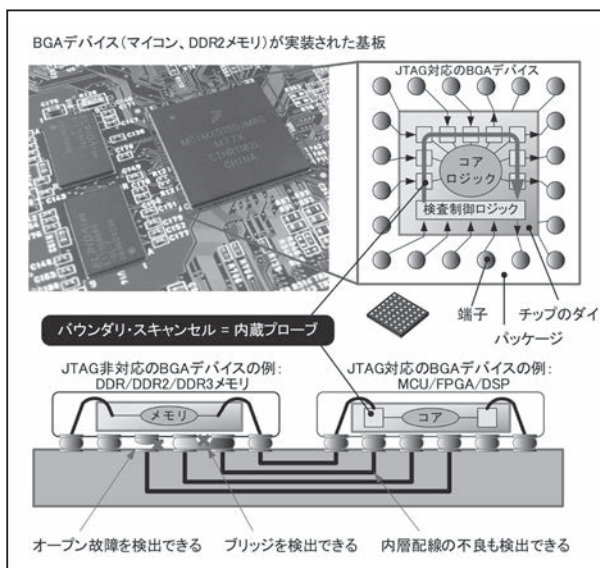


図1 JTAGテストのロジック

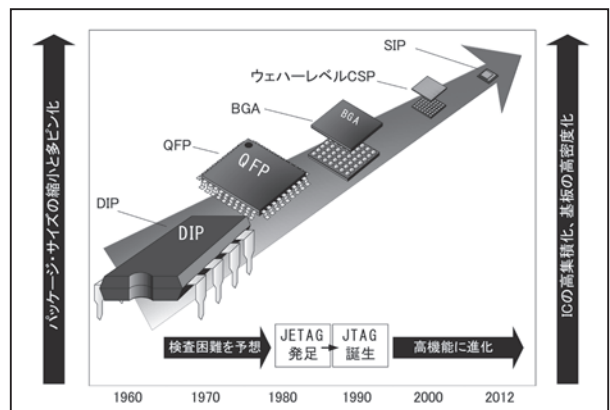


図2 JTAGの誕生

JTAGテストの機能を備えている。

JTAGテストは国際規格IEEEスタンダード1149.1として規格化され、JTAGテストに対応したBGAデバイス自体がプローブピンの代わりとなり、高密度実装基板のパターン不良、はんだ不良を検出することができる。このように実装基板のはんだブリッジ、オープンなどを通電試験により検出できるため、合否判断基準は担当者のスキルに依存しなくなり、検査品質のばらつきをなくすることができる。

JTAGテスト規格は、1985年に、今日の高密度化した実装基板の検査の問題を解決するために、ヨーロッパで検討がはじまった。検討したグループ名は、JETAG (Joint European Test Action Group)といい、Philips社(オランダ)、British Telecom社(イギリス)、Ericsson社(スウェーデン)、Siemens社(ドイツ)、Thomson-CSF社(フランス)などが参画した。1986年には、Texas Instruments社、IBM社、AT&T社などの米国の企業が加わり、グループ名のEuropeanを外して、JTAG (Joint Test Action Group)となった。1987年には、米国防総省の賛同を得てJTAG version 1.0を発表、1988年にはJTAG version 2.0となり、IEEEのTestability Bus Standard Committeeに提案され、1990年2月15日にIEEE1149.1として承認された(図2)。

エレクトロニクス実装学会で発表された『2013年度版 日本実装技術ロードマップ』においても、「重要性を増すバウンダリスキャンテスト」という章で、プロービングできない基板の検査にはJTAGテストが有効であることが記されていることから、多くの企業が注目している実装基板のテスト手法であることが分かる。

3. 製造現場におけるJTAGテストの活用

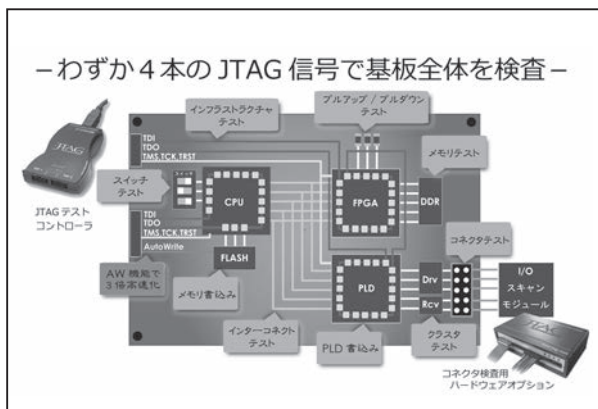


図3 基板全体を検査できるJTAGテスト

JTAGテストを製造ラインで活用するには、JTAGテスト専用の工程を準備する方法と、現在製造ラインで稼働している検査装置に組み込んで使用する方法がある。

JTAGテストは、わずか5本の信号で基板全体を検査することができる検査手法であり、デバイスによっては、オプション信号のテストリセット(TRST)を使わないため、4本の信号で検査できる(図3)。JTAGテストの仕組みについて技術資料が必要な方は、当社までJTAG技術レポートをご要求いただきたい。

JTAGテスト専用の工程にする場合には、検査治具から検査対象の基板に電源投入するプローブピンとJTAG信号用のプローブピンが必要になるが、ピン数は非常に少なくシンプルな治具で検査を行うことができる。そのため、検査治具のコストを削減でき、ピンのメンテナンス費用や工数を抑えることもできる。

また、ファンクションテスタ、インサーキットテスタ、フライングプローブテスタと組み合わせると、各テスタでは検査できない範囲をJTAGテストが補完することができ、テストカバレッジが飛躍的に向上する(図4)。JTAGテストを他の検査装置に組み込む際には、JTAGテストを生成した検査アプリケーションは、コマンドプロンプトから呼び出しが可能となるため、各テスタの検査項目の1つとして、容易にJTAGテストを追加して実行することができる。

特に、年々開発規模が大きくなるファンクションテストの開発コストを削減したい企業にとって、JTAGテストの自動生成機能による検査の置き換えは大変効果がある。JTAGテスト生成は半日あれば準備ができるため、JTAGテストのカバレッジが大きい基板ほど検査プログラム開発のコストを削減できる。さらに、故障解析の精度が格段に向上し、ピンレベルで故障箇所の特定ができるようになる。

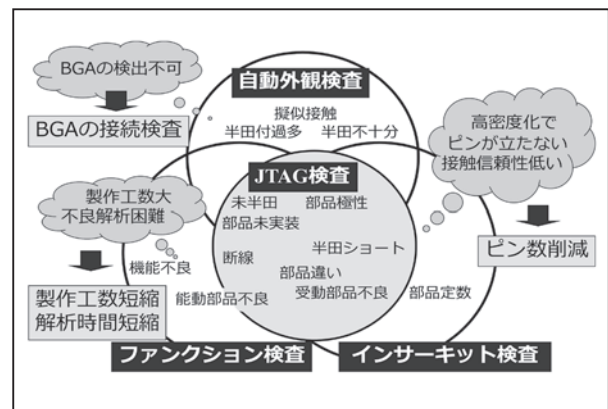


図4 JTAGテストシステムと従来検査システムの関係

少量多品種の製造現場では、ピン治具をなくして、検査治具の費用を抑えることが検討されている。そのため、ピン治具を使用しないフライングプローブテストが導入されるが、現在主流であるBGAパッケージの部品には、プローブピンをあてることができないため、テストカバレッジが確保できない。そこで、JTAGテストと組み合わせることにより、BGAパッケージの実装検査はJTAGテストがカバーし、BGA以外はフライングプローブでカバーすることにより、検査カバレッジが飛躍的に向上する。

生産数が多い基板の検査では、検査タクトを短縮するためにインサーキットテストを選択するが、フライングプローブテストと同様にBGAパッケージのテストができないことが問題になっている。この場合もJTAGテストを組み込み、検査カバレッジを補完して、基板全体を検査できるように検討する必要がある。

4. 開発現場におけるJTAGテストの活用

JTAGテストは製造現場で多く使われている実装基板検査システムであるが、導入後にコスト削減と品質向上を成功させている企業では、開発現場からJTAGテストを活用している。JTAGテストツールは、製造現場で使用される他の基板検査装置とは異なり、小型で持ち運ぶことができるコンパクトな検査装置であるため、製造ライン以外にも開発現場、保守サービスの現場での活用されている。

現在のJTAGテスト統合ソフトウェア『JTAG ProVision』は、洗練されたユーザーインターフェースで、JTAGテスト生成が容易にできるようになった。2006年にまったく新しいソフトウェアに生まれ変わり、部品ライブラリによるテストプログラム自動生成を実現した。部品ライブラリは現時点で14万種類に増え、世界中のユーザーの要望を受けてライブラリを

無償で作成するサービスにより、年々、部品ライブラリの数が増えている(図5)。

開発初期の段階では、検査対象の基板に実装されているマイコン、FPGA、DSPなどは、開発用にJTAGコネクタが搭載されている。このコネクタに、JTAGテスト用のコントローラを接続することで、検査治具を作らずにBGAを含む実装検査を行うことができる。セキュリティの観点から、量産時にJTAGコネクタを実装できない製品には、セキュリティを確保しながらJTAGテストを行うためのノウハウを提供するので、当社まで問い合わせいただきたい。

標準的な開発フローでは、試作基板を検査するための治具を作ることはなく、実装保証をすることは難しい。X線検査で確認するケースがあるが、2次元のX線ではBGAパッケージのオープン不良までは確認することができない。3次元X線検査は、まだ採用されている企業は少なく、BGAパッケージ全端子を検査するためにはコストがかかるため、実施されるケースは少ないのではないだろうか。

企業で求められるのは、新製品の開発サイクルを加速することであるが、設計者は製品の開発と合わせて、ファンクションテストの開発や不良基板の解析など、本来の製品開発とは異なる様々な業務が求められる。製造検査のための準備、不良基板の解析などの負荷を減らすことができれば、開発サイクルを加速することができる。

一般的な開発フローでは、開発者がデバッグする基板にはんだ不良やパターン不良などの物理的な不良が潜んでいる可能性がある。特にBGAが複数搭載されている基板では、開発者がデバッグする際に物理的な不良(はんだ不良、パターン不良)、回路設計ミス、FPGA設計ミス、ソフトウェアのバグなど、どのようなトラブル要因が潜んでいるか切り分けが非常

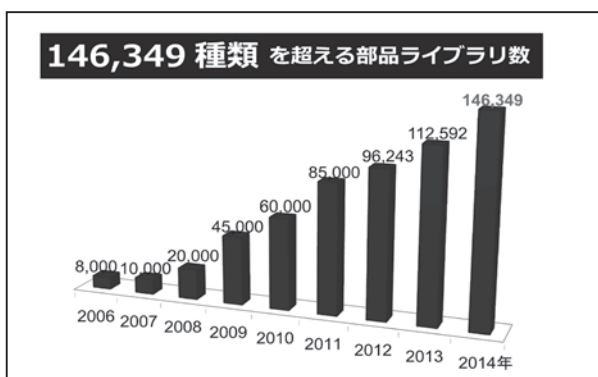


図5 部品ライブラリ

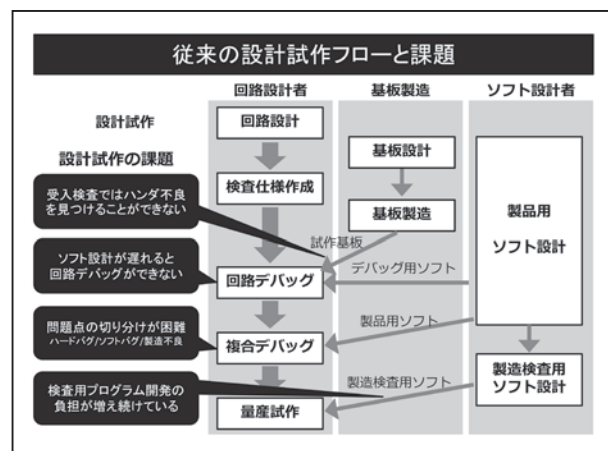


図6 従来の設計試作フローと課題

に難しくなっている(図6)。

JTAGテストを導入している企業は、回路設計が終わると、すぐにJTAGテストの準備ができるため、試作基板の受入検査でJTAGテストを実施できる。そのため、回路設計者は物理的な不良がない基板を使いデバッグを進めることができる。また、回路設計者がデバッグを進める際に必要だったマイコンのファームウェア、FPGAのロジックを待たずに、JTAGテストにより周辺回路をデバッグでき、開発効率が改善できる。このように、JTAGテストは設計現場においても、コスト削減に貢献していることがわかる(図7)。

5. 進化したJTAG ProVision

JTAG ProVision ソフトウェア総合パッケージは、バウンダリスキャン テストとフラッシュメモリ、PLDのオンボード書

き込みを完全に自動化するためのプロ用の開発ツールである。JTAGテストは、30種類以上の回路CADで生成されるネットリストとデバイスメーカーから提供されるJTAG対応デバイスのBSDFLファイル、JTAG ProVisionに付属するJTAGに対応していないデバイスの部品ライブラリから自動生成される(図8)。

JTAG ProVisionでは、BGAデバイスを含むオープン不良、ブリッジ故障を自動的に診断するための最適なテストパターン生成を短時間で行うことができる。

JTAGテストは、開発現場の試作基板の受け入れ検査、製造ラインの量産基板の検査まで、幅広く活用することができる。JTAG ProVisionは、高度なテストカバレッジ解析ツールと回路図及びプリント基板のレイアウト図にテストカバレッジを表示でき、JTAGテストの評価を徹底的に行うことができる(図9)。

当社は、図10のように様々な検査装置にJTAGテストを

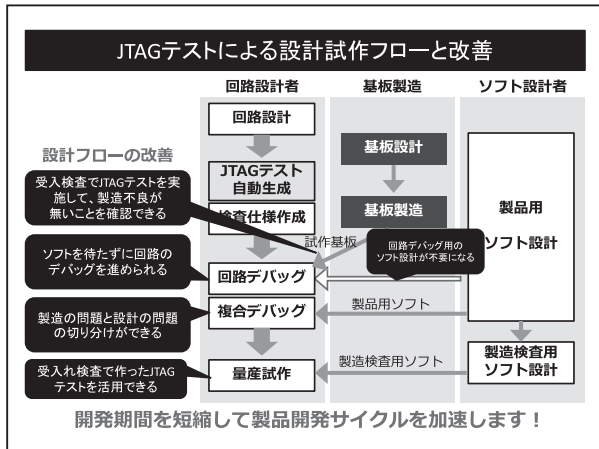


図7 JTAGテストにより改善する設計試作フロー

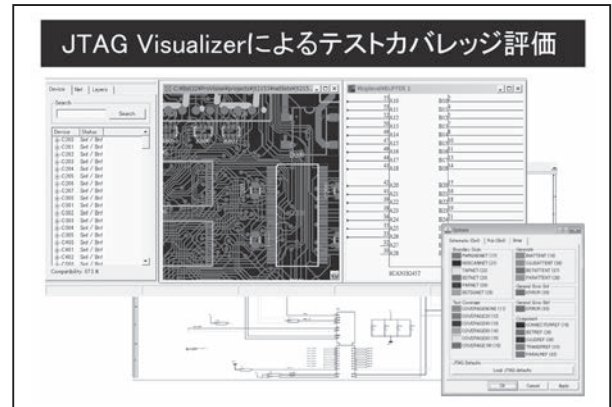


図9 Visualizerによるカバレッジ評価

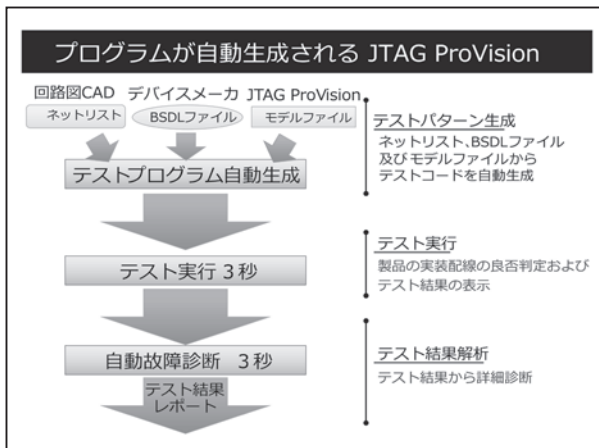


図8 テストプログラムが自動生成されるJTAGテスト

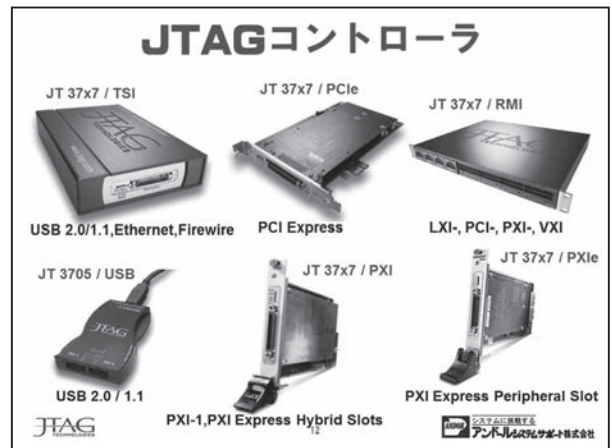


図10 さまざまなJTAGコントローラ

組み込むためのコントローラとソフトウェアを用意している。

国内外のさまざまなメーカーの検査装置については、汎用のJTAGコントローラを組み込むことができるため、当社に問い合わせて頂きたい。汎用のJTAGコントローラは、検査装置に組み込むための高い拡張性を備え、TAPケーブルを1mまで延長することができる。

JTAGテストアプリケーションは、各社のテストソフトウェアにEXEファイルを登録して、テストシーケンスの一部として使用することができる(図11)。ファンクションテストに組み込んだ事例では、ファンクションテストにJTAGコントローラを組み込み、通常のファンクションテストの項目の1つとしてJTAGテストを追加することができる。

ピン治具を作成できない試作基板には、JTAGテストが最適であるが、テストカバレッジを広げるために、PXI自動計測システムにJTAGコントローラを組み込み、検査システムを構築することも効果的である(図12)。

6. 1/3倍の時間でフラッシュメモリを書き込む

JTAG ProVisionには、実装基板の検査機能のほかに、フ

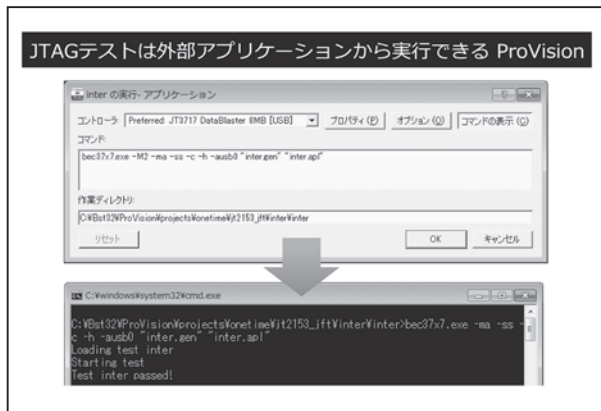


図11 外部アプリから実行できる

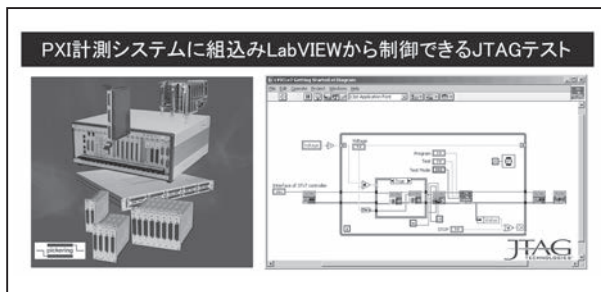


図12 PXIシステムにJTAGを組み込む

ラッシュメモリのインシステム・プログラミング(オンボード書き込み)の機能がある。この機能を使うと、実装基板の検査とフラッシュメモリへの書き込みを1つの工程で実現することができる。

フラッシュメモリの書き込み準備は、2000以上の部品ライブラリがあり、書き込み用のプログラムが自動生成される。フラッシュメモリごとに、消去、ブランクチェック、プログラム、ベリファイ、ロック、ロック解除、及びデバイスIDの読み込みテスト用のアプリケーションをすぐに作成することができ、書き込みが行えるフラッシュメモリは、NANDフラッシュ、シリアルROMの他、マイコンやDSPの内蔵フラッシュにも対応している。

JTAG ProVisionには、フラッシュ書き込みを3倍のスピードで実行できる独自の機能「Auto Write」がある。この機能は、フラッシュメモリの書き込み信号をJTAGコントローラから制御することにより、書き込み時間を1/3に削減することを実現している(図13)。

7. まとめ

JTAGテストは、1つの検査工程として導入することもできるが、他の検査装置に組み込んで導入することで検査工程を増やさずに、検査カバレッジを拡大することができる。BGAデバイスを搭載した高密度実装基板の検査では、JTAGテストの導入効果は非常に高い。高密度実装基板の検査品質の向上とコスト削減のヒントになれば幸いである。

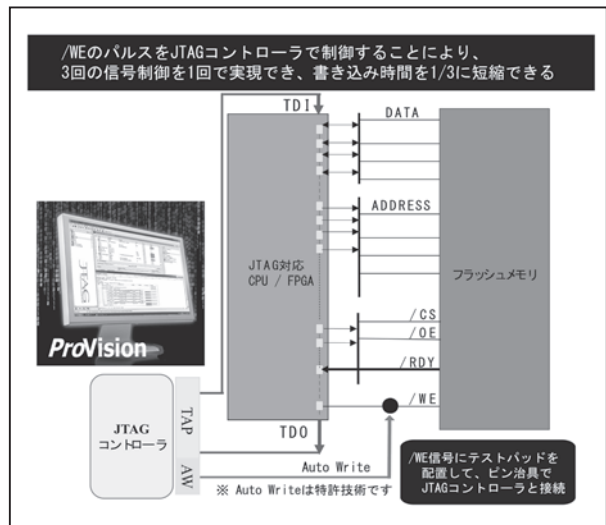


図13 AutoWriteによるフラッシュ書き込み