

何故 JTAG/バウンダリスキャン・テストが必要なのか？

JTAG/バウンダリスキャン・テストの必要性

LSI パッケージ技術の変遷により、ますます高密度実装が盛んになってきた現在、従来のボード・テスト・システムでは複雑化・高度化する組込みシステム製品の実装テストに対応できなくなっています。

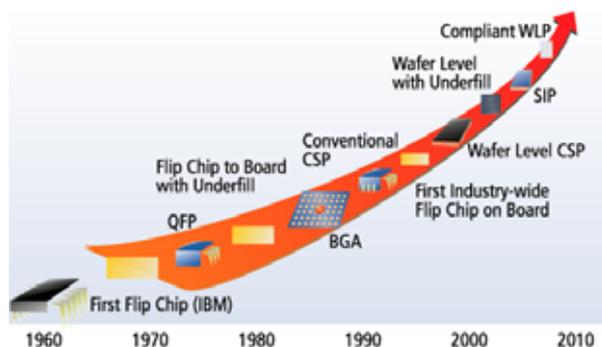


図1. LSI パッケージの変遷

これには、いくつかの理由が挙げられます。

(1) BGA(Ball Grid Array)/CSP(Chip Size Package) パッケージの搭載ボードをテストするには、従来の ICT(In Circuit Tester)ではプロービングが困難です。プロービングが可能な場合でも 2000 ピンを超えると接触信頼性の面で実用になりません。また、プロービングの増加により、ピン治具(フィクスチャ)の製作コストが上がるという問題も抱えています。さらに、高速な動作が必要とされる基板では、高速信号の品質を保持する必要があるために、信号ラインにプロービング・ポイントを配置することができません。

(2) ファンクション・テストで検査精度を上げるためには、プログラミング作成工数が増大し、多品種少量生産のボードでは採算が合いません。また、不動作は発見できても、回路ブロック単位での判断となり、故障箇所の解析(故障箇所の特定)が困難です。さらに、ボード上の CPU が正常に動作していない場合には、ファンクション・テスト自体を機能させることができません。

(3) BGA パッケージについては、デバイスのパッケージ下にボール状のピンが配置されているため、AOI (Automatic Optical Inspection machine; 基板外観検査装置)での故障箇所の特定は不可能です。また、そのために、高価な X 線テストシステムを導入しても、部分的な解析用であり、ボード全体および全数テストには不向きです。また、これらのテストは電流を流したテストではないため、接続の信頼性の検査としては充分ではありません。

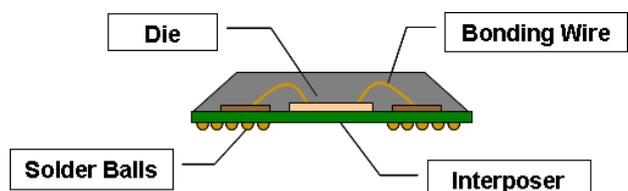


図2. BGA パッケージのイメージ

これら従来手法の実装検査の問題点を解決するための手法として、1990 年に「IEEE Std. 1149.1」で規格化されたのが、『JTAG/バウンダリスキャン・テスト』で、プロービング機能をデバイス内に実装することによって実現したものです。

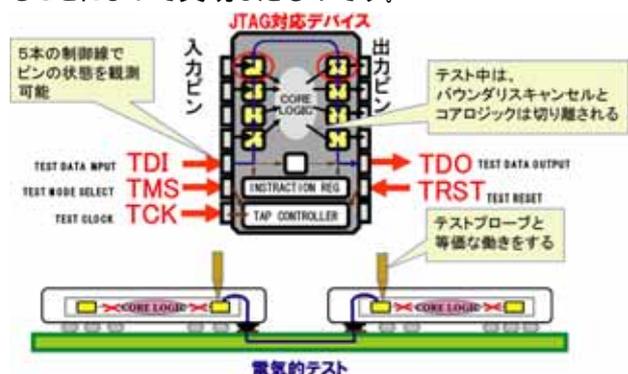


図3. JTAG/バウンダリスキャン・テスト概要

あとがき

今回は、JTAG/バウンダリスキャン・テストの必要性についての内容でしたが、いかがでしたでしょうか？ 次回は、『JTAG/バウンダリスキャン・テストのメリット』について、ご紹介いたします。

<山田 実>