

トレンドを探る

BGA実装基板の検査の課題を解決した JTAGテストの活用事例

アンドールシステムサポート(株) / 谷口 正純
アズビル太信(株) / 新井 慧

1. まえがき

エレクトロニクス実装学会にて、「検査技術委員会 / 検査&ものづくりイノベーション研究会の公開研究会&パネル討論会」が2018年2月2日に開催された。「ものづくりを支える「検査」とはどうあるべきか」というテーマで様々な検査手法の発表があり、実装基板検査に対する各社の取り組みや考え方を再考する有意義な内容であった(写真1)。

今回は「JTAGバウンダリスキャンテストの最新動向」と公開研究会の中からJTAGテストのユーザーであるアズビル太信(株)の事例、「実装不良基板を市場に流出させない取り組み」と「故障解析の効率化と製造工程へのフィードバックの取り組み」を紹介する。

2. JTAGテストが目目される3つの理由

JTAGテストは、バウンダリスキャンのIEEE1149.1規格を推進したヨーロッパ、米国を中心として、一般的な検査手法の1つとして製造現場から解析現場まで幅広く利用されている。日本国内においてもJTAGテストの適用がこの数年で確実に広がってきている。JTAGテストは、4本もしくは5本

のJTAG信号でJTAG対応部品の端子をPCから自由に制御できるため、テストパッドを配置できない基板のテストには最適なテスト手法となっている(図1)。過去に遡るとJTAGテスト規格が策定された1990年代には、「バウンダリスキャン対応部品が少ない」「QFPパッケージはプローブピンでテストできる」「テスト生成が難しい」という背景があり、これらの課題がJTAG導入への大きな障壁となっていた。しかし、2010年代になって、産業機器、事務機器、自動車メーカをはじめ、様々な製品の実装基板検査に活用されるようになった。その理由は「3つの進化」である。これまでJTAGテスト導入を控えていた企業が、次の「3つの進化」により、導入を再検討する機会が増えていることが考えられる。

1つは「部品の進化」である。マイコン及びDDRメモリは、BGAパッケージの部品が一般的なものになり、外観からは実装状態が確認できず、測定器でプロービングすることができなくなった。さらにArmマイコンの普及に伴いJTAGがデバッグのインターフェースとして一般的なものとなったことが挙げられる。

次に「基板の進化」である。基板には高速DDRメモリ、通信と映像信号には高速差動信号が当たり前に使われるようになった。高速信号の配線上には、テストパッドを配置してし

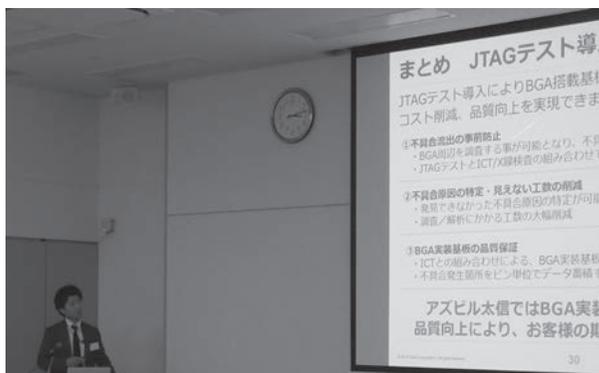


写真1 アズビル太信(株)の講演風景

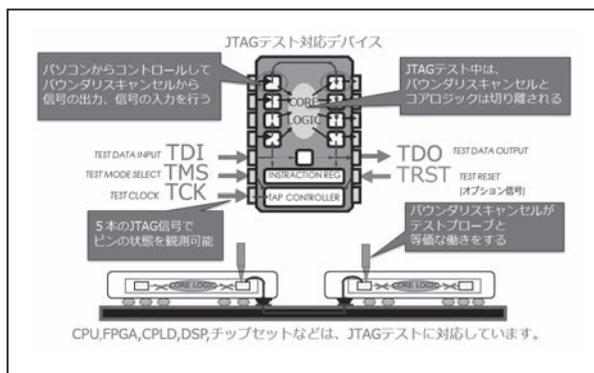


図1 JTAG対応部品の仕組み

まうとスタブ（信号を反射してしまうノイズ源）となってしまうため、プローブ用のテストパッドを配置できなくなってしまった。そのため、プローブピンを使用せずに、基板上的JTAG対応部品の端子をプローブとして扱うことができるJTAGテストが有効なテスト手段となっている。

そして「ツールの進化」である。1990年代のツールは、回路図のすべてを把握しながら、テキストエディタで様々な記述をする必要があり、テスト生成が非常に難しかったことが挙げられる。JTAGテストを導入した企業も事前の準備が大変だったこともあり、継続して活用されていないケースが見受けられた。しかし、JTAGツールが進化したことで状況は一変している。現在では、JTAGテスト生成用の部品のライブラリが23万種類を超え、テストデータが自動生成されるようになったのである。DDRメモリテストを含む周辺回路のテスト生成が容易になったことが、JTAGテストの市場拡大を加速している。国内で25年間、JTAGテストの普及活動と技術サポートを行ってきたが、この数年間で確実にJTAGテストの広がりや期待の高さを実感している(図2)。

3. JTAGテストの最新動向

1. バウンダリスキャン研究会が発足

JTAGテストの国内の普及状況であるが、海外と比べるとまだまだ普及率は高くないのが現状である。そこで、バウンダリスキャンテスト技術のさらなる普及を目指し、2018年4月より実装学会で新たに「バウンダリスキャン研究会」が発足した。研究会発足から2か月で、会員数は約30名になり注目の高さが伺える。研究会では、JTAGテストの効果的な活用方法、JTAGテストの活用事例、テスト技術の応用、ツールの連携などが活発に議論されている。

JTAGテストツールは製造検査専用のもと思われるがちで

あるが、実は試作基板のデバッグや障害発生時の故障解析の現場でも活用されている。ノートPCとJTAGコントローラをUSBで接続して、検査対象の基板とJTAG信号を接続すればテスト環境が整う。持ち運びができるツールであるため、開発、製造、解析など様々な用途で活用でき、不良箇所がどの部品の何番ピンであるか自動診断される(図3)。

2. 偽造部品の真贋判定への応用

近年、偽造部品の市場流出が問題になっている。部品表面に印刷されている型番の偽装や、産業廃棄物の基板から部品を取り外してクリーニングして再販されていることもあるという。このような偽造部品が製造現場に混入してしまうと、装置に組み込まれて稼働してから不具合が発生するリスクが非常に高くなる。

愛媛大学 大学院理工学研究科では、偽造部品対策として「バウンダリスキャンによる部品の真贋判定」への応用が研究されている。IEEE1149.1規格は、1990年に発表された最初の規格からデバイスの進化に合わせて、バージョンアップが行われてきた(図4)。最新のIEEE1149.1の2013年

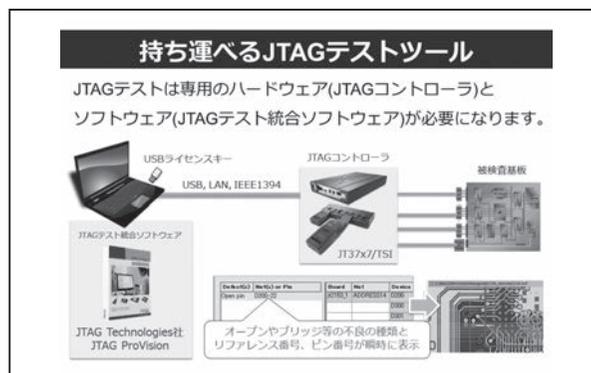


図3 JTAGツールの構成

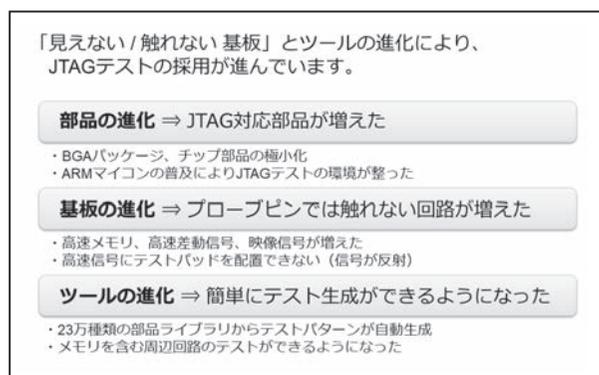


図2 JTAGテストが広がり始めた3つの理由

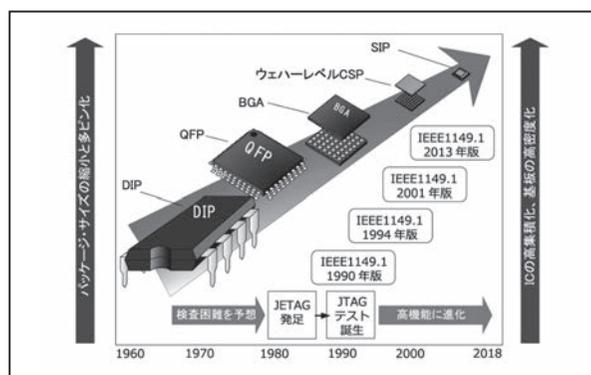


図4 IEEE1149.1規格の進化

版では、新たにECIDという部品のトレーサビリティ情報に関するデバイスのIDコードが規格化された。ECID (Electronic Chip Identification) は、ウエハのテスト時にIC内のワンタイムロムに書き込むことができ、情報の種類、情報量、暗号化はメーカーが自由に決めることができる。この書き込みデータには、ウエハのXY座標、ロット番号、グレード情報、チップID、PUF (Physical Unclonable Function) コードなどを含められるため、部品実装後にJTAGテストツールからECIDを読み込むことで偽造部品を検出することができる。実装基板検査は、製造不良品の検査だけではなく、偽造部品の市場流出を未然に防ぐということも重要になってきている(図5)。

3. 疑似接触、半断線検出への応用

徳島大学大学院 社会産業理工学研究部では、多くの企業

最新規格 IEEE1149.1-2013 ECID機能

可変長のECID(Electronic Chip Identification)命令が
バウンダリスキャンテストの最新規格に追加された。

＜書き込み情報の例＞

- ウェーハ上のXY座標
- ロット番号、ウェーハ番号
- グレード情報 (動作温度、動作速度)
- テスト結果 (良否判定)
- チップID (PUFコードなど)



バウンダリスキャン研究会
エレクトロニクス実装学会

図5 偽造部品対策のJTAG応用技術

にとって課題となっている「BGA実装、TSVの疑似接触」「プリント基板のパターン、部品内部のボンディングワイヤなど半断線」の検出方法を研究している。配線上に半断線状態があると、信号の遅延が発生するため、論理回路が基準クロックに対して遅延してしまうため、論理回路に不整合が起きてしまい、製品が予期せぬ動作をしてしまう。信号の遅延故障を検出する新たな手法として「TDC組込み型バウンダリスキャン回路」の研究が進められている。この検出技術は、バウンダリスキャンの回路にTDC (Time-to-Digital Converter)を組み込んだもので、多段のゲート回路で検査対象の信号を受けて、バウンダリスキャン回路を使ってPCで取り込む。信号の変化点がゲート回路の何段目であるか、正常な基板と比較することで信号遅延の有無を診断できる大変興味深い研究である(図6)。

4. アズビル太信様の事例紹介

アズビル太信(株)は、昭和49年6月(株)山武(現:アズビル(株))の合併会社として創立された。コンピューター周辺機器、産業用電子機器、住宅関連機器など広い分野にわたって、電子機器の開発・設計、プリント基板の実装・組立・検査を請け負っている(写真2)。電子機器の心臓部であるプリント基板のアセンブリは、お客様に満足していただける製品をタイムリーにお届けするため、長野県中野市にある工場では、徹底した合理化と信頼性を高めるため高速自動実装から完成まで一貫した生産体制を整えている(図7)。エレクトロニクスの先端技術は、より小さく、より高性能へと多彩に変化しながら進化を遂げており、アズビル太信(株)は多様化するニーズに迅速かつ的確にお応えすべく品質第一、高性能製品開発、短納期を目標としている。

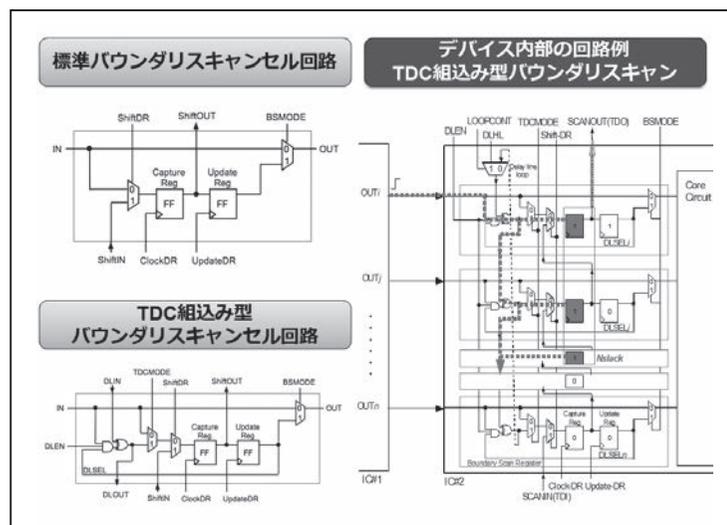


図6 TDC組込み型バウンダリスキャン回路



写真2 アズビル太信株式会社

5. JTAGテストの活用事例

JTAGテスト導入前のBGA実装基板の検査は、インサーキットテストと目視検査でテストカバレッジは約30%であった。テストカバレッジは、BGA部品が増えるほど未検査領域が広がってしまうことが課題であった。そこで、アズビル太信(株)では、お客様の満足度を向上するため、JTAGテストを導入して、BGA実装基板の未検査領域をなくし、不良基板の市場流出を未然に防ぐことを目指した(図8)。以下にJTAGテスト導入前と導入後の故障解析の実例と効果を紹介する。

【実例1】JTAGテスト導入前の故障解析

はじめに、JTAGテスト導入前の故障解析の実例を紹介す

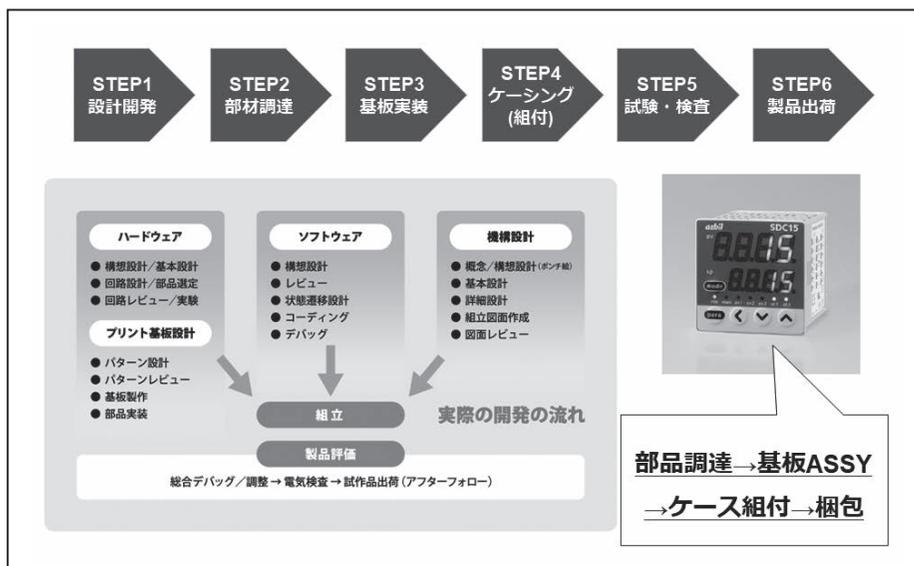


図7 アズビル太信株式会社のEMS事業

る。基板Aには、324ピンのBGA部品が1つ実装されていて、生産台数は6000台、製品サイクルは6年間であった。お客様より基板Aを組み込んだ製品の36台に、画面フリーズの不具合が発生したという連絡があった。不具合が発生した基板を出荷時と同様に、ICTと目視検査を実施したが実装不良の問題は見つからなかった。ただし、BGAに未検査の領域が残っていたため、BGAの実装不良を疑い高温状態と低温状態を作り、ファンクションテストを実行した。すると、高温状態では安定して動作していたが、低温状態にすると画面がフリーズすることが判明した。そのため、不具合が発生した基板のBGA全数をリワークすることにした。しかし、画面フリーズの不具合は変わらなかった。さらに不具合の解析を進めたとこ

ろ、実は実装不良ではなく、「ソフトウェアに不具合」があることが判明した。このトラブル解析のために、リワーク費用、不具合解析費用など、多くのコストが無駄になってしまった。BGA部品の未検査領域があったことが、このトラブルの影響を大きくしてしまっただけである(図9)。当時は、BGA部品の普及が進む中、多層基板の部品実装が多くなり、インサーキットテスト(ICT)でのプロービング領域が必然的に減少していた。その結果、BGAデバイスの実装保証については、リフローの温度プロフィール管理に依存せざる

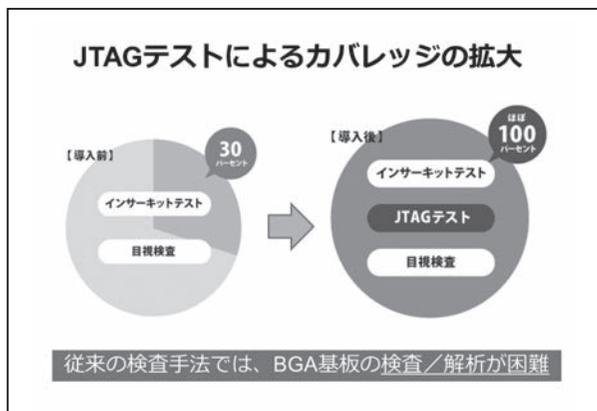


図8 JTAGテスト導入前後の比較

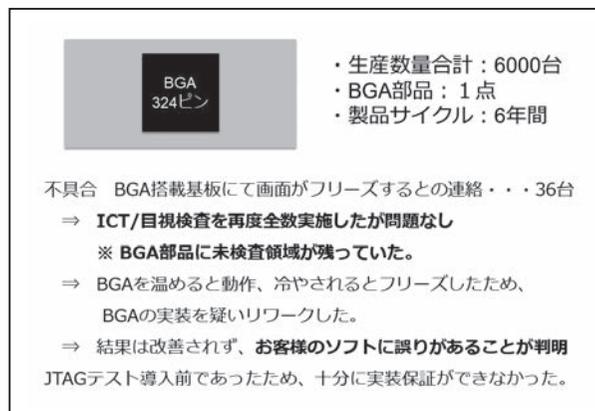


図9 JTAGテスト導入前 基板Aの解析事例

を得ない状況が続いていた。この状況を打開しようと透過型X線検査装置を導入したが、はんだブリッジの不良検出には有効なもの、はんだ未接合によるオープン不良の検出については不具合箇所を特定することが難しく、BGA実装の品質向上のためにはさらなる取組みが必要となった。

【実例2】 JTAGテストによる故障解析①

JTAGテスト導入後の故障解析の実例を紹介する。JTAGテストの検査装置は小型で、PCとUSB接続のコントローラのみである。試作基板であれば、検査基板に実装されているマイコン、FPGA、DSPなどのJTAGコネクタにケーブルを接続すればJTAGテストの準備が整う。量産検査の場合は、小型の検査治具にJTAGコントローラを接続するだけでJTAGテストの環境ができる(写真3)。基板Bには、688ピンと144ピンのBGA部品が2つ実装されている。生産総数は400台、製品サイクルは3年間であった。2015年に100台生産した中に、通信不良の基板が1台見つかった(図10)。JTAGテストを実施した結果、信号のブリッジ箇所が診断結果に表示された。その結果より、ミニViaのブリッジとはんだ修正痕によるブリッジ箇所を迅速に特定することができた(図11)。不具合原因を調査すると「はんだ層に流す際のマスク不足」であったことが分かり、製造工程にフィードバックして実装不良の再発を防止できた。また、ICTにVia間のブリッジ検査を追加することで、不良基板の市場流出を防止することができた。

【実例3】 JTAGテストによる故障解析②

JTAGテスト導入後の故障解析の2つ目の実例を紹介する。基板Cには、688ピンと144ピンのBGA部品が2つ実装されている。生産総数は480台、製品サイクルは3年間であった。2015年～2017年に480台生産した中に、動作不良の基板が1台見つかった。JTAGテストを実施した

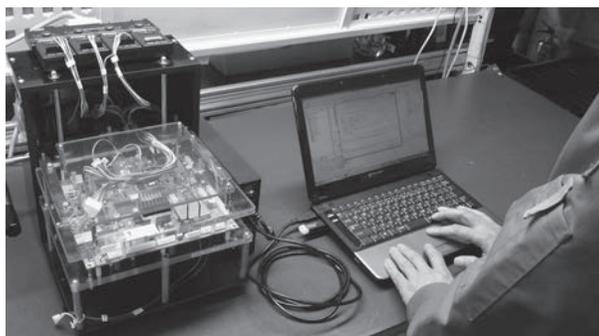


写真3 アズビル太信(株) JTAGテスト用の検査装置

結果が、不具合は見つからなかったのである。しかし、JTAGテストのテストカバレッジは広がったため、テスト範囲外の箇所に絞って目視検査を行ったところ、はんだ面のIC付近のパターンが断線していることが分かった。従来であれば、時間を必要とする解析作業であるが、短時間で終わったことは、JTAGテスト導入前には想像できないメリットであった(図12)。不具合原因は、ヒートシンク固定用ネジのプラスチックワッシャーにより、パターンを断線してしまったことが分かった。作業手順を改善することで、不具合の再発防止に成功した(図13)。

6. アズビル太信(株)の品質改善への課題と取り組み

アズビル太信(株)では「BGA実装基板の未検査領域拡大による市場への不良品の流出を防ぎたい」という強い思いから、JTAGテストの導入を決定した。JTAGテストを活用することで、未検査領域の課題を解決して、実装不良品の市場流出のリスクを低減することができた。JTAGテストの効果として、BGA実装基板の不良箇所を特定することができるようになったため、原因不明の問題点を含んだまま製造を進めることがなくなり、製造品質を向上することができた(図14)。製造品質を高めるためには、JTAGテストから得られたBGAパッケージの実装不良データを活用して「不具合が発生した根本原因を特定する」ことが重要である。しかし、BGAのオープン不良検出後のフィードバックについては、まだ課題があると考えている。

JTAGテストではBGAの実装不良箇所をピンポイントで特定できるが、接合部が隠れているため検証が難しく、不具合の再現も難しい。そのため、根本的な不具合の原因を突き止

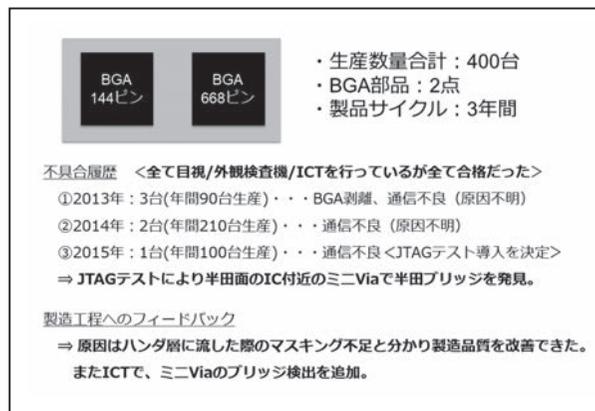


図10 JTAGテスト導入後 基板Bの解析事例

めることが難しいことを実感している。

アズビル太信(株)では、不具合の結果から確実に製造工程へのフィードバックを行い、製品の品質を向上することによ

て、お客様の期待に応えるものづくりを目指している。検査する基板に合わせて、JTAGテスト、ICT、目視検査、X線検査などの中から、最適な検査方法を組み合わせ、不具合品の再発防止・流出防止はもちろんのこと、予防対策にも取り組み、さらなる顧客満足の上昇に努めたい(図15)。

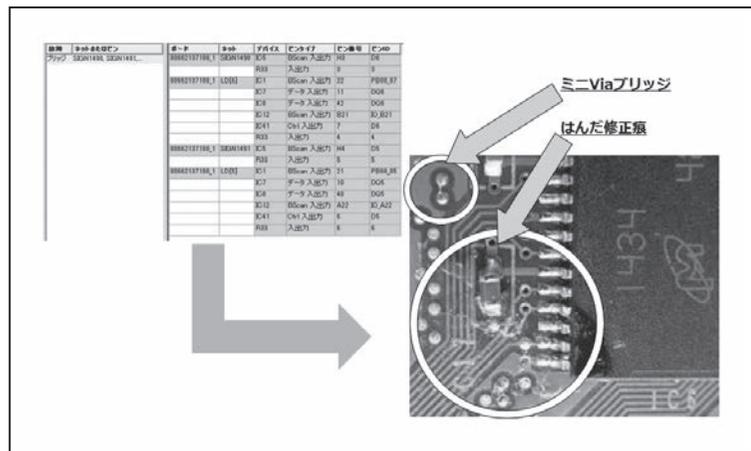


図11 JTAGテスト範囲内の故障解析結果

7. まとめ

お客様に基板検査に対する考えを伺うと、実装保証に対する理解が十分ではないと感じることが多々ある。特にBGA部品の実装保証については、「不具合が発生していないので必要ない」「X線検査で熟練の検査員が検査を行い、全画像を保存しているため問題ない」「機能検査を行い、EMS業者が保証しているため関係ない」といったことを耳にする。

BGA
144ピン

BGA
668ピン

- ・生産数量合計：480台
- ・BGA部品：2点
- ・製品サイクル：3年間

不具合履歴 <1次試作で動作不良が発生しJTAGテストを量産で適用>
 ①2015年~2017年(480台)・・・1台
 ⇒ICT/JTAGテストのテスト範囲外の不良であったが、BGAの実装保証はJTAGテストで実現できているため、不具合箇所を容易に絞り込むことができた。
 ハンダ面IC付近のパターンが断線していることが分かった。
 製造工程へのフィードバック
 ⇒ヒートシンク固定用ネジのプラスチックワッシャーによりパターンを断線したことが判明して作業手順を改善できた。

図12 JTAGテスト導入後 基板Cの解析事例

①不具合流出の事前防止

- ・BGA周辺を調査する事が可能となり、不具合流出防止が可能
- ・JTAGテストとICT/X線検査の組み合わせでBGAを実装保証

②不具合原因の特定・見えない工数の削減

- ・発見できなかった不具合原因の特定が可能
- ・調査/解析にかかる工数の大幅削減

③BGA実装基板の品質保証

- ・ICTとの組み合わせによる、BGA実装基板の品質保証
- ・不具合発生箇所をピン単位でデータ蓄積して、実装の改善等を行う

アズビル太信ではBGA実装基板の実装保証と品質向上により、お客様の期待にお応えします！

図14 JTAGテスト導入効果

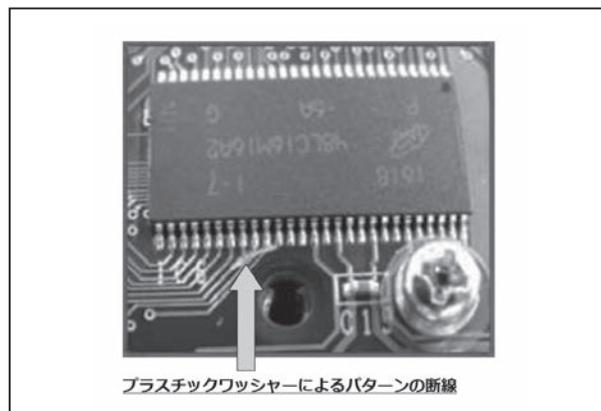


図13 JTAGテスト範囲外の故障解析結果

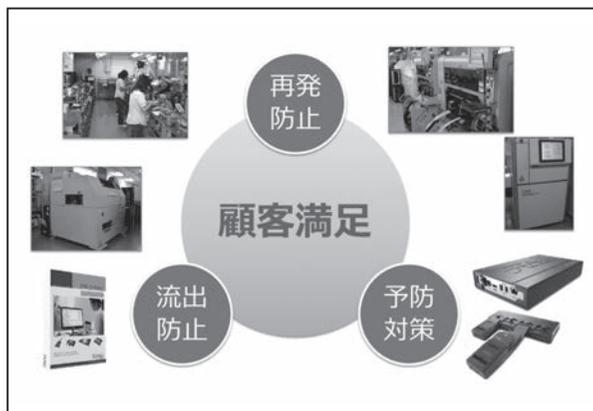


図15 アズビル太信(株)顧客満足の上昇

「高額なBGA部品の実装を保証しなくても良いのか」「オープン不良を確実に検出できるのか」「故障解析ができ製造工程にフィードバックができるのか」など、十分に考えられているのであろうか。実装基板の検査は「費用対効果が分かりづらい」ため、コスト削減が求められることは理解できる。しかし、不良品を市場に流出してしまった場合の「企業のイメージダウンによる売上低下」「不良品の回収、修理コストなどのデメリット」を考えると、検査工程を見直すことが企業全体の利益にも繋がるのではないだろうか。

JTAGテストツールは、回路設計者でも手軽に使用できるため、回路設計時のデザインレビュー、試作基板のデバッグ、試作基板の受入検査、量産テストの準備、不具合解析などを様々な局面で作業の効率化と品質向上が期待できる。そのため、新製品の開発サイクルを加速しながら、製品の製造品質を改善することができるのである。

JTAGテストの効果を最大限高めるためには、設計段階からテストのことを検討する「テスト容易化設計 DFT (Design For Testability)」が重要である。JTAGテストを導入して成功している企業の多くは、設計ルールの中にDFTを検討することを含めている。

アンドールシステムサポート(株)では、JTAGテストの仕組み、回路設計上の注意点などをまとめた小冊子「JTAG技術レポート1号~4号」、ユーザー企業の事例をまとめた小冊子「JTAGテスト導入事例集」を提供している。ホームページ(<https://www.andor.jp/jtag/download/>)から申し込みができるので活用して欲しい(図16)。

今回紹介した解析事例が「本当に正しい方法でテストを実施できているのか」を改めて考えるきっかけになれば幸いである。

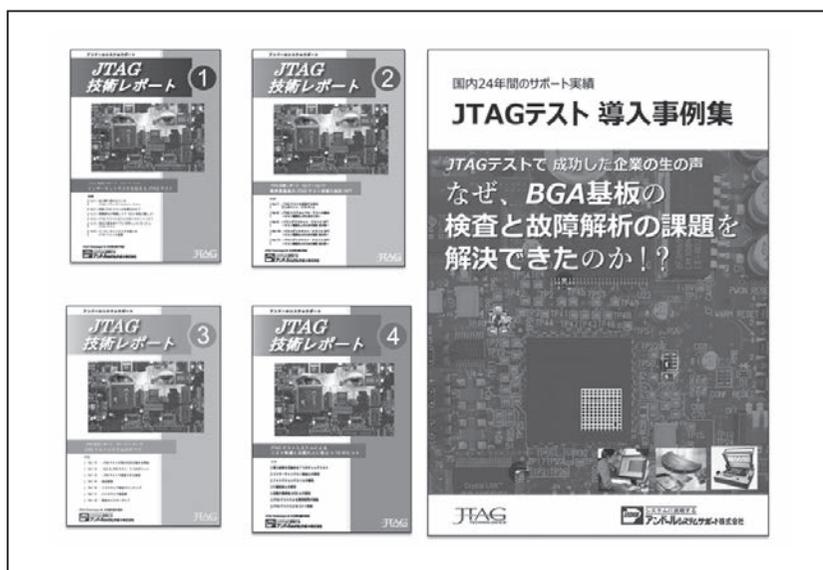


図16 JTAG 技術情報と導入事例集