

# X線CT検査とJTAGテストによる 狭ピッチBGA実装基板の故障解析事例

アンドールシステムサポート(株) / 谷口 正純、名古屋電機工業(株) / 野口 健二

### 1 はじめに

急速な実装技術の進歩は今なお続いており、実装基板の小型化、高密度化が進められている。電子機器の小型化、高密度化に伴い、FPGA、プロセッサ、メモリなどの部品も小型化が進んでいる。

従来、BGA部品の実装は、実装不良が少ないと言われてきたが、実装されているBGA部品のボール間のピッチが1.27mmから1.0mm、0.8mm、0.5mm、0.4mmへと年々狭くなり、0.5mmピッチを下回る狭ピッチBGAになると極端に実装不良が増えている。

日本のものづくりの現場が国内から海外にシフトして、30有余年になろうとしている。各メーカーでは、国内外を問わず、「競争力向上」という見えない壁を目指しコストと品質の追求に長い間努力を積み重ねている。そのようなものづくりの現場において、検査に対しさまざまな考え方がある中で、検査装置を供給する側の考え・苦労・努力があり、また一方ではその検査装置を使う側の工夫・努力などにより今日の日本の高い製品品質や信頼性が確保されてきた。

2019年1月25日に開催されたエレクトロニクス実装学会の検査技術委員会が主催した公開研究会では、「ものづくりと検査 ～製造現場の要望と検査装置メーカーの取り組み～」というテーマで、検査装置を使用する製造現場側の意見・要望と検査装置を供給するメーカー側の取り組みに焦点を当て活発な意見交換が行われた(図1)。

今回は公開研究会の中から、X線CTとJTAGテストを活用した「狭ピッチBGA基板の故障解析事例」を紹介する。

### 2 BGA実装基板と検査技術

一般的な小型BGA実装基板の構成は、図2のように電源回路、アナログ回路、デジタル回路の3つのブロックに分けられる。電源回路は、外部電源を入力して、基板内で使用するための複数の電源を生成している。電源を生成するためのレギュレータ、パワーマネジメントICは、SOIC、SOP、DIPパッケージの部品が多く、基板の中ではもっとも実装密度が低いブロックが電源回路となる。

アナログ回路では、センサ、モータ、音声などのアナログ信号の制御を行っている。使用している部品は、A/Dコンバータ、D/Aコンバータ、オペアンプ、トランジスタ、抵抗、コンデン



図1 公開研究会の風景

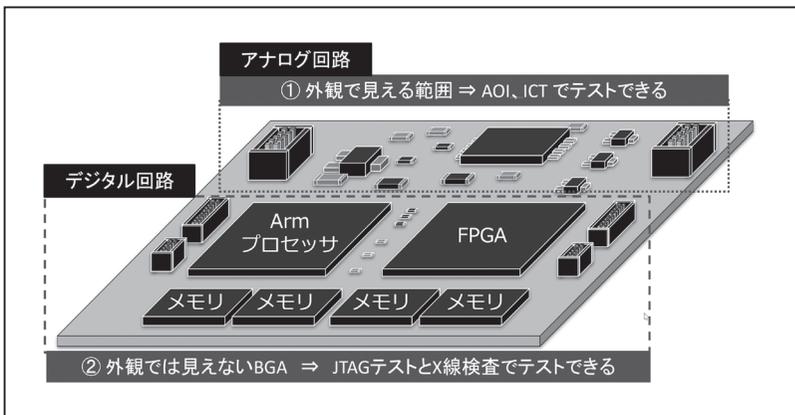


図2 高密度実装基板と検査方法

サ、ダイオードなどが多い。BGA部品はほとんど使用されることはなく、基板の中では中程度の実装密度のブロックがアナログ回路となる。

デジタル回路には、製品のプログラムを実行するためのプロセッサ、FPGA、DSPを中心として多ピンのBGA部品が使用されている。また、プログラム格納用のフラッシュメモリ、プログラム実行と画像処理用のDDRメモリから構成される。これらの外部メモリにもBGAの部品が多く使用されるため、基板の中ではもっとも実装密度が高いブロックがデジタル回路となる。

主な実装基板の検査技術としては、図3のように電気信号を用いた検査技術と画像処理を用いた検査技術に分けられる。電気検査には、ファンクションテスト、インサーキットテスト(ICT)およびJTAGバウンダリスキャンテストがあり、画像処理を用いた検査には、AOI(Automated Optical Inspection:外観検査)とAXI(Automated X-ray Inspection:X線検査)がある。

しかし、高密度実装基板の検査を1つの検査技術だけで満

足させることは難しく、複数の検査技術を組み合わせて、効率良くかつ網羅的に検査を行うことが理想的であるが、現状はまだそこまで至っていない。

そのため、回路設計の段階からテスト容易化設計(DFT: Design For Testability)を考慮することにより、基板全体のテストカバレッジを最大化することができる。

外観検査は、基板表面を高速に検査可能であるが、可視光を用いるためはんだ接合部が部品背面に隠れるBGAやCSPなどにおいては、検査することができない。これに対してX線検査は、物質を透過するX線の特性を利用して、観察が困難な内部を非破壊で可視化、定量化することができるため、はんだ接合部の形状検査やハンブ形成時に発生したポイドなどを検査することが可能である。

X線検査には、透視検査とCT検査がある。透視検査は、高速な検査が可能だが、検査する実装基板によっては正確な検査が難しい。これに対してCT検査は、さまざまな角度から投影された画像から対象物の断層画像を取得して検査を行う手法であり、透視検査では検査が困難な実装基板でも正確で詳細な検査を行うことができる。

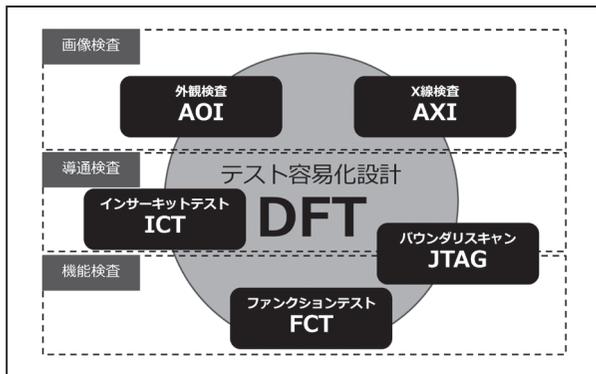


図3 実装基板の検査技術

### 3 X線検査の適用分野と検査技術

X線検査装置は、2次元の透視検査と3次元のCT検査の2種類があり、産業・民生分野、自動車分野、半導体分野など、広い分野で活用されている(図4)。

産業分野では、生産数量が多く検査時間や検査コストの点から、主に透視検査が行われている。しかし近年の実装の高密度化により、CT検査装置を使用する場合もある。この際は、厳密な検査は行わず、最低限の検査にして検査時間を抑える

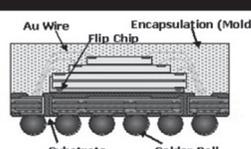
	産業・民生分野	自動車分野	半導体分野
市場	 インバータ、カーナビ、スマートフォン、PLC等	 エンジン制御、ブレーキ制御、HIVモータ制御等	 ビルドアップ基板、ICパッケージ、半導体チップ等
検査	<b>PCB</b> ・実装全面検査 ・はんだ不濡れ検査 ・コネクタピン挿入検査	<b>パワーデバイス</b> ・IGBT検査 ・(絶縁ゲートバイポーラトランジスタ) ・ECU検査	<b>半導体パッケージ</b> ・TSV検査 ・マイクロハンブ検査 ・Layer検査

図4 X線検査装置の適用分野

F E A T U R E

F E A T U R E

などの工夫が必要である。これに伴い、光学系カメラを用いた外観検査では、検査ができない部品が非常に多く使用されるようになってきた。

X線検査は、観察が困難な内部を非破壊で可視化、定量化することが可能である。特にCT検査は、対象物の断層画像を用いるため、詳細な解析、検査が可能であり、その必要性が高まっている。

CT検査は、いろいろな分野の検査に有効な手段であるが、通常の透視検査と比べて撮影に多くの時間が必要となる。また、種々の検査技術と併用して、効率的に実装基板の検査を行う画一的な手法は、確立されていないのが現状である。

自動車分野では、エンジン制御やブレーキ制御などに用いられるECU(Electric Control Unit)やIGBT(Insulated Gate Bipolar Transistor)パワーモジュールの検査にX線検査が行われている。この分野は、高い信頼性と全数検査が求められ、正確で高速なCT検査が求められている。

半導体分野では、フリップチップ接続の bumps、サブストレート内のスルーホールやビア、更にはTSV(Through-Silicon Via:シリコン貫通電極)など微小な検査対象が多いため、CT検査が主に行われている。また、生産数量が極めて多いため、検査時間や検査コストを考慮して、全数検査ではなく抜き取り検査を行う場合も多い。

CT撮影は、さまざまな投影角 $\theta$ からの対象物の投影画像を取得し、これらの投影画像から3次元画像再構成処理を行うことで対象物の断層画像を得ることができる。

X線検査装置のCT撮影方式には、垂直型CT方式と傾斜型CT方式があり、垂直型CT方式は、X線の照射方向に対して垂直にX線検出器を実装し、X線照射方向に対して回転軸が垂直になるような回転機構により対象物を円運動させて撮影を行う。

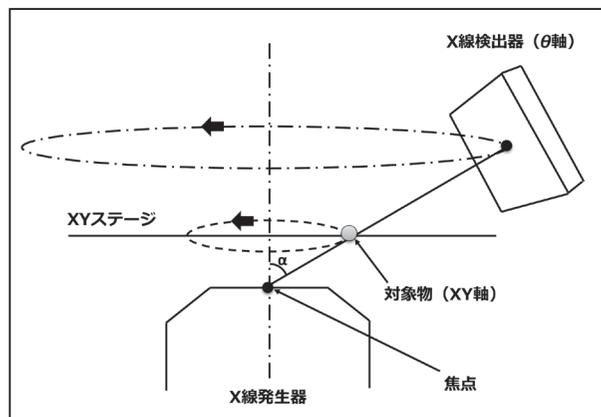


図5 傾斜型CT方式の撮影機構

対象物を回転させるため、実装基板などを撮影する場合は、そのままのサイズでは撮影が難しく、観察したい部分を切り出す必要がある。また、仮に切り出せても、X線発生器に近づけることができず、高分解能な撮影が難しいという課題がある。そのため、垂直型CT方式は、電子部品単体での構造解析に適した手法である。

これに対して傾斜型CT方式は、X線の照射方向に対して傾斜角 $\alpha$ だけ傾けた方向にX線検出器を実装し、X線照射方向に対して垂直に回転できるような回転機構により検出器を円運動させて撮影を行う。

傾斜型CT方式の撮影機構は、図5のように対象物をXYステージ上に固定して水平に移動させるため、実装基板のような薄く面積の大きな対象物でもX線発生器に十分近づけることができ、高分解能な撮影が可能である。また、観察したい部分を切り出す必要がないため、貴重なサンプルである不具合現品を壊すことなく、詳細に故障解析を行うことも可能であり、実装基板の解析や検査に適した撮影方式である。

実装基板をCT撮影して外観検査では観察できない内部構

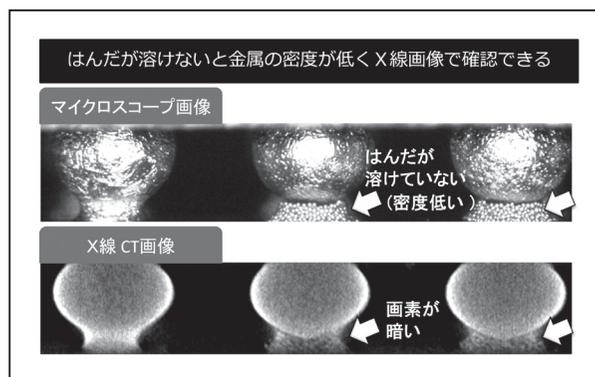


図6 BGAはんだ接合部の例



図7 JTAGテストの適用分野

造を可視化した例を紹介する。図6は、BGAのはんだ接合部をマイクロスコップで撮影した画像(上段)と、同じ箇所をCT撮影して得られた縦断面画像(下段)を示している。中央と右側のバンブは、クリームはんだが溶融しておらず、接合部のはんだ密度は低い。CT画像では、はんだ密度が低い部分は暗く、正常な接合部と比べて違いを確認することができ、実際の接合状態を忠実に表している。

## 4 JTAGテストの適用分野と検査技術

JTAGテストは、「ファンクションテストの開発規模を減らしたい」「インサーキットテストのピンで触れないBGAを検査したい」という理由から、検査コストの削減と品質向上を目的として、図7のように産業機器、事務機器、民生機器、メカトロニクス、自動車、鉄道、船舶などの機器まで幅広い分野で利用されている。

JTAGテストのメリットは、検査が困難なBGAのオープンクラックを非破壊の通電試験で特定できることである。さらに将来の3次元実装のLSIまでカバーできることから、安全性を重視する機器の品質保証をするために必須の技術となっている。JTAGテストツールの進化に伴い、テストパターンの自動生成、合否判定、故障診断まですべて自動化されているため、生産技術者の負荷低減を目的として導入している企業もある。

JTAGテストは、図8のように基板上に実装されているJTAG対応部品の端子をバーチャルプローブとしてパソコンから制御して通電試験をする仕組みである。このバーチャルプローブとして利用して、JTAG対応部品間の配線テスト、JTAGテストに非対応のDDRメモリに対してリード/ライトテストを行うことができる。JTAGテストではBGA部品の真贋判定、実装方向、ボンディングワイヤのテストと実装基板の半田オープン、ブリッジ不良、基板のパターン不良を検出することができるため、近年の実装基板に対する有効なテスト手法の1つとなっている。

以前は、JTAGテストは難しいというイメージがあったが、JTAGテストツールの進化により一変した。テストプログラムの作成が自動

化されるようになり、誰でも簡単にJTAGテストパターンを生成できるようになった。JTAGテスト用のデータを生成するためには、基板を製造するために使用するネットリスト(回路CADから生成される配線情報)、JTAG対応部品の内部のテスト回路情報が記載されているBSDファイル(デバイスメーカーより提供されるファイル)、JTAGテストに非対応の部品ライブラリ(JTAGテストツールのライブラリ)を使用する。

最新のJTAGテストツールでは、図9のようにJTAGテスト対応部品間のテストであるインターコネクトテストの他に、25万種類を超えるJTAGテストに非対応部品のライブラリが用意されている。この部品ライブラリを利用して、DDRメモリ、周辺ロジック回路、フラッシュメモリなどのテストデータが自動生成できるようになり、飛躍的にテストカバレッジは拡大し、さらにテストデータ作成にかかる工数を大幅に削減できるようになった。

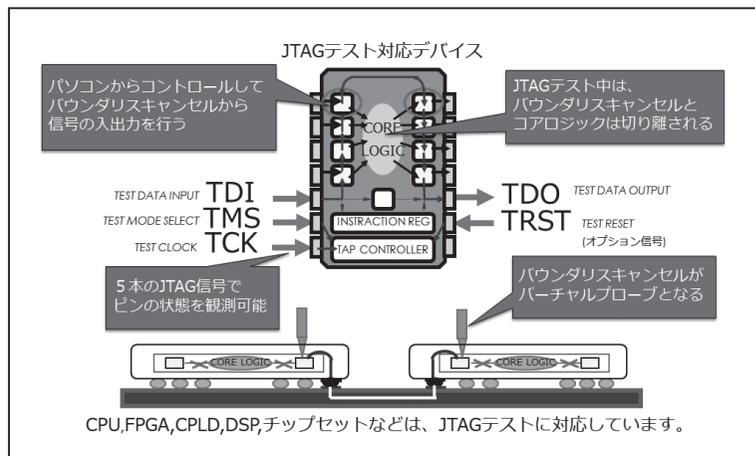


図8 JTAGテストの仕組み

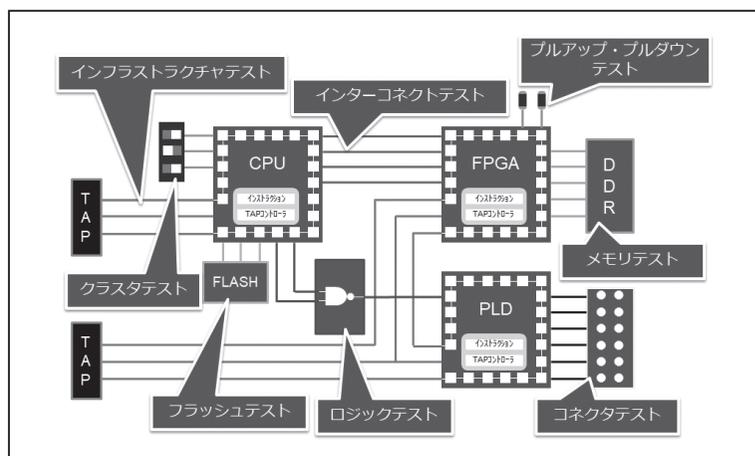


図9 JTAGテストツールによる範囲の拡大

## 5 小型BGA基板の故障解析事例

ある企業から図10の構成の動作不良基板6枚を検査技術委員会に提供して頂いた。基板を構成している主な部品として、CPUとFPGAのBGA部品が2個実装されている。もともと、量産検査工程ではファンクションテストを実施したが、BGAパッケージは測定器でプロービングできないため、実装不良があるボールの特定には至らなかったという。

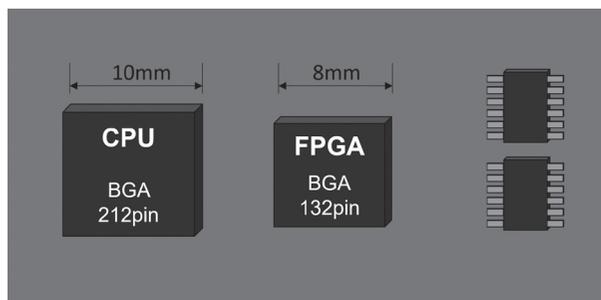


図10 実装不良基板のサンプルイメージ

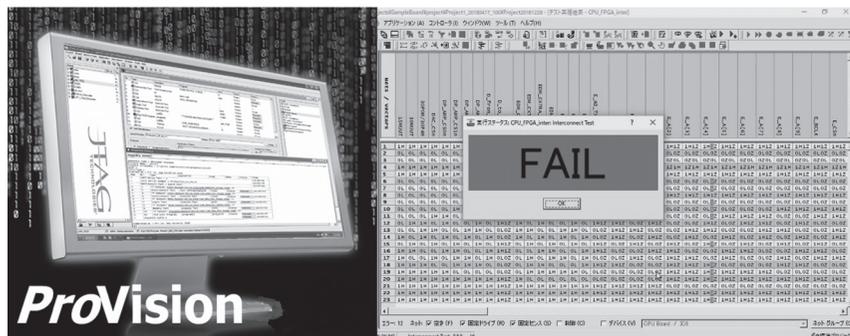


図11 JTAGテストツール ProVisionの不良診断

### 1. JTAGテストの故障解析結果

はじめに、JTAGテストを活用することで、BGA部品の実装不良が見つかるのか、不良箇所を特定できるのか実験を行った。JTAGテストツールを基板と接続し、JTAGテストソフトウェア「ProVision」を実行すると基板1枚あたり3秒でテストできた。図11のように合否判定だけではなく、故障箇所が自動的に診断される。目視による検査ではないため、検査担当者のスキルに依存することなく合否判定を行うことができた。

今回検証した6枚の実装不良基板は、図12どおりJTAGテストによりすべて実装不良を検出できた。さらに、どのBGAボールにオープン不良があるかまで特定することができた。矢印で示した箇所にオープン不良が見つかり、5枚の基板でCPU部品にオープン不良を検出、1枚の基板からはFPGA部品にオープン不良を検出された。今回のテスト対象となったCPUとFPGA部品は、0.4mmピッチのBGAパッケージであり、現在市場で主流となりつつあるが多くの企業の実装不良の対策が急務となっている。

JTAGテストはファンクションテストのように機能レベルの

テストとは異なり、BGA部品のピン番号まで不良箇所を特定できるため、不良発生頻度の統計データから製造ラインにフィードバックすることができる。図13のように製造ロットごとにBGAピン配列と不良発生頻度をグラフ化すると、どの端子で不良発生率が高いか統計データから把握できる。この結果から、はんだ不良が多発するBGA端子に対しては、リフローの温度プロファ

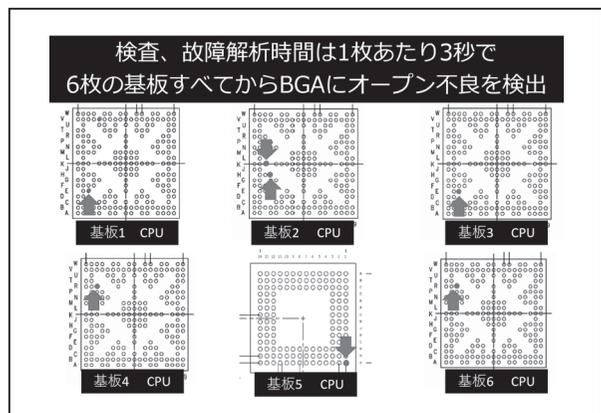


図12 BGAオープン不良検出結果

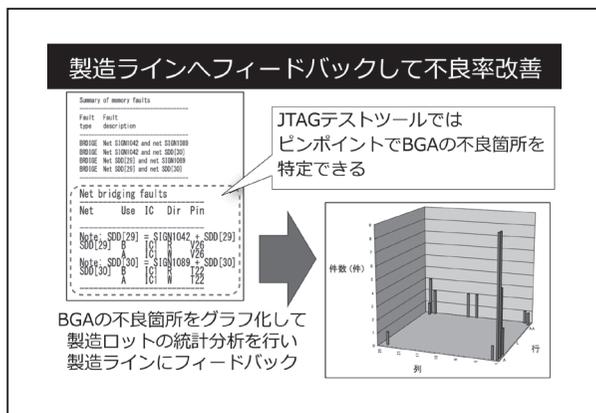


図13 BGA不良発生箇所の統計データ

イルの改善、基板設計の改善などを行い、「不良基板を作らない」ための製造工程へのフィードバックを実現することができる。

## 2. X線CT検査による故障解析事例

次にJTAGテストで特定したBGAのオープン不良箇所をX線検査装置「NXI-3500」のX線CTで撮影した。オープン不良が検出されたピン番号にフォーカスすると、図14の撮影結果が得られた。3つのボールのうち、左右のボールは部品側と基板側のはんだが溶融していることを確認できるが、中心のボールはBGAボールの形状のままであり、はんだが溶融せずにオープン不良があることを確認できた。非破壊の検査で基板の断面画像で可視化できることは、X線CT検査の大きなメリットである。

可視化に加えて定量化も行った例を紹介する。図15は、未接合バンプ(バンプ2)を含むBGAのはんだ接合部をCT撮影して取得した縦断面画像(図15(a))と水平断面画像(図15(b)、(c))である。バンプ2は、バンプ接合面である断面S1における断面積が小さく、未接合あるいは接合強度が低い状態であると考えられる。

表1は、接合状態の定量化の一例である。断面1と断面2におけるバンプの断面積、およびその断面積の比を測定した結果である。断面積比は、バンプの接合状態を的確に表す特徴量であり、バンプ2の断面積比(表中の下線部)は、他の正常なバンプと比べて差異があり、実際の接合状態を正確に定量化できている。このようにX線検査は、外観からは観察できない内部構造を明瞭にかつ詳細に可視化し、正確に定量化することができるため、実装基板の数値管理された品質保証を可能とする。

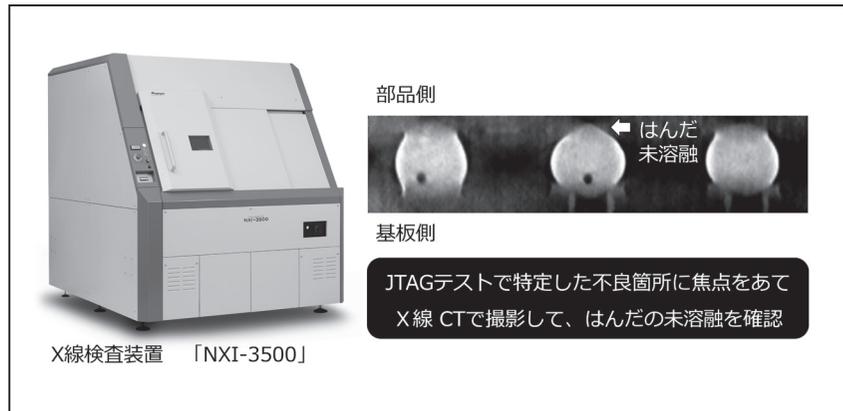


図14 X線CT検査のBGAはんだ接合部の撮影結果

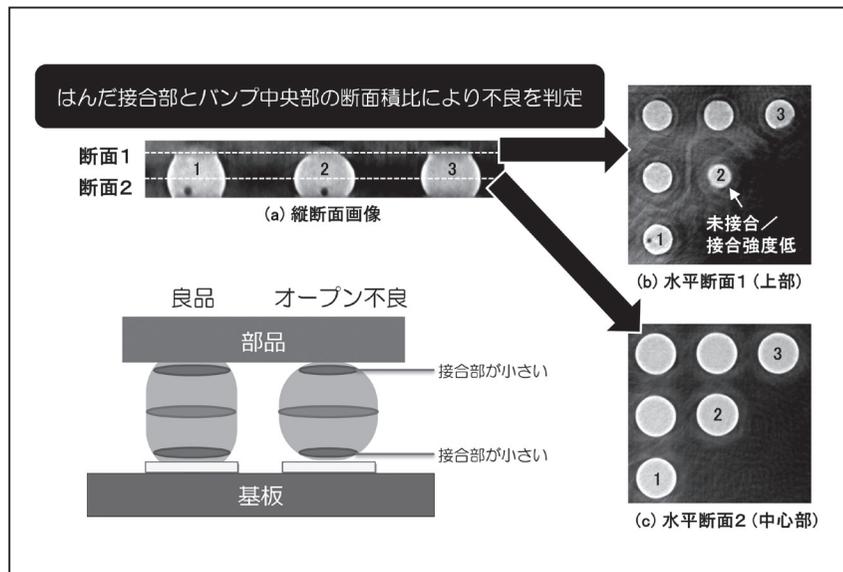


図15 未接合バンプのCT画像の例

	バンプ1	バンプ2	バンプ3
断面積1 [um <sup>2</sup> ]	46948	36800	45614
断面積2 [um <sup>2</sup> ]	85273	92217	86258
断面積比 [%]	56.6	<u>39.9</u>	52.9

断面積比がバンプ1、3と比べて小さい

表1 CT画像から算出した特徴量

## 6 X線CT検査とJTAGテストの課題と併用

実装技術の高度化に伴い、実装基板の小型化、高密度化が進められており、検査に対する要求も高くなっている。

X線検査は、内部構造を非破壊で可視化でき、その中でX線CT検査は、より詳細な情報を定量化することができるため、製造だけでなく品質保証においてもX線検査の必要性が高まっている。

X線による透視検査は、単一の透過画像を用いて検査を行うことが多く、検査時間が短く、対象物のX線被ばくも少ない。しかし、X線の進行方向に情報が畳み込まれてしまうため、微小な対象物や裏面の部品と重なった対象の検査は難しいという問題がある。それに対してCT検査は、3次元画像再構成処理を行い対象物の断層画像を取得するため、透視検査のような問題はなく、はんだ接合部の形状検査やバンプ形成時に発生したボイドの検出など詳細な検査が可能である。

しかし、X線CT撮影にも課題がある。さまざまな投影角から対象物の投影画像を撮影する必要があるため、撮影時間に多くの時間を必要とする。透視検査と比べて検査時間が長く、全数検査を行うことが一般的に困難である。また、長時間の撮影により半導体メモリやFPGAなどのX線被ばくも問題となっている。そこで、CT検査の検査時間を短縮させる方法として、JTAGテストと併用することにより、X線CT検査を補完できると考える。

JTAGテストは、実装基板におけるBGAやCSPの接合状態の短絡、断線、およびX線CT検査では検出が困難なBGAの微細クラックを短時間で見つけることができる。また、通電試験による合否判定の自動化、故障解析の自動化ができるメリットもある。検査設備は安価であり、短時間でテストできることから全数検査に適用することができる。

しかし、JTAGテストにも課題がある。JTAGテストの規格では、アナログ回路や電源、GNDピンは検査することができ

ない。また、電氣的に導通しているバンプに、大きなボイドが存在していても、NGとして検出することができないことが課題となる。

図16は、BGAはんだ接合部に生じたボイドの一例であり、実際にJTAGテストでOK判定されたBGAバンプの接合部の断面画像である。図16(a)は、上側の接合部の水平断面画像、図16(b)は中段の5つのバンプ(点線部)に注目した縦断面画像である。左から2つ目のバンプは、上側の接合部に大きなボイドが存在していることが確認できる。このようなバンプは、市場に出た後からNGとなりやすい「NG予備軍」であるといえる。しかし、電氣的に導通しているため、JTAGテストでは検出することが難しい。これに対してCT検査は、導通の有無に関わらず対象物を可視化して、ボイドの大きさや形状、位置までも正確に測定することができるため、NG予備軍を的確に検出することができる。

## 7 まとめ

量産工程のBGA実装基板検査は、図17のようにCT検査とJTAGテストの特徴を踏まえ、まず前段でJTAGテストを実施する。短時間でオープンクラックや短絡、ボンディングワイヤの断線などを検出できるため、全数検査を行い実装不良が疑われる傾向をつかむことができる。後段ではX線CT検査により、JTAGテストでNG判定されたポイントの解析とフィードバックを行う。さらに、JTAGテストの統計データで不良発生率が高いポイント、JTAGテストの範囲外のピンに絞り撮影を行うことにより、CT検査の時間を大幅に短縮することができる。

このように狭ピッチBGA実装基板の検査品質と検査コストのバランスを最適化するためには、X線CT検査とJTAGテストのそれぞれのメリットを活かした検査工程を構築することが重要である。

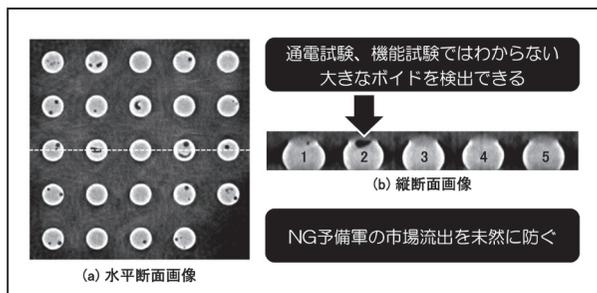


図16 BGAバンプ内のボイドの一例

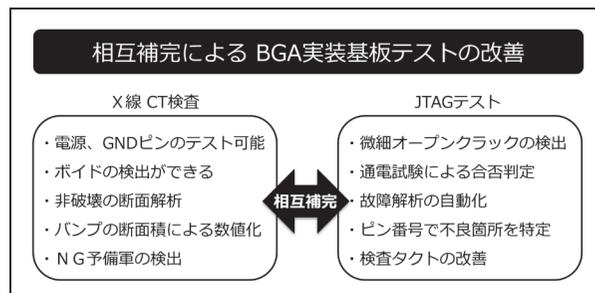


図17 狭ピッチBGA実装基板のテスト