

MARVIN TEST SOLUTIONS

GX3702

7811 / 7813 ピン互換 I/O を備えた FPGA デジタル I/O カード

FPGA DIGITAL I/O CARD WITH 7811 / 7813 PIN - COMPATIBLE I/O

- ユーザーが構成可能なオンボード Altera Stratix III FPGA
- 専用の FPGA 設計ツールは不要
- Altera の無償 Web ベース Quartus II 設計ツールに対応
- ユーザー固有の用途に使用できる 160 本のデジタル I/O 信号
- 700 MHz のデジタル I/O クロックレート
- NI PXI 7811R / 7813R FPGA と互換の I/O
- PXI ハイブリッドスロット対応



概要 (DESCRIPTION)

GX3702 は、ユーザーが構成可能な FPGA ベースの 3U PXI カードで、シングルエンドまたは差動インタフェースとして構成できる 160 本のデジタル I/O 信号を提供します。本カードは Altera Stratix III FPGA を採用しており、最大 1.2 Gb/s の SerDes データレート、700 MHz のデジタル I/O クロックレートに対応し、45,000 を超えるロジック・エレメントと 1.836 Kb のメモリを備えています。GX3702 には FPGA の 160 本の I/O にアクセスできる拡張ボードが一体で付属し、NI PXI 7811R および 7813R FPGA カードとピン互換です。また、特定用途向けにユーザー独自の拡張カードを設計することもでき、扱いにくくテストシステムへの物理的な組み込みが困難な外部ボードを追加する必要がありません。FPGA の設計は Altera の無償 Quartus II Web Edition ツールセットを用いて行います。ユーザーが FPGA 設計をコンパイルした後、コンフィギュレーション・ファイルを FPGA に直接、またはオンボード EEPROM 経由でロードできます。

特長 (FEATURES)

GX3702 のデジタル I/O 信号は 5 V トレラントです。I/O インタフェースがサポートするロジック・ファミリには LVTTTL、LVDS、LVCMOS があります。FPGA デバイスは、クロック合成、クロック生成および I/O インタフェースのサポートのために最大 4 個のフェーズ・ロック・ループをサポートします。FPGA デバイスで使用するオンボード 80 MHz オシレータを搭載しているほか、PXI 10 MHz クロックを FPGA のクロック・リファレンスとして使用することもできます。

FPGA は、PXI 10 MHz クロック、ローカル・バス、PXI トリガを含むすべての PXI バス・リソースにアクセスできるため、PXI バス・リソースを活用したカスタム計測器を構築できます。FPGA の制御とアクセスは GX3702 のドライバを介して行い、コンパイル済み FPGA コードのダウンロード用の DMA および割り込みサポート・ツールと、レジスタのリード／ライト機能が含まれます。

プログラミングとソフトウェア (PROGRAMMING AND SOFTWARE)

本ボードには、バーチャル計測器パネルと Windows 32/64 ビット DLL ドライバ・ライブラリおよびドキュメントを含むソフトウェア・パッケージ GxFPGA ライブラリが付属します。バーチャル・パネルを使用すると、計測器の現在の設定とステータスを表示するウィンドウから対話的にプログラミングおよび制御が行えます。さらに、ATEasy、LabView、LabView/Real-Time、C/C++、Microsoft Visual Basic®、Delphi、Pascal などのプログラミング・ツールや言語からのアクセスをサポートするインタフェース・ファイルが提供されます。オンライン・ヘルプ・ファイルと PDF 形式のユーザズ・ガイドには、ボードのインストール、使用方法、プログラミングに関する説明が記載されています。

別途提供されるソフトウェア・パッケージ GtLinux により、Linux 32/64 オペレーティング・システムをサポートします。

アプリケーション (APPLICATIONS)

- 自動試験装置 (ATE)
- 半導体試験
- カスタム・インターフェースのエミュレーション
- カスタム計測器
- SerDes インタフェース

仕様 (SPECIFICATIONS)

デジタル I/O チャンネル (DIGITAL I/O CHANNELS)

チャンネル数 Number of Channels	160 本の I/O 信号。最大 84 本の I/O を 42 チャンネルの差動 I/O として構成可能。4 本の I/O はシングルエンド、または 2 本の差動クロック入力
ロジック・ファミリ Logic Families	LVTTL、LVDS、1.2 / 2.5 / 3.3 V ロジックに構成可能 5 V 互換
出力電流 Output Current	± 12 mA
入力リーク電流 Input Leakage Current	±10 µA
電源投入時の状態 Power on State	既定では電源投入時に切り離し (FPGA 未プログラム時)、または FPGA プログラムによって定義
保護 Protection	過電圧: -0.5 V ~ 7.0 V (入力) 短絡: 同時に最大 8 出力まで短絡可能
コネクタ Connector	(4) SCSI III、VHDCI タイプ、68 ピン メス

拡張ボード・インタフェース (EXPANSION BOARD INTERFACE)

ボード ID Board ID	4 ビット
外部デジタル I/O インタフェース External Digital I/O Interface	160 I/O
マスタ・クリア Master Clear	PXI インタフェースから
電源 Power	±12 V, +5 V, +3.3 V, +2.5 V, +1.2 V
I/O コネクタ I/O Connector	±12 V, +5 V, +3.3 V, +2.5 V, +1.2 V

タイミング・ソース (TIMING SOURCES)

PXI バス PXI Bus	10 MHz
内部 Internal	80 MHz オシレータ、±20 ppm

FPGA およびメモリ (FPGA AND MEMORY)

FPGA タイプ FPGA Type	Altera Stratix III, EP3SL50F780
PLL 数 Number of PLLs	4 個

FPGA およびメモリ (FPGA AND MEMORY)

ロジック・エレメント Logic Elements	47.5 K
内部メモリ Internal Memory	1.836 Mb
オンボード・メモリ On-Board Memory	256 K x 32 SSRAM
オンボード・フラッシュ On-Board Flash	16 MB

電源 (POWER)

3.3 VDC	3.6 A (typ); 4.9 A (max)
5 VDC	0.045 A (max)
12 VDC (拡張ボード用) 12 VDC (For Expansion Board)	拡張ボードに依存

実際の消費電力は、使用する FPGA および拡張ボードの設計に依存します。

環境仕様 (ENVIRONMENTAL)

動作温度 Operating Temperature	0 °C ~ +50 °C
保管温度 Storage Temperature	-20 °C ~ +70 °C
サイズ Size	3U PXI
質量 Weight	200 g

注記: 仕様は予告なく変更される場合があります。

オーダー情報 (ORDERING INFORMATION)**オーダー情報 (ORDERING INFORMATION)**

GX3702	7811/7813 ピン互換コネクタを備えた FPGA カード
--------	---------------------------------

アクセサリ (ACCESSORY)

GT95021	全 5xxx/35xx 用シールド・ケーブル 2 ft (68 ピン)
GT95022	全 5xxx/35xx 用シールド・ケーブル 3 ft (68 ピン)
GT95028	5xxx/35xx 製品用シールド・ケーブル 10 ft (68 ピン)
GT95031	全 5xxx/35xx 用シールド・ケーブル 6 ft (68 ピン)

お問い合わせ (CONTACT)

本製品に関するご質問、お見積り、デモンストレーションのご依頼は、下記までお気軽にご連絡ください。

アンドールシステムサポート株式会社 (ANDOR SYSTEM SUPPORT CO., LTD.)	
部署	自動テストソリューション事業部
所在地	〒212-0013 神奈川県川崎市幸区堀川町 66-2 興和川崎西口ビル 8 階
TEL	044-201-7844 (代表)
E-mail	marvintest@andor.jp
Web	https://www.andor.jp/
お問い合わせ	https://www.andor.jp/company/contact/

本書は Marvin Test Solutions, Inc. の英文データシート (Revision B • Updated Mar 25, 2024) を日本語に翻訳した参考資料です。仕様は予告なく変更される場合があります。正式な仕様は英文原本を参照してください。

Copyright © Marvin Test Solutions, Inc. All rights reserved. 記載の製品名および社名は各社の商標です。