

MARVIN TEST SOLUTIONS

GX5290

動的制御対応 高速デジタル I/O PXI カード

DYNAMICALLY CONTROLLED HIGH SPEED DIGITAL I/O PXI CARD

- 32 入出力チャンネル、チャンネル単位で動的に構成可能
- 256 MB のオンボード・ベクタメモリ
- TTL、LVTTTL、LVDS インタフェースに対応
- 最大 200 MHz のベクタレートをサポート
- 単体動作、または最大 7 枚の同期スレーブボードとの連携動作



概要 (DESCRIPTION)

GX5290 シリーズは、高性能かつコスト効率に優れた 3U PXI ダイナミック・デジタル I/O ボードで、動的な方向制御が可能な 32 本のデジタル入力／出力チャンネルを提供します。GX5290 シリーズは、ピンごとの動的な方向制御に対応した 256 MB のオンボード・ベクタメモリにより深いパターン・メモリをサポートし、最大 200 MHz のテストレートで動作します。シングルボード設計により、アドオン・モジュールを使用することなくマスタ機能とスレーブ機能の両方をサポートします。

GX5290 シリーズは、プログラマブルな TTL / LVTTTL 出力クロックおよびストローブを提供し、外部クロックと外部ストローブにも対応します。プログラマブル PLL (位相同期ループ) により、クロック周波数と遅延を構成できます。LVDS 出力クロックも備えています。

GX5290 シリーズのシーケンサは、指定したアドレスで停止または一時停止できるほか、メモリ全体のループ、指定アドレス範囲のループ、指定メモリ・ブロックのループが可能です。

特長 (FEATURES)

GX5290 シリーズは、1.5 V、1.8 V、2.5 V、3.3 V (TTL、LVTTTL、CMOS、LVCMOS) の選択可能な I/O レベルをサポートします。さらに GX5290 シリーズは、LVDS、M-LVDS、LVDM ロジックファミリ向けに 32 本の差動チャンネルをサポートします。TTL / LVTTTL インタフェースはプログラマブル電圧源を使用し、出力論理レベルを 1.4 V～3.6 V に設定します。入力信号には 1.5 V、1.8 V、2.5 V、3.3 V (5 V 互換) のプログラマブルなしきい値をサポートします。推奨動作入力電圧範囲は 0 V～5.5 V です。

PCI メモリアクセスにはウィンドウイング方式を採用しており、1 枚のボードに必要な PCI メモリ空間を 16 MB のみに抑え、テストシステムのリソースを節約します。また、テストシステム・コントローラと GX5290 シリーズの I/O ピンとの間で連続的にデータを転送するダイレクト・モードもサポートします。

GX5290 シリーズは、チャンネルあたり 64 Mb、合計 256 MB のベクタメモリを備えています。プログラマブル I/O 幅により、ベクタ幅とベクタ深さのトレードオフが可能です。ソフトウェア制御により、GX5290 シリーズのベクタメモリはチャンネル幅 32、16、8、4、2、1 に構成でき、それぞれ 64 Mb、128 Mb、256 Mb、512 Mb、1024 Mb、2048 Mb のベクタ深さに対応します。

プログラミングとソフトウェア (PROGRAMMING AND SOFTWARE)

本ボードには GTDIO/DIOEasy が付属します。これはベクタ編集機能、バーチャル計測器パネル、32/64 ビット DLL ドライブライブラリおよびドキュメントを含むソフトウェアパッケージです。バーチャルパネルでは、計測器の現在の設定と状態を表示するウィンドウから、対話的にプログラミングと制御を行えます。さらに、ATEasy、LabView、C/C++、Microsoft Visual Basic®、Delphi、Pascal などのプログラミングツールおよび言語からアクセスできるインタフェース

ースファイルも提供されます。オンラインヘルプファイルと PDF 版ユーザーズガイドには、本ボードのインストール、使用、プログラミングに関する説明が記載されています。

アプリケーション (APPLICATIONS)

- ATE (自動試験装置)
- 半導体試験
- ディスプレイ、プリンタ、ディスクドライブの試験
- ASIC 試験
- A/D および D/A 試験
- ビデオの取り込み／再生アプリケーション
- 高速双方向バスの試験／エミュレーション

仕様 (SPECIFICATIONS)

GX5291 入出力チャンネル機能 (GX5291 INPUT / OUTPUT CHANNEL FEATURES)	
データ方向制御 (Data Direction Control)	ベクタ単位およびチャンネル単位で動的に制御
ボードあたりのチャンネル数 (Channels Per Board)	32
ボードあたりのチャンネル構成 (ソフトウェア制御) (Channel Configuration Per Board (Software Controlled))	32 / 16 / 8 / 4 / 2 / 1
ドメインあたりの最大チャンネル数 (Maximum Number Channels per Domain)	32
ロジックファミリ (Logic Families)	TTL/LVTTL/CMOS/LVCMOS (1.5 V、1.8 V、2.5 V、3.3 V、または 5 V 互換)
I/O レベル (I/O Levels)	TTL/LVTTL/CMOS/LVCMOS: プログラマブル出力電圧レベル 1.4 V (Min); 3.6 V (Max) 入力しきい値 (選択式) 1.5 V、1.8V、2.5V、または 3.3 V (5V トレラント) 標準論理レベルをサポート 推奨動作条件 0V (Min); 5.5V (Max)
チャンネルあたりのメモリ深さ (Memory Depth Per Channel)	32 Mb - 1Gb、プログラマブル
チャンネル・タイミングスキュー (Channel Timing Skew)	± 1 nS

GX5291 タイミング: 内部テストクロック (PLL) (GX5291 TIMING: Internal Test Clock (PLL))	
周波数範囲 (Frequency Range)	5 Hz (Min.); 100 MHz (Max.)、GX5291-100 50 MHz (Max.)、GX5291-50
確度 (Accuracy)	±1Hz または設定値の ±0.02% のいずれか大きい方 + 基準クロック (PXI 10 MHz または外部基準クロック) の確度
ジッタ (Jitter)	内部クロック周波数の ±20 mUI、最大
基準 (Reference)	PXI 10 MHz クロックまたは XClk (外部クロック) 入力

GX5291 内部 B クロック出力 (TTL / LVTTL) (GX5291 Internal B Clock Output (TTL / LVTTL))	
周波数範囲 (Frequency Range)	300 KHz (Min.); 100 MHz (Max.)、GX5291-100 50 MHz (Max.)、GX5291-50
確度 (Accuracy)	±1 Hz または設定値の ±0.5% のいずれか大きい方 + 基準クロックの確度

GX5291 内部ストロブ (OSTB)／出力クロック (OCLK) 出力、クロックおよびデータのタイミング (GX5291 Internal Strobe (OSTB) and Output Clock (OCLK) Outputs, Clock and Data Timing)

論理レベル (Logic Levels)	TTL / LVTTTL / CMOS / LVCMOS、プログラマブル出力電圧レベル、1.4 V (min)～3.6 V (max)
周波数 (Frequency)	内部クロック、または外部ストロブ／外部クロック入力
プログラマブル遅延（内部クロック源使用時のみ）／内部ストロブおよび出力クロック信号用 (Programmable Delays (Using Internal Clock Source Only) For Internal Strobe and Output Clock Signals)	0 – 27nS、250pS ステップ (5 Hz～100 MHz)、GX5291-100 0 – 27nS、250pS ステップ (5 Hz～50 MHz)、GX5292-50
出力クロックからデータ出力までの遅延 (Output Clock to Data Output Delay)	__nS、有効な OCLK クロックエッジから有効データまで
ストロブクロックからデータ入力まで (Strobe Clock to Data Input)	__nS データセットアップ時間 (min) __nS データホールド時間 (min) OSTB クロックエッジ基準

GX5291 外部テストクロック入力 (GX5291 External Test Clock Input)

周波数範囲（サンプルクロックとして構成時） (Frequency Range (Configured as Sample Clock))	0 Hz (Min.); 100 MHz (Max.)、GX5291-100 0 Hz (Min.); 50 MHz (Max.)、GX5291-50
周波数範囲（PLL への基準クロックとして構成時） (Frequency Range (Configured as Reference Clock to PLL))	8MHz～10.5 MHz
パルス幅 (Pulse Width)	40% min、60% max
入力論理レベル (Input Logic Levels)	ユーザー選択可能な I/O レベル、1.5 V、1.8 V、2.5 V、または 3.3 V (5 V トレラント) TTL / LVTTTL / CMOS / LVCMOS

GX5291 外部ストロブクロック入力 (GX5291 External Strobe Clock Input)

周波数範囲 (Frequency Range)	0～100MHz、GX5291-100 0～50 MHz、GX5291-50
論理レベル (Logic Levels)	TTL / LVTTTL / CMOS / LVCMOS 入力しきい値: 1.5 V、1.8 V、2.5 V、または 3.3 V (5 V トレラント)

GX5291 外部ステータス／制御信号 (GX5291 External Status & Control Signals)

論理レベル (Logic Levels)	TTL/LVTTTL/CMOS/LVCMOS: プログラマブル出力電圧レベル: 1.4 V (Min); 3.6 V (Max) 入力しきい値: 1.5 V、1.8 V、2.5 V、または 3.3 V (5 V トレラント)
トリガ源 (Trigger Source)	ソフトウェア、PXI トリガバス、外部イベント、外部トリガ入力 (Run コマンドより優先)

GX5291 外部ステータス／制御信号 (GX5291 External Status & Control Signals)

外部クロックイネーブル (External Clock Enable)	内部 (ソフトウェア) または外部入力 (J3 コネクタ経由)
外部ストロブイネーブル (External Strobe Enable)	内部 (ソフトウェア) または外部入力 (J3 コネクタ経由)
外部イベントバス (External Event Bus)	マスクおよび論理 AND 条件付けを備えた 16 本の入力ライン
ポーズ (Pause)	外部ポーズ入力が入力された場合、Pause コマンドより優先
ポーズレイテンシ (Pause Latency)	ポーズのデアサート後、データ取得まで 10 クロックサイクル
Run	Run ステータス表示 (J3 コネクタ)

GX5291 電源 (GX5291 POWER)

3.3 VDC	200 mA (min); 4 A (max)
5 VDC	50 mA (min); 2 A (max)
12 VDC	0.03 mA (min); 0.1 mA (max)

GX5291 フロントパネル・コネクタ (GX5291 FRONT PANEL CONNECTORS)

J1	I/O TTL 信号、68-pin VHD コネクタ
J3	タイミング／ステータス信号、68-pin VHD コネクタ
J4	制御信号、68-pin VHD コネクタ

GX5291 環境仕様 (GX5291 ENVIRONMENTAL)

動作温度 (Operating Temperature)	0 °C～50 °C
保管温度 (Storage Temperature)	-20 °C～70 °C
サイズ (Size)	3U PXI
質量 (Weight)	200 g

GX5292 入出力チャネル機能 (GX5292 INPUT / OUTPUT CHANNEL FEATURES)

ロジックファミリ (Logic Families)	TTL/LVTTL/CMOS/LVCMOS (1.5 V、1.8 V、2.5 V、3.3 V、または 5 V)、LVDS/LVDM/M-LVDS
I/O レベル (I/O Levels)	TTL/LVTTL/CMOS/LVCMOS: プログラマブル出力電圧レベル 1.4 V (Min); 3.6 V (Max) 入力しきい値 1.5 V、1.8V、2.5V、または 3.3 V (5V トレラント) 推奨動作条件 0 V (Min); 5.5 V (Max) LVDS/LVDM/M-LVDS: 推奨動作条件 出力電圧:

GX5292 入出力チャンネル機能 (GX5292 INPUT / OUTPUT CHANNEL FEATURES)

	-1.4 V (Min.); 3.8 V (Max.) 入力電圧: .05 V (Min.); 3.3 V (Max.)
チャンネルあたりのメモリ深さ (Memory Depth Per Channel)	64 MB - 2 GB
チャンネル数 (Number of Channels)	32 I/O、方向および構成はベクタ単位・チャンネル単位で動的に構成可能
ドメインあたりの最大チャンネル数 (Maximum Number Channels per Domain)	256
チャンネル・タイミングスキュー (Channel Timing Skew)	同一カード内 1 ns、カード間 1 ns

GX5292 テストモード (GX5292 TEST MODES)

ストリムラス／レスポンス (Stimulus / Response)	データのドライブ／キャプチャ、チャンネルあたり最大 64 Mb
リアルタイム比較 (Real-Time Compare)	期待値データパターンに対してデータをドライブ／比較 サイクル単位で期待値データとマスクデータを指定
リアルタイム比較記録メモリ (Real Time Compare Record Memory)	1024 x 64 ビットの記録メモリ 比較したデータとアドレスを記録
リアルタイム比較の停止モード (Real Time Compare Stop Modes)	指定したエラー数で停止 (最大 1024) 検出した不良数が指定した不良数に達した時点で停止 指定した比較データ値で停止 指定したプログラムカウンタ値で停止

GX5292 タイミング：内部テストクロック (PLL) (GX5292 TIMING: Internal Test Clock (PLL))

周波数範囲 (Frequency Range)	5 Hz (Min.); 100 MHz (Max.)
確度 (Accuracy)	±1Hz または設定値の ±0.02% のいずれか大きい方 + 基準クロック (PXI 10 MHz または外部基準クロック) の確度
ジッタ (Jitter)	内部クロック周波数の ±20 mUI、最大
基準 (Reference)	PXI 10 MHz クロックまたは XClk (外部クロック) 入力

GX5292 内部 B クロック出力 (TTL / LVTTTL) (GX5292 Internal B Clock Output (TTL / LVTTTL))

周波数範囲 (Frequency Range)	300 KHz (min); 100 MHz (max)
確度 (Accuracy)	±1 Hz または設定値の ±0.5% のいずれか大きい方 + 基準クロックの確度

GX5292 内部 C クロック出力 (LVDS/LVDM/MOLVDS) (GX5292 Internal C Clock Output (LVDS/LVDM/MOLVDS))

周波数範囲 (Frequency Range)	300KHz (min); 100 MHz (max)
確度 (Accuracy)	±1 Hz または設定値の ±0.5% のいずれか大きい方 + 基準クロックの確度

GX5292 外部テストクロック入力 (GX5292 External Test Clock Input)

周波数範囲 (サンプルクロックとして構成時) (Frequency Range (Configured as Sample Clock))	0 Hz (min); 100 MHz (max)
周波数範囲 (PLL への入力として構成時) (Frequency Range (Configured as Input to PLL))	8MHz (min)~10.5 MHz (max)
パルス幅 (Pulse Width)	40% min、60% max
入力レベル (Input Level)	ユーザー選択可能な I/O レベル: 1.5 V、1.8 V、2.5 V、または 3.3 V (5 V トレラント)

GX5292 外部ストロブクロック入力 (GX5292 External Strobe Clock Input)

周波数範囲 (Frequency Range)	0 Hz (min); 100 MHz (max)
論理レベル (Logic Levels)	TTL/LVTTL/CMOS/LVCMOS: プログラマブル出力電圧レベル: 1.4 V (Min); 3.6 V (Max) 入力しきい値: 1.5 V、1.8V、2.5V、または 3.3 V (5V トレラント)

GX5292 外部ステータス／制御信号 (GX5292 External Status & Control Signals)

論理レベル (Logic Levels)	TTL/LVTTL/CMOS/LVCMOS: プログラマブル出力電圧レベル: 1.4 V (Min); 3.6 V (Max) 入力しきい値: 1.5 V、1.8 V、2.5 V、または 3.3 V (5 V トレラント)
トリガ源 (Trigger Source)	ソフトウェア、PXI トリガバス、外部イベント、外部トリガ入力 (Run コマンドより優先)
外部クロックイネーブル (External Clock Enable)	内部 (ソフトウェア) または外部入力 (J3 コネクタ経由)
外部ストロブイネーブル (External Strobe Enable)	内部 (ソフトウェア) または外部入力 (J3 コネクタ経由)
外部イベントバス (External Event Bus)	マスクおよび論理 AND 条件付けを備えた 16 本の入力ライン
ポーズ (Pause)	外部ポーズ入力がある場合 Pause コマンドより優先
ポーズレイテンシ (Pause Latency)	ポーズのデアサート後、データ取得まで 10 クロックサイクル
Run	Run ステータス表示 (J3 コネクタ)

GX5292 電源 (GX5292 POWER)

3.3 VDC	200 mA (min); 4 A (max)
5 VDC	50 mA (min); 2 A (max)
12 VDC	0.03 mA (min); 0.1 mA (max)

GX5292 フロントパネル・コネクタ (GX5292 FRONT PANEL CONNECTORS)

J1	I/O TTL 信号、68-pin VHD コネクタ
J2	I/O LVDS 信号、68-pin VHD コネクタ
J3	タイミング信号、68-pin VHD コネクタ
J4	制御コネクタ、68-pin VHD コネクタ

GX5292 環境仕様 (GX5292 ENVIRONMENTAL)

動作温度 (Operating Temperature)	0 °C~50 °C
保管温度 (Storage Temperature)	-20 °C~70 °C
サイズ (Size)	3U PXI
質量 (Weight)	200 g

GX5293 入出力チャネル機能 (GX5293 INPUT / OUTPUT CHANNEL FEATURES)

ロジックファミリ (Logic Families)	LVTTL/CMOS/LVCMOS (1.5 V、1.8 V、2.5 V、または 3.3 V)、LVDS/LVDM/M-LVDS
I/O レベル (I/O Levels)	LVTTL/CMOS/LVCMOS: プログラマブル出力電圧レベル 1.4 V (Min); 3.6 V (Max) 入力しきい値 1.5 V、1.8V、2.5V、または 3.3 V 推奨動作条件 0V (Min); 3.6V (Max) LVDS/LVDM/M-LVDS: 推奨動作条件 出力電圧: -1.4V (Min.); 3.8 V (Max.) 入力電圧: .05V (Min.); 3.3V (Max.)
チャネルあたりのメモリ深さ (Memory Depth Per Channel)	128 MB
チャネル数 (Number of Channels)	16 I/O、方向および構成はベクタ単位・チャネル単位で動的に構成可能 32 I/O、ベクタレート <100 MHz の場合
ドメインあたりの最大チャネル数 (Maximum Number Channels per Domain)	256

GX5293 タイミング: 内部テストクロック (GX5293 TIMING: Internal Test Clock)

周波数範囲 (Frequency Range)	5 Hz (min); 200 MHz (max)
分解能 (Resolution)	1 Hz または .5% のいずれか大きい方

GX5293 内部 B クロック出力 (TTL / LVTTTL) (GX5293 Internal B Clock Output (TTL / LVTTTL))

周波数範囲 (Frequency Range)	300 KHz (min); 200 MHz (max)
分解能 (Resolution)	1 Hz または .5% のいずれか大きい方

GX5293 内部 C クロック出力 (LVDS/LVDM/MOLVDS) (GX5293 Internal C Clock Output (LVDS/LVDM/MOLVDS))

周波数範囲 (Frequency Range)	300KHz (min); 200 MHz (max)
分解能 (Resolution)	1 Hz または .5% のいずれか大きい方

GX5293 外部クロック入力 (GX5293 External Clock Input)

ダイレクト (Direct)	0 Hz (min); 200 MHz (max)
PLL	3 MHz (min) 200 MHz (max)
パルス幅 (Pulse Width)	40% min、60% max
入力レベル (Input Level)	ユーザー選択可能な I/O レベル: 1.5 V、1.8 V、2.5 V、または 3.3 V

GX5293 電源 (GX5293 POWER)

3.3 VDC	200 mA (min); 4 A (max)
5 VDC	50 mA (min); 2 A (max)
12 VDC	0.03 mA (min); 0.1 mA (max)

GX5293 環境仕様 (GX5293 ENVIRONMENTAL)

動作温度 (Operating Temperature)	0 °C~50 °C
保管温度 (Storage Temperature)	-20 °C~70 °C
サイズ (Size)	3U PXI
質量 (Weight)	200 g

注: 仕様は予告なく変更される場合があります。

オーダー情報 (ORDERING INFORMATION)**オーダー情報 (ORDERING INFORMATION)**

GX5291-50	ダイナミック・デジタル I/O (3U)、32 ch.、最大 50 MHz、128MB オンボードメモリ、32-ch ドメイン
GX5291-50H	ダイナミック・デジタル I/O (3U)、32 ch.、最大 50 MHz、128MB オンボードメモリ、32-ch ドメイン/PXI ハイブリッドスロット対応
GX5291-100	ダイナミック・デジタル I/O (3U)、32 ch.、最大 100 MHz、128MB オンボードメモリ、32-ch ドメイン
GX5292	ダイナミック・デジタル I/O (3U)、32 ch.、ピンごとの制御、最大 100 MHz、256MB メモリおよび LVDS

オーダー情報 (ORDERING INFORMATION)

GX5292-H	ダイナミック・デジタル I/O (3U)、32 ch.、ピンごとの制御、最大 100 MHz、256MB メモリおよび LVDS/PXI ハイブリッドスロット対応
GX5293	ダイナミック・デジタル I/O (3U)、16 ch.、ピンごとの制御、最大 200 MHz、256MB メモリおよび LVDS
GX5293-H	ダイナミック・デジタル I/O (3U)、16 ch.、ピンごとの制御、最大 200 MHz、256MB メモリおよび LVDS/PXI ハイブリッドスロット対応
GX5295	チャンネルごとのプログラマブル論理レベルと PMU を備えたダイナミック・デジタル I/O、最大 100 MHz
GX5296	チャンネルごとのプログラマブル論理レベルと PMU を備えたダイナミック・デジタル I/O、最大 125 MHz

ソフトウェア (SOFTWARE)

DIOEasy	デジタル I/O ベクタ開発ソフトウェア
DIOEasy-FIT	DIOEasy ファイルインポート・ツールキット。STIL、WGL、VCD/EVCD ファイルを GX529x および GX5055 デジタル I/O カード用の Marvin Test Solutions デジタル ファイル形式に変換
DIOEasy-FIT-UG	DIOEasy ファイルインポート・ツールキットのアップグレード
DIOEasy-FIT-S1Y	DIOEasy-FIT のサブスクリプションおよびサポートを 1 年間更新（契約の継続が必要）
DIOEasy-FIT-S2Y	DIOEasy-FIT のサブスクリプションおよびサポートを 2 年間更新（契約の継続が必要）
DIOEasy-FIT-S3Y	DIOEasy-FIT のサブスクリプションおよびサポートを 3 年間更新（契約の継続が必要）
DIOEasy-FIT-EXP6	失効した DIOEasy-FIT サブスクリプションおよびサポートの 1 年間更新（失効後 1 日～6 か月）
DIOEasy-FIT-EXP24	失効した DIOEasy-FIT サブスクリプションおよびサポートの 1 年間更新（失効後 7～24 か月）
DIOEasy-FIT-SUP	DIOEasy-FIT の 1 年間サポートのみ（アップグレードなし）
DIOEasy-DS	Marvin Test Solutions (Irvine, CA) での 2 日間の DIOEasy トレーニング、1～3 名。大人数の場合はお問い合わせください。
DIOEasy-DS2	オンサイトでの 2 日間 DIOEasy トレーニングセミナー、1～3 名。大人数の場合はお問い合わせください。

アクセサリ (ACCESSORY)

TS-900e-5G-BMC	ブラインドメイト・コネクタ（1 組）、DC - 40 GHz、2.92mm
GT95015	全 Gx5xxx/GX3xxx 用コネクタインタフェース、SCSI - 100 Mil グリッド、差動
GT95021	全 5xxx/35xx 用 2 ft. シールドケーブル（68 Pin）
GT95022	全 5xxx/35xx 用 3 ft シールドケーブル（68 Pin）
GT95022E	全 5xxx/35xx 用 3 ft シールドケーブル（68 Pin）、片端未処理

アクセサリ (ACCESSORY)	
GT95025	コネクタインタフェース、68-Pin SCSI - TTI Testron 170-Pin シグナルブロック
GT95028	5xxx/35xx 製品用 10 ft シールドケーブル (68 Pin)
GT95031	全 5xxx/35xx 用 6 ft シールドケーブル (68 Pin)
GT95035E-48	全 5xxx/35xx 用シールド・フライングリードケーブル (68 Pin) 、48"。
GX98303	GX528x/GX529x/GX564x/GX5733 用 3U 「ワイヤレス」 スカウトアダプタ (200-Pin コネクタ)

お問い合わせ (CONTACT)

本製品に関するご質問、お見積り、デモンストレーションのご依頼は、下記までお気軽にご連絡ください。

アンドールシステムサポート株式会社 (ANDOR SYSTEM SUPPORT CO., LTD.)	
部署	自動テストソリューション事業部
所在地	〒212-0013 神奈川県川崎市幸区堀川町 66-2 興和川崎西口ビル 8 階
TEL	044-201-7844 (代表)
E-mail	marvintest@andor.jp
Web	https://www.andor.jp/
お問い合わせ	https://www.andor.jp/company/contact/

本書は Marvin Test Solutions, Inc. の英文データシート (Revision B • Updated May 20, 2026) を日本語に翻訳した参考資料です。仕様は予告なく変更される場合があります。正式な仕様は英文原本を参照してください。

Copyright © Marvin Test Solutions, Inc. All rights reserved. 記載の製品名および社名は各社の商標です。