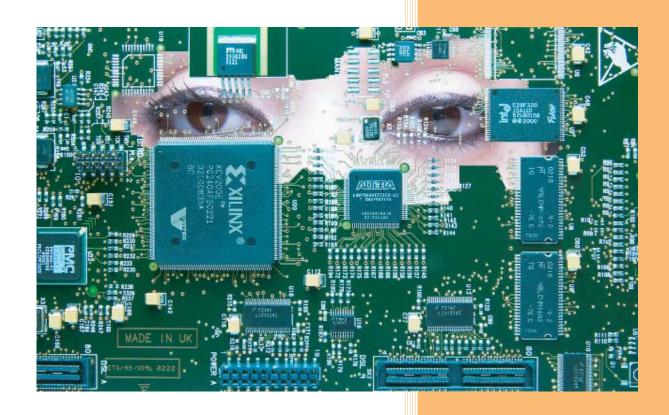
JTAG 技術レポート





JTAG 技術レポート Vol 12 〜 Vol 18 <u>JTAG テストシステム</u>のすべて

内容

┃ Vol 12 :JTAG テストが再び注目を集める理由

【 Vol 13 : 分かる JTAG テスト 5 つのポイント

【 Vol 14 : JTAG テストで検査できる基板

▼ Vol 15 : 製品概要

【 Vol 16 : ソフトウェア製品ラインナップ

| Vol 17 : ハードウェア製品群

| Vol 18 :製品セレクターガイド

JTAG Technologies 社 日本国内総代理店







1. JTAG テストが再び注目を集める理由

マイコン, FPGA, DSP と DDR メモリを 組み合わせた高密度実装基板の課題

お客様が製造されている多くの基板には、マイコン、 FPGA、DSP と DDR メモリを組み合わせて実装されているケースが増えています。

DDR メモリは、JEDEC 規格により BGA パッケージが標準 化されているため、BGA 部品を避けることができない状況です。また、高速アクセスを実現するために、検査・測定用の余分な配線やパッドを設けることができません。

マイコンと DDR メモリが基板の内層を使い、直接配線され

ているため、プロービングできないため、何も測定できないこともあります。

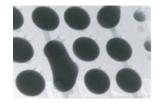
BGA パッケージは直接端子 に触ることができないため、 測定器やインサーキットテスタ で検査することは出来ません。



BGA 部品は X 線で検査しても 全ての問題を解決することはできません

X線検査は通電試験ではなく、 ハンダのオープン不良を確実に 検出することができません。

故障があった場合、手当たり 次第 BGA を交換しているとい う話も良く聞きます。



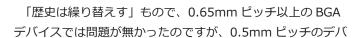
また、電源を立ち上げた後に基板がブートせず、ファンクションテスト自体も動作しないために、不良原因を突き止めることができないという話も良く聞きます。

故障基板が設計者に戻ってきてしまい、次の製品開発が進まなくなるなど、設計者の方の負担が増えてきてしまっているようです。

BGA 部品のトラブルが増えているのは 高密度化が進んでいるから!?

現在の高密度実装基板では、QFP に代わり BGA デバイスの 採用が増えています。

QFPでは、0.5mmピッチから実装不良が 急激に悪化し、実用的でなくなったため、 より小さな実装面積でも、端子のピッチを 大きくできる BGA に置き換わっていった背景 があります。

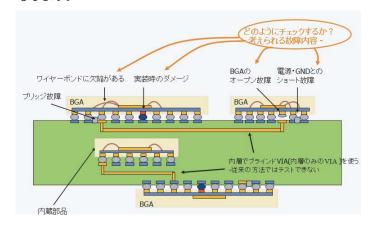


イスに切り替えたところ実装不良が急激に悪化したいったとい う話を、最近よく耳にします。

また、メタルマスクの劣化や、治具の損耗による実装不良は、 量産が軌道に乗った後に急に多発する事があるため、適切な実 装検査技術の活用が欠かせません。

3次元実装 LSI、部品内蔵基板、BGA 部品は 物理的なアクセスが不可能です

3次元実装 LSI、部品内蔵基板、BGA 部品は物理的なアクセスが不可能なため、これをどのようにチェックするかがカギになります。



小型化・高密度化による課題

基板が小型化・高密度化することによって次の課題が挙げられます。

【基板検査が困難】

- ・プローブが立たない基板が増えてきている。
- ・ファンクションテストの開発費が膨大になってしまう。
- ・全数をX線検査するにはコストがかさむ。

【故障解析が困難】

- ・故障解析ができずに、基板を廃棄している。
- ・ファンクションテストでは故障箇所が特定できない。
- ・X線ではBGAのオープン不良がわからない。

これらの課題を解決するのは、JTAG バウンダリスキャンテスト (JTAG テスト) です。





2. 分かる JTAG テスト 5 つのポイント

世界スタンダード IEEE1149.1 規格 JTAG テスト 5 つのポイント

FPGA、cPLD、DSP は、ほぼ全種類に JTAG テスト用のロジックが内蔵されています。

また、ARM、SH、H8、Intel などの最近の CPU にも、 JTAG テスト用のロジックが内蔵されているものが年々増え てきています。

すでに基板上には JTAG テストに対応した LSI が多数搭載されています。

【ポイント1】5本の信号で基板を検査できる

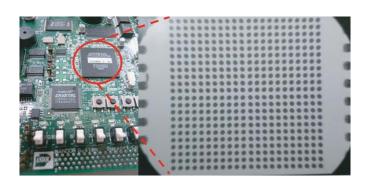
BGA 部品はプロービングが出来ないため、従来の測定器を使うことができません。

JTAG テストは、テスト対象基板のコネクタからわずか 5 本の信号で基板全体を検査できます。



【ポイント2】BGA オープンを検出できる

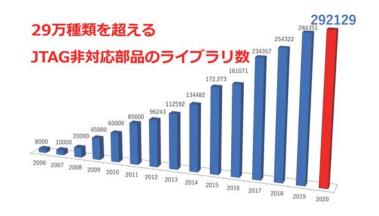
X 線検査で検出することができない BGA 部品のハンダオー プン不良も、確実に検出することができます。



【ポイント3】 プログラムが自動で生成される

回路図 CAD から生成されるネットリストと JTAG テスト 統合開発ソフトウェア JTAG ProVision の部品モデルから テストプログラムが自動生成されます。

13 万種類を超える部品モデルが用意されており、従来のテスト手法と比べて検査コストを削減できます。



【ポイント4】故障診断結果を自動で表示

故障診断ツールにより、ハンダ不良、パターン不良の箇所を 自動診断できます。

不具合がある部品番号、ピン番号やオープン、ブリッジ、 ショートなどの故障要因が表示されます。



【ポイント5】持ち運びできる検査ツール

JTAG テストシステムは、ノートパソコンと USB 接続の JTAG コントローラから構成されており、持ち運びができるコ ンパクトな検査システムです。

開発、製造、保守など、様々なシーンでお使いいただけます。



3. JTAG テストで検査できる基板

JTAG テストができる基板と部品

JTAG テストを行うためには、部品の全てである必要はありませんが、JTAG テストに対応したデバイスがテスト対象の基板上に搭載されている必要があります。

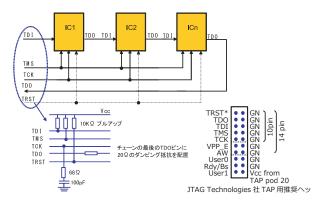
マイコン (CPU) や FPGA は JTAG 対応デバイスであるケースが多いため、これらのデバイスのバウンダリスキャン機能を使うことで特殊な回路を必要とせずに検査ができます。

JTAG の制御線である 5 本の信号 (TCK, TMS, TDI, TDO, TRST) を規格で定められた通りの配線で接続し、テストパッドやコネクタなどを用い、外部の JTAG コントローラと接続できるようにするだけです。

これらの信号は TAP(Test Access Port) と呼びます。

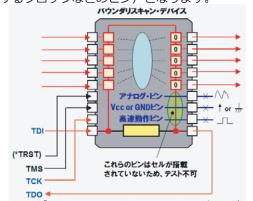
TDI と TDO はデバイスに対してシリアルに、TCK、TMS、TRST はデバイスに対してパラレルに接続する必要があります。

また、JTAG テストをしていない際に、誤動作を防ぐための 終端抵抗が必要です。下記に、JTAG Technologies 社製のコ ネクタのピン・アサインと終端抵抗の推奨回路を記します。



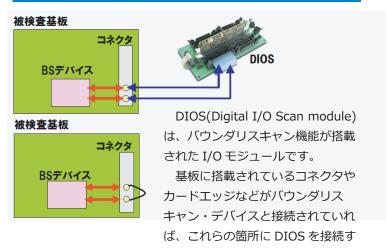
JTAG テストの検査範囲

JTAG テストは、デジタル・レベルの電気的テストになります。 JTAG テストが出来ないピンは、バウンダリスキャン・セルが搭載されていないピン (アナログ、電源、GND、高速動作するクロックなどのピン)となります。



これらのピンは、ファンクション・テストなどの他の手段 を用いてテストする必要があります。

コネクタ・ケーブルを検査する



ることで結線テストが可能です。

DIOS を使用すると、ケーブルによる折り返しテストで検出ができない「故障箇所の特定」が可能になります。

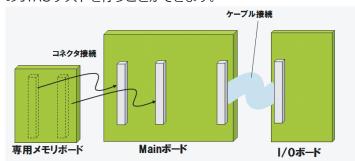
※DIOS は 1 対 1 でネットが接続されるため故障箇所のピンが特定できますが、ケーブルによる折り返しテストではネット単位しか特定できません。

複数基板を検査する

JTAG テストは、基板のネットリストがあれば、テストデータを自動で作成することができます。

マザーボードとドーターボードや、メインボードと I/O ボード、メモリボードなど、複数基板を結合したシステムレベルのテストが可能です。

ツールでは、複数基板のネットリストを取り込み、専用ツールでそれぞれの接続を指定することで、簡単にシステムレベルの JTAG テストを行うことができます。



PCI や PCI Express、CompactPCI、PCIMG1.2、PMC メザニンカードなど多くの標準バスには TAP 信号が標準で搭載されているため、これらのバスとシステム・レベル・デバイスを組み合わせることで、マザーボードを経由した複数基板のテストが実現可能です。



4. 製品概要

システム構成

PC をホストとした コンパクトな環境で JTAG テスト /ISP ツール のシステムを構築すること ができます。



BSDLファイル

テスト結果ファイル

テストパターン生態

テスト実行

テスト結果解析

テスト結果ビジュアル表示

JTAG ProVision

業界初!

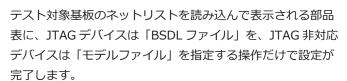
日本語表示に対応した唯一のツール!!

【製品の機能と特徴】

モデルファイル JTAG ProVision は、JTAG テスト、 cPLD/FPGA ISP(In System Program Mapファイル ネットリス -ming や Flash メモリ ISP を 行うための統合開発環境です。

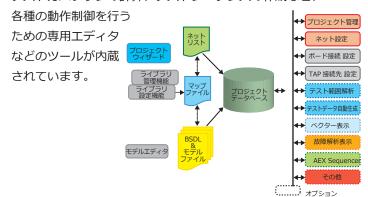
JTAG 非対応デバイス用に、ピン名と ピン番号、ピン属性、デバイスの動作 などの情報が埋め込まれたモデル ファイルを標準搭載しています。

これにより、JTAG テスト時に出力 信号が競合するような箇所が自動認識 されます。



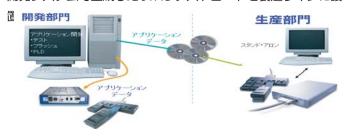
その後は、質問形式のウィザード画面を使って、各種アプリ ケーションが自動で生成するだけです。

ネットに対する動作指定、TAP の順番や複数基板の結線情報、 テストカバレッジの計算、テストシーケンスの作成など、

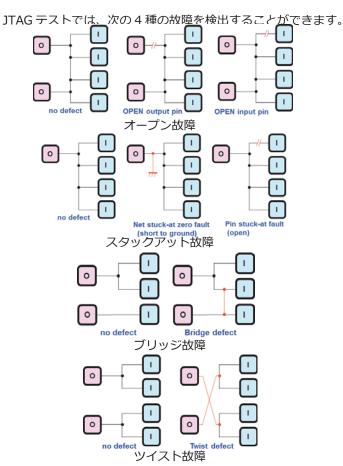


【開発部門と生産部門の共用】

JTAG ProVision は、開発システムと実行システムがあります。 開発システムで生成した JTAG テストコードを製造ラインに設



【JTAG テストで検出可能な故障】



オープン故障は、ネットやピンがオープンとなる不良です。 スタックアット故障は、常に固定値が読めてしまう不良を意味 します。

ブリッジ故障は、ネットが他のネットとブリッジ (ショート) してしまう不良を意味します。

ツイスト故障は、ネットとネットが入れ違いに見える不良です。

これらの故障を検出するためのテスト・パターンは ProVision が自動的に生成するため、ユーザーは故障を解析させるための



5. ソフトウェア製品ラインナップ

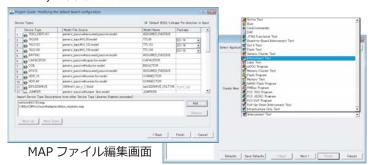
JTAG Technologies 社では、JATG テストのソフトウェア 製品を用意しています。

ここでは、各ソフトウェアの概要と機能と特徴について説明します。

JTAG テスト用パッケージ

【テストジェネレータ ProV_GT/T】

テストジェネレータは、ネットリストと BSDL ファイル、 モデル・ファイルから MAP ファイルという部品構成表を作成 し、その部品情報をもとに各種のアプリケーション (テスト データ)を自動生成します。

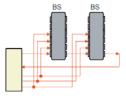


アプリケーション選択画面

【テストジェネレータで生成可能なテスト種類】

テストジェネレータで、次の9種類の テストデータを自動生成することが可能です。

(1) インフラストラクチャー・テストTAP の 5 本の信号が正常にデバイスに 接続されているかを確認するテストです。



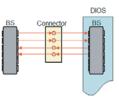
(2) インターコネクト・テストバウンダリスキャン・デバイス間の結線 テストです。



BS BS

(3) プルアップ・プルダウン・テ

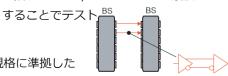
バウンダリスキャン・デバイスと接続 されているプルアップ抵抗やプルダウ ン抵抗の実装確認のテストです。



(4) コネクタ・テスト バウンダリスキャン・デバイスとコネ クタ間のテストです。

コネクタ外部に、バウンダリスキャン が搭載された I/O アクセサリを接続

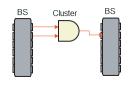
(5)Dot6 テスト IEEE std 1149.6 規格に準拠した



AC 結合や差動の結線テストです。

(6) クラスタ

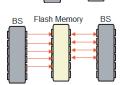
クラスタ (バウンダリスキャン非対応 デバイス)を動作させることで、結線 をテストします。



(7) メモリクラスタ

メモリに対するリード / ライトを行う ことで、メモリ間の結線をテストします。

(8) フラッシュ・テスト
Falsh メモリに対するリード / ライト
を行うことで、Flash メモリ間の結線
をテストします。



【豊富なテスト機能を内蔵】

各種のツールを用意しています。

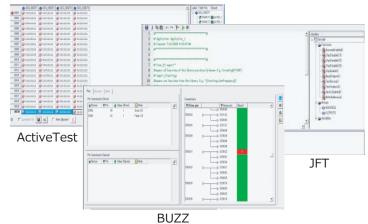
(1)ActiveTest

クラスタのピンを専用画面を使ってビジュアル的に制御 できるツールです。

(2)JFT (Jtag Functional Test) 複雑なクラスタの動作を Python 言語プログラミングで アクセスできるツールです。

(3)BUZZ

簡易的に特定ピンの結線を測定することができるツール



【開発効率と生産のための機能を内蔵】

開発効率と生産のために、次の機能を内蔵しています。

(1) テストカバレッジ算出機能 ピン、ネット、デバイスの各レベルでテストのカバレッジ 率を算出することができます。

(2) テストシーケンス AEX Sequencer

作成した各種テスト項目 (アプリケーション)をユーザー が決めた順番で実行させることができるシーケンサです。



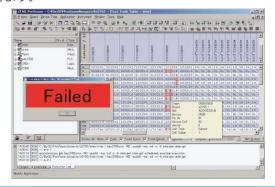




テストシーケンサ

【テストプラットフォーム ProV_PL/T】

テストプラットフォームは、テスト実行をするためのソフトウェアです。テスト結果は真理値表ベースで表示することができます。



故障診断ソフトウェア (オプションツール)

テスト結果の解析には、故障解析ソフトウェアが必要です。

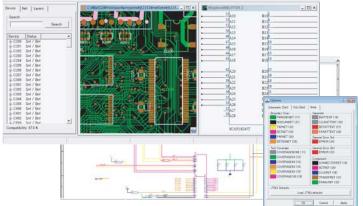
【故障診断ソフトウェア BSD】

言葉のレベルで故障箇所を診断するソフトウェアです。 故障結果は、故障の種類と結線情報として表示されます。



[Visualizer]

故障箇所を回路図や基板のレイアウト図に表示させること ができるツールです。



各種メーカーのCADの設計データを、Extractor というコンバーターを用いて PC に取り込みます。

故障診断やカバレッジ算出の結果を、回路図やレイアウト図 上にリンクして色分け表示させることができます。

cPLD/FPGA ISP ツール (オプションツール)

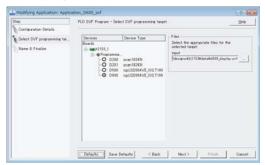
【cPLD ジェネレータ ProV_GT/P】

cPLD ジェネレータは、ネットリストと BSDL ファイル、モデル・ファイルから CPLD のプログラミングに必要なデータを自動生成することができるツールです。次の3種類のフォーマットのプログラミングが可能です。

- (1) 1532 Program (2) JEDEC Program
- (3) SVF Program

【cPLD プラットフォーム ProV_PL/P】

cPLD プラットフォームは、cPLD のプログラミングを実行するためのツールです。



Flash メモリ ISP ツール(オプションツール)

【Flash ジェネレータ ProV GT/F 製品概要】

Flash ジェネレータは、ネットリストと BSDL ファイル、モデル・ファイルから Flash メモリのプログラミングに必要なデータを自動生成することができるツールです。次の 4 種類の Flash メモリのプログラミングが可能です。

- (1)NOR Flash (2)Serial ROM, I2C (3)NAND Flash
- (4)Embedded Flash (オプションツール)

【Flash プラットフォーム ProV PL/F 製品概要】

Flash プラットフォームは、Flash メモリのプログラミング を実行をするためのツールです。







JT3707/TSI

6. ハードウェア製品群

コントローラ製品概要

JTAG テスト、cPLD/FPGA ISP、Flash メモリ ISP の各ツールを、テスト対象基板上で動作させるためには専用のハードウェアが必要です。

JTAG Technologies 社では、各種のインターフェイス専用のコントローラを用意しています。

ミックスド・シグナル

JT5705/USB



【機能と特徴】

- (1)2 系統の TAP を搭載
- (2)64 チャンネルのミックスド I/O を搭載
- (3)PC との接続は USB
- (4)TCK 周波数 max. 15MHz
- (5)8 チャンネルのアナログ I/O により 電圧や周波数の測定が可能

コンパクト ロープライス JT3705/USB

【機能と特徴】

- (1)2 系統の TAP を搭載
- (2)TCK 周波数は max. 6MHz
- (3)PC との接続は USB (バスパワーで動作)
- (4)TAP 電圧は 1.5V ~ 3.3V まで 0.1V 単位で可変可能。[5V トレラント]
- (5) ロープライス、コンパクト

高機能ラックマウント JT5745/RMI



【機能と特徴】

- (1)4 系統の TAP を搭載
- (2)256 チャンネルの ミックスド I/O を搭載
- (3)PC との接続は USB
- (4)TCK 周波数は max. 15MHz
- (5)3 チャンネルのアナログ I/O により

電圧や周波数の測定が可能

高機能・高性能

JT3707/TSI (QuadPod 付属)

機能拡張あり

【機能と特徴】

- (1)4 系統の TAP を搭載
- (2)TAP POD を 1m 延長する ケーブルが付属
- (3)TCK 周波数は max.40MHz
- (4)PC との接続は3種類
 - (USB, Ethenet, IEEE1394)
- (5)TAP 電圧は 1.5V ~ 3.3 V まで
 - 0.1V 単位で可変可能。[5V トレラント]



- · JT3717/TSI
- · JT3727/TSI

POD 製品概要

QuadPod の TAP POD と POD 製品を差し替えることで、

多機能な動作をさせることができます。

POD 拡張製品

JT2149/eMPV は、高性能な PODです。 Intel の 1.05V 系デバイスを動作させるためには、低電圧対応である JT2149/eMPV を QuadPod と差し替えることで対応可能です。

JT2149/eMPV E能な POD Eデバイスを IE対応で padPod と Eです。

QuadPod

POD 拡張製品

JT2149/DAF

JT2149/DAF は、周波数やアナログ電圧を図ることのできるデジタル / アナログの I/O チャンネルを持つ製品です。QuadPodの POD の 1 つと差し替えることで電圧値と周波数を測定することができます。

- (1)16 チャンネルのデジタル I/O
- (2)12 チャンネルのアナログ入力
- (3) 電圧と周波数の測定を ProVision 専用画面で表示可能
- (4) 電圧・周波数の範囲設定により、 自動で合否判定が可能









DIOS 製品概要

DIOS(Digital I/O Scan module) は、テスト対象基板のコネクタやカードエッジ、DIMM ソケットなどの実装を検査するためのバウンダリスキャンが搭載された I/O アクセサリ製品です。

DIOS 製品概要

JTAG Technologies 社では、様々なチャンネルと形状の DIOS を用意しています。

DIOS 製品の種類と簡単な特徴を以下に記します。

【機能と特徴】

- (1)JT2111/MPV64 チャンネルのボックス形状
- (2)JT2122/MPV 128 チャンネルの 168 ピン DIMM 形状
- (3)JT2124/F168 128 チャンネルの 168 ピン DIMM 形状 プログラマブル電圧可変可能
- (4)JT2127/XXX STM 144 ピン So、184 ピンなどの各種 DIMM 形状 (チャンネル数は製品により異なります。)
- (5)JT2128/A168 & /B168 128 チャンネルの 168 ピン DIMM 形状。 Embedded テスト機能
- (6)JT2702/DDC デュアル DIMM キャリア。

2 セットの 168pin DIMM 形状の DIOS を実装可能。



JT2111/MPV



JT2124/F168



JT2122/MPV



JT2127/XXX STM



JT2702/DDC

各種アクセサリ

JTAG Technologies 社では、TAP の拡張や冶具への組み込みなどのために、様々なアクセサリ製品を用意しています。

各種アクセサリの種類と簡単な特徴を以下に記します。

【機能と特徴】

- (1)JT2135 TAP Extender 1m 長に TAP を延長するための製品 ※旧タイプの POD に適用
- (2)JT2139 TAP Isolator 冶具などに組み込むための TAP のアイソレータ
- (3)JT2149 Connector JT37x7/RMI 用のコネクタ
- (4)JT2154 ScanBridge ScanBridge STA111 を搭載
- (5)JT2156 Training Board 評価用のトレーニングボード



JT2135 TAP Extender



JT2139 TAP Isolator



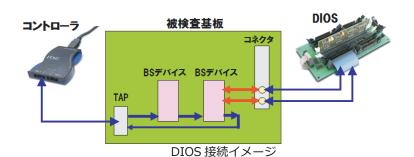
JT2149 Connector



JT2154 ScanBridge



JT2156 Training Board





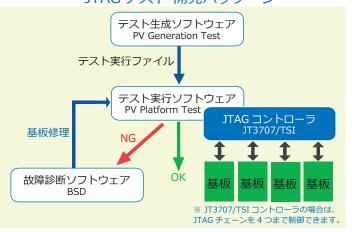
製品セレクターガイド

JTAG テスト 開発パッケージ

JTAG テスト開発パッケージは、JTAG テストのアプリケーションを自動生成させるための「テスト生成ソフトウェア PV Generation Test」、テストの実行に必要な「テスト実行ソフトウェア PV Platorm Test」、故障解析に必要な「故障診断ソフトウェア BSD」の各ソフトウェアと、ハードウェアとして「JTAG コントローラ」を組み合わせたパッケージです。

下例は、JT3707/TSI コントローラの場合ですので、他のコントローラをお選びいただくこともできます。

JTAG テスト 開発パッケージ



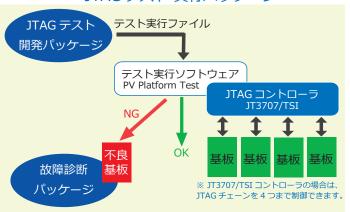
JTAG テスト 実行パッケージ

開発パッケージで作成したアプリケーションは、他の PC にコピーして使うことができます。

そのため、JTAG テスト実行パッケージでは、テストの実行に必要な「テスト実行ソフトウェア PV Platorm Test」とハードウェアとして「JTAG コントローラ」を組み合わせたパッケージになります。

生産工程(生産工場)などで使う際には、製品コストとタクトタイムを向上させるために、一般的には、故障解析ソフトウェア「故障診断ソフトウェア BSD」は使用しないケースが多いようです。

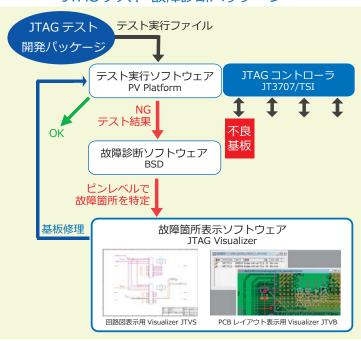
JTAG テスト 実行パッケージ



JTAG テスト 故障診断パッケージ

故障診断パッケージは、実行パッケージに「故障診断ソフトウェア BSD」と「故障箇所表示ソフトウェア JTAG Visualizer」を追加したパッケージになります。

JTAG テスト 故障診断パッケージ

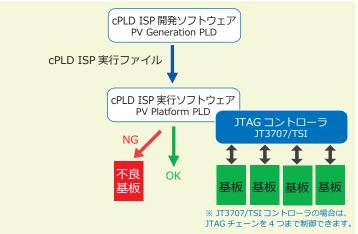


cPLD ISP 開発パッケージ

cPLD ISP パッケージは、ISP のアプリケーションを自動生成させるための「cPLD ISP 開発ソフトウェア PV Generation PLD 」と、ISP の実行に必要な「cPLD ISP 実行ソフトウェア PV Platform PLD」を組み合わせたパッケージです。

実行パッケージの場合は、「cPLD ISP 開発ソフトウェア PV Generation cPLD ISP パターン生成」を除いたものになります。

cPLD ISP 開発パッケージ







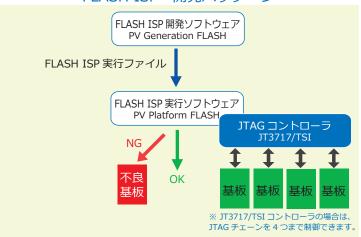
Flash ISP 開発パッケージ

Flash ISP パッケージは、ISP のアプリケーションを自動生成させるための「FLASH ISP 開発ソフトウェア PV Generation FLASH」、ISP の実行に必要な「FLASH ISP 実行ソフトウェア PV Platform FLASH」を組み合わせたパッケージです。

実行パッケージの場合は、「FLASH ISP 開発ソフトウェア PV Generation FLASH」を除いたものになります。

新規フラッシュメモリへの対応は、保守契約中であれば、 何種類のメモリでも無制限に提供することができます。

FLASH ISP 開発パッケージ



生産ライン用 複合検査パッケージ

JTAG Technologies 社では、各種ベンダのテスタと JTAG バウンダリスキャンテストを結合した専用の複合ツールの パッケージを用意しています。

例として、SPEA 社のピンプローブタイプ 3030 テスタや、フライングプローブタイプ 4040 テスタと複合したパッケージを用意しています。

結果と診断法は SPEA GUI(Leonardo や ATOS) 内に表示されます。

SPEA 製 3030 テスタ複合パッケージ

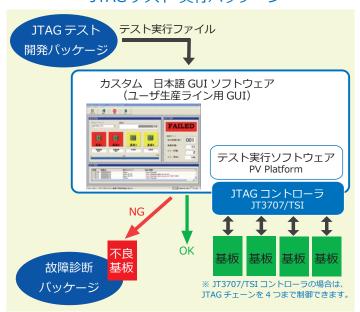


生産ライン用 実行パッケージ

生産ラインでは、操作性とコストパフォーマンス性が最も重要な要素になります。

JTAG ProVision は、現在ご使用しているお客様の検査用 GUI に、容易に組み込むことが可能です。このため、現在の検査環境と統合させた生産ライン環境を実現できます。

JTAG テスト 実行パッケージ



オーダー情報

■ JTAG テスト 開発パッケージ (ノードロック)

 - ProV_GT/T/N
 テスト生成ソフトウェア

 - ProV_PL/T/N
 テスト実行ソフトウェア

 - BSD /N
 故障診断ソフトウェア

 - JT3707/TSI
 JTAG コントローラ

■ JTAG テスト 実行パッケージ (ノードロック)

 - ProV_PL/T/N
 デスト実行ソフトウェア

 - JT3707/TSI
 JTAG コントローラ

.

- JT3707/TSI JTAG コントローラ

■ cPLD ISP 開発パッケージ (ノードロック)

- ProV_GT/P/N cPLD ISP 開発ソフトウェア - ProV_PL/P/N cPLD ISP 実行ソフトウェア - JT3707/TSI JTAG コントローラ

-113/0//1SI JIAG J / PLI-5

■ Flash ISP 開発パッケージ (ノードロック) - ProV_GT/F/N FLASH メモリ ISP 開発ソフトウェア - ProV_PL/F/N FLASH メモリ ISP 実行ソフトウェア - JT3717/TSI JTAG コントローラ (メモリ 8Mbyte)



JTAG Technologies 社 日本国内総代理店



本社

〒140-0004 〒553-0006

東京都品川区南品川2-15-8 大阪市福島区吉野3-5-18

お問合わせ先: JTAGソリューションセンター

T E L : 03-3450-7201 E-mail : jtag@andor.jp

http://www.andor.jp

