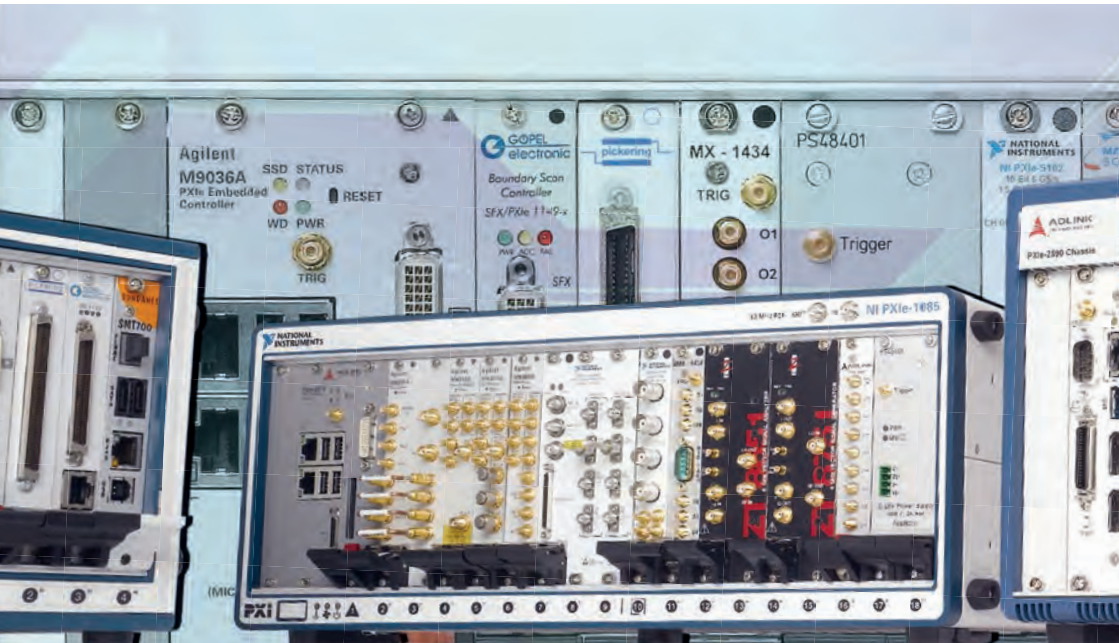


PXI 活用ガイド

*PXI*mate



第1版

PXIimate

本書は、PXI 規格およびその派生バージョンに関する概説書です。

PXI システムの未経験者には概要説明書として、経験者には便利な参照資料としてご利用いただけます。

ピカリングインターフェース社(Pickering Interfaces 社)は PXI 規格をサポートし、その進化に取り組んでいきますが、その過程で本書の内容にも変更を加えていきます。今後の内容改訂に活かすために、ご意見や疑問点などがございましたら、是非ともお寄せいただければ幸いです。

本書は技術面で PCI および PXI の仕様を順守していますが、各種 PXI 市場セグメントの現状に対する見解はピカリングインターフェース社独自のものであり、PXISA 全体を代表するものではありません。

PXI 改訂履歴:

1997 年 8 月	PXI 規格の改訂版 1.0 を公開
2000 年 7 月	PXI 規格の改訂版 2.0 を公開
2003 年 2 月	仕様を独立させ、ソフトウェアおよびハードウェア改訂版 2.1 として公開
2003 年 9 月	VISA for PXI 仕様を公開
2005 年 8 月	PXI Express (PXIe) ハードウェアおよびソフトウェア仕様を公開
2009 年 9 月	PXI Multicomputing (PXI mc) 仕様を公開し、2010 年 9 月にインストーラをリリース
2012 年 10 月	PXI および PXIe トリガ管理仕様を公開

本書のいかなる部分も、ピカリングインターフェース社の書面による承諾なしに、形式や手段を問わず複製、送信、複写、翻訳、あるいは保管することはできません。

本書に記載されている技術面での詳細は、将来予告なしに変更されることがあります。

pickeringtest.com

以下は、それぞれの企業および組織の登録商標です。

LabVIEW, LabWindows/CVI: National Instruments Corporation

PXI: PXI Systems Alliance

PICMG-PCI: Industrial Computer Manufacturers Group, Inc.

目次

セクション 1 – PXI の基本情報の紹介

PXI 規格の概要、およびその物理的、電気的な特性に関する説明

セクション 2 - PXI EXPRESS

PXI MultiComputing (PXImc) を含む PXIe で導入された変更点と選択肢の概要

セクション 3 - ハイブリッドシャーシ

下位互換性のソリューション

セクション 4 - バックプレーンからモジュールまで

ハードウェアのインターフェースとタイミング

セクション 5 - ソフトウェア

構造と使用方法

セクション 6 – PXI の LXI、USB

PXI デバイスのイーサネットコントロール

セクション 7 – ピカリング社 PXI 製品の概要

ピカリング社の製品およびサポート

セクション 8 – 便利な情報

PXISA Web サイトに関する便利な情報と PXI に関する用語集

セクション 1

PXI の基本情報の紹介

背景と歴史	1.3
PXI シャーシの基本	1.4
PXI スロット番号	1.7
6U シャーシと 3U モジュールのスタッキング	1.8
PXI バックプレーン	1.9
PXI バスおよび列挙法	1.9
シャーシ電力	1.10
システムリファレンスクロック	1.10
ローカルバス	1.11
トリガバス	1.11
スタートリガ	1.12
PXI モジュール	1.13
PXI スロット 1、システムスロット	1.15

背景と歴史

PXI は、PCI および PCIe (PCI Express) バスシステムに基づく高速データインターフェースを利用するためのモジュール式計測システムです。オープン規格を採用しているため、あらゆるベンダーが製品開発の際に使用でき、モジュールのベンダーが異なっても、さまざまなベンダーのシャーシで動作する仕様となっています。

PXI 規格は、PXI に準拠した製品によって提供される機械的、電氣的、およびソフトウェアのインターフェースを規定します。そのため、インテグレーションおよびソフトウェアにかかるコストを最低限に抑え、トラブルのないマルチベンダーソリューションを実現することができます。

PXI システムの使用時は、ユーザーのコントローラの PCI および PCIe スロットが拡張したように見えます。コントローラは PXI シャーシに組み込まれていても、別のコンピューターでも構いません。

2005 年、PXI 規格は、PCI バスの 2 つの物理実装、すなわち PCI (後に「クラシック PCI」と呼ばれるようになる) と PCIe をカバーするために拡張されました。この 2 種類のバスは、ソフトウェア面では幅広く互換性を備えていますが、機械的または電氣的な面では互換性がありません。PXI は PCI のマルチドロップパラレルバス構造を使用し PXIe (PXI Express) は PCIe のポイントツーポイントシリアルインターフェース (the point to point serial interface) を使用するため PCI は PXI として、PCIe は PXIe として参照されます。シャーシは、どちらのスタイルのモジュールにも対応するように、同じ物理スロットで両方の制御方法をサポートするように設計することができます。よく使われる PXI(e) という略号は、あるステートメントが PXI、PXIe 両方に該当することを示すものです。

物理的な形状は cPCI (Compact PCI) 規格に基づいています。ただし、トリガ機能をサポートする他、PXI にはローカルバスに対応するための接続部が追加されています。

計測機能を提供する PXI モジュールは、シャーシに組み込まれます。シャーシは、PC から的高速リンクを提供する独自のコントローラや、PCI(e) から PXI(e) へのブリッジを備えている場合もあります。

ほとんどの PXI 計測モジュールは単純なレジスターベースの製品であり、モジュールを使い勝手の良い計測器として構成するためにソフトウェアドライバを使用します。これは、進化を続けるコンピューターの能力を利用してハードウェアアクセスを改善し、モジュール内の組込みソフトウェアを簡略化するためです。制御モデルは中央制御式のコントローラを使用し、システムコントローラのオペレーティングシステムと互換性のあるソフトウェアドライバによって「インテリジェンス」を提供します。

CompactPCI モジュールと PXI モジュールは交換可能です。つまり、CompactPCI シャーシでも PXI シャーシでも使用できます。ただし、PXI モジュールを cPCI シャーシにインストールした場合は、専用ハードウェアトリガとローカルバスをサポートする PXI モジュールの機能を利用することができなくなります。しかしながら、実際のところ、多くの PXI モジュールはハードウェアトリガをサポートしておらず、ローカルバスも使用していません。

PXI 規格と PXIe バージョンが導入されてから、さらに 2 つの選択肢が追加されました。PXI mc (PXI Multi Computing : PXI マルチコンピューティング) と PXI(e) シャーシ用

1 - PXI 基本情報の紹介

のトリガバス管理システムです。いずれも現時点ではそれほど普及していませんが、トリガバス管理はきわめて新しく、複数のベンダーが強い関心を示しています。

PXI シャーシの基本

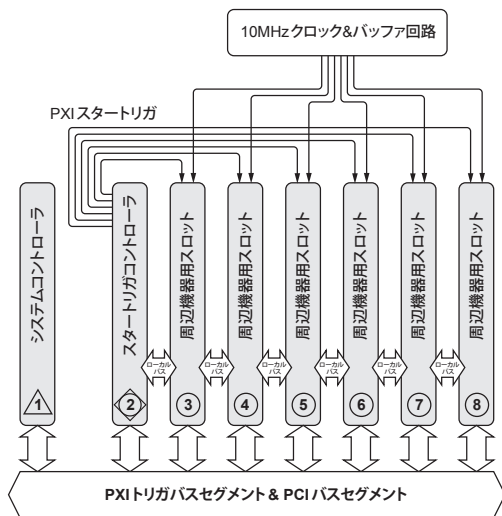


図1.1 - 8スロット PCI バス構成

PXI シャーシには、機械的に PXI モジュールが取り付けられており、強制空冷により各モジュールを冷却するほか、DC 電源、PCI バス、および PXI 固有の機能を提供します。PXI シャーシには通常、3U の PXI モジュールまたは 3U の 2 倍の高さを持つ 6U モジュールを設置できます。一般的には、3U モジュールを 6U シャーシに取り付ける場合、アダプターを使用します。PXI規格は、3U モジュールでも 6U モジュールでも使用できるシャーシの設計をサポートしています。ただし現状では、3U モジュールサイズが多数派です。

PXI シャーシに CompactPCI モジュールを追加することもできますが、CompactPCI 固有の機能を使用することはできません。

PXI仕様では、32ビットと64ビットのPCIバックプレーン接続(33MHzと66MHzのバス速度)を利用できます。これにより、理論的には132Mbytes/秒から528Mbytes/秒のバス速度が実現します。この速度は、GPIBや一般的なVXIインターフェースをはるかに上回っています。

PXI仕様では、33MHz PCI セグメントの場合は最大で8スロット、66MHz PCI セグメントの場合は5スロットを使用できます。これは、シャーシで使用できるスロットの数に制限が設けられるということではありません。大型のシャーシにはセグメントを相互接続するためにPCI-PCIブリッジが用意されています。各PCIブリッジは、接続先のセグメントごとに1つの電気的なスロットを必要とします。

33MHz動作しかサポートしていないモジュールはたくさんあり、PXIシャーシもその1つです。66MHzバックプレーンがより煩雑になる(バスセグメント制限を超えないようにする

ために、より多くのブリッジが必要になる)ということは、コストを掛けて速度を上げて、ユーザーにはそれほど利点にはならないということです。なぜなら、テストシステムではバックプレーンの速度がパフォーマンスの足かせになることはめったにないためです。ほぼすべての PXI モジュールが 32 ビットバスのみをサポートし、64 ビットバスには対応していないため、PXI 規格では、シャーシのバスサポートを 32 ビットに限定してもかまわないと記載されています。

33MHz システムの場合、PCI ブリッジは 1 つのシャーシで合計 14 スロット (スロット 1 と 13 の周辺機器用スロット) をサポートしています。また、2 つの PCI ポート (各バスセグメントに 1 つずつ) が PCI ブリッジに使用されます。

66MHz ベースのシャーシが普及しない理由は、1 つの PCI セグメントで使用可能なスロット数が少なくなるためです。14 スロットのシャーシの場合、必要な PCI ブリッジは 1 つではなく 3 つになるため、コストがかさみます。また、66MHz 動作をサポートしていないモジュールが 1 つでもあれば、バックプレーンは自動的に 33MHz に制限されます。66MHz (64 ビット) 動作対応の PXI モジュールはほとんど出回っていません。

大半のシャーシには 64 ビットバスが装備されていますが、PXI 規格によれば、データシートに記載さえすれば 32 ビットの実装でも構わないとしています。これは通常、電力消費を抑えられるポータブルアプリケーションを目的としています。

そのため、PXI システムのほとんどの実装は、モジュールでもシャーシでも帯域幅を制限してコストを下げる 33MHz の 32 ビットとなるため、PXI でよく言われる程の速度には達しません。

PCI ブリッジの存在は通常、PXI シャーシの利用者に対して透過的になっています。ただし、2 つのモジュールがトリガバスを介してトリガ信号をやりとりする必要がある場合、トリガバスは PCI ブリッジを通らないため、操作はより煩雑になります。最初の PCI ブリッジを通過するためにスタートリガが接続されていますが、接続数は限られます。

PCI ブリッジは、セグメント間で情報をやりとりする際に 1 クロックの遅延を生成します。

1 台の計測装置が、トリガバスで接続された 2 つのモジュールを使用する必要がある場合、その装置の動作は煩雑になる可能性があります。また、そのモジュールが PCI ブリッジの一方の側に設置されている場合は、動作が中断する可能性もあります。したがって、2 つのモジュールをブリッジで分けない方が得策と言えます。トリガバスリンクの制御用ソフトウェアに対しては、標準化用の文書が新たにリリースされていますが、トリガバスリンクもその機能も強制ではありません。

1 - PXI 基本情報の紹介

PCI ブリッジの場所は、シャーシとバックプレーンのスロット番号の間に縦線で印字されています。



図1.2 - シャーシの PCI ブリッジ記号
(図のシャーシはピカリング社製 40-923A-001)

PXI 仕様で必須とされている箇所を順守する必要がありますが、仕様は PXI シャーシに設置できるものを厳密に定めたものではありません。そのため、PXI シャーシは機能によってさまざまな形態を取り、ユーザーは用途に応じたシャーシを選択する必要があります。その際に考慮すべき事項を次に示します。

- 必要なモジュールの数。容量が大きすぎると、シャーシは大型になり、コストもかかります。小さすぎると、複数のシャーシを用意しなければなりません。
- システムで必要なモジュールのサイズ (3U および 6U)。6U モジュールと 3U モジュールをあわせて使用しなければならない場合、両モジュールの高さに対応する混合サイズのシャーシが必要となる可能性もあります。3U PXI モジュールを 6U スロットに取り付けても問題なく動作しますが、メカニカルアダプターが必要になる可能性もあります。シャーシによっては、3U モジュールのデュアルスタッキング (1 つの 6U スロットに 2 つの 3U モジュール設置) が可能なものもあります。
- 電源供給やファンが正常に稼働を続けていることを確認するための診断機能をサポートすること。
- 電源容量。電力が少なすぎると、電力消費の高いモジュールを設置できなくなる可能性があります。一部のテストシステムには、特定の電圧源に対して、より多くの電力が必要になるものもあります。たとえば、一部のアナログまたは RF 機能は、 $\pm 12\text{V}$ 供給に対し、論理回路のみをテストするシステムよりも高い電流を必要とします。PXI 仕様の第 2.1 版に従って設計したシャーシは、旧版規格に基づいて設計したシャーシよりも多くの電力を供給できます。高電力仕様よりもシャーシの電力を抑えて使用できる低電力版の仕様もあります。
- ファンの風量は、PXI モジュール内の冷却速度および各モジュールの最大消費

電力に影響します。ファン速度コントローラは、常温下の騒音を抑制し、テストシステムの温度変化を軽減する上で役に立ちますが、実際にはそれほど大きな改善が見られるわけではありません。シャーシをオフィス環境で使用する場合、モジュールに大きな熱負荷が生じなければ、冷却能力と騒音が低めのシャーシを使用する利点はあるでしょう。ファンの風量はファンの能力を示すものであり、シャーシ内を通る空気の色を示すとは限りません。それぞれのモジュールが異なる気流抵抗を備えているため、シャーシ内の通気量は設置したモジュールによって異なります。

- 内蔵ディスプレイは、テストの進捗状況監視に役立ちますが、シャーシ内の空間を占拠します。設計開発段階では便利な機能と言えますが、テストシステムが自動テスト環境にデプロイ(展開)されれば、設置しておく意味はそれほどなくなります。シャーシにディスプレイを取り付けるアプリケーションは限られています。
- プログラムを直接ロードしたりデータを保存したりする CD や DVD などのドライブの追加。これも、PXI(e) システムでは一般的ではありません。
- ハードウェアトリガが必須の場合、バスセグメント間のトリガバス接続サポート。

ここまで PXI シャーシの概要を説明してきましたが、以降のセクションではもう少し詳しい解説に入ります。

PXI スロット番号

各 PXI スロットには、関連するスロット番号が(ほとんどの場合)スロットの下に印字されています。通常、数値は左から右です。

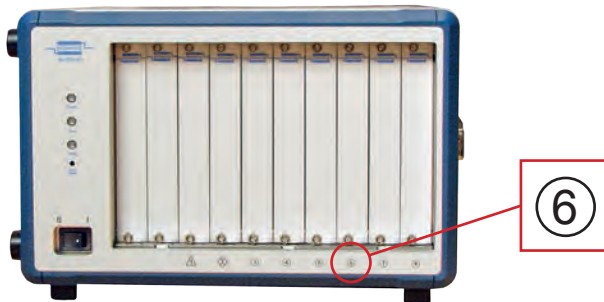


図1.3 - 各スロットの下にスロット番号が付いている小型 PXI シャーシ

(図はピカリング社製 40-922-001)

1 - PXI 基本情報の紹介

6Uシャーシと 3U モジュールのスタッキング

一部の 6U シャーシでは、6U スロットごとに 2 つの 3U モジュールを「スタック」して（積み重ねて）設置することができます。スタッキング配置は通常、下記のように一部のスロットに限られています。

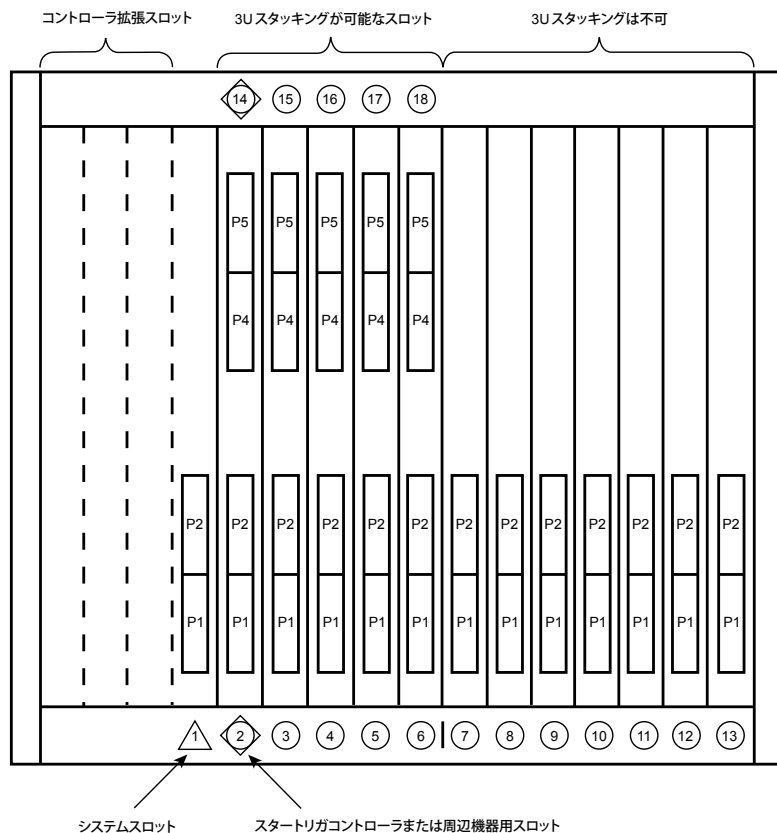


図1.4 - 3U スタッキングが可能な 6U シャーシのスロット番号付け

スタッキングが可能な 6U シャーシには、3UPXI モジュールをサポートしている P1 および P2 モジュールが下部に取り付けられます。その上で、デュアルスタックコネクタ P4 と P5 が 2 番目の 3U PXI モジュールをスロットの上部でサポートします。上部 PXI モジュールのスロット番号は、上部 3U モジュールの上に表示されます。スタッキング機能のないものには、スロット番号が上に付いていません。

PXI バックプレーン

PXI バックプレーンは通常、PXI モジュールがセットされている複数の層で構成された単独の PCB です。多くの場合、層の数が多く、配電用に電力プレーンを使用しているため、PCB はきわめて厚くなります。あらゆる制御信号と電力信号をモジュールに提供します。

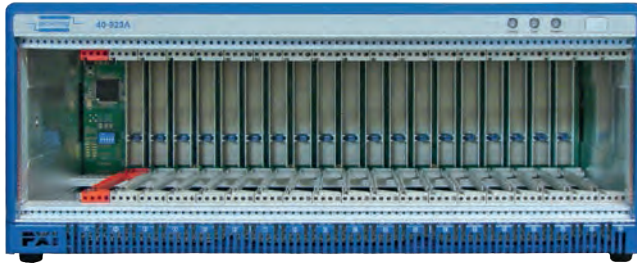


図1.5 - バックプレーンが見える 19 スロットシャーシ
(図のシャーシはピカリング社製 40-923A-001)

PXI バスおよび列挙法

ほとんどの PXI システムには、モジュールを接続する 33MHz32 ビット幅のバスに加え、PCI ブリッジで分けられた一連のバスセグメントがあります。PCI ブリッジはユーザーのソフトウェアに対して「透過的」です。

PCI バスは、「バス列挙法」と呼ばれるプロセスを使用し、プログラムで定義された ID を基に物理 PXI スロットを割り当てます。PCI には、「PCI バスセグメント」とそのセグメント内の「デバイス番号」という 2 種類の識別標識が存在します。PCI がマルチドロップシステムを使用していることから、各バスセグメント (PCI ブリッジ間のバス) にはバス番号が付いており、そのバス番号内で最大 16 台のデバイスをサポートできます。これをデバイス番号と呼びます。デバイスの物理的な場所は、シャーシ内に「物理的に接続されています」。シャーシの特定のスロットに取り付けられた周辺モジュールには、関連するバス番号とデバイス番号が付けられています。このとき、多少混乱しやすい点があります。それは、バス列挙法のアルゴリズムによってバス番号が決定されるため、2 つのコントローラが特定のバスセグメントに同じバス番号を割り当てない可能性があることです。たとえば、一方のコントローラに PCI グラフィックスカードがあり、もう一方に PCI グラフィックスカードがない場合、バス番号付けが双方で異なる場合があります。また、一方のコントローラに新しい PCI 部品を追加した場合も、番号付けが変わる可能性があります。コントローラ内部の PCI バスは通常、最初にカウントされます。その上で、コントローラを基にバス列挙法が実行されます。この混乱要素は、VISA およびその他のソフトウェアツールによって解消され、ユーザーにはほぼ認識されません。

PCI にはサポート可能なバスの絶対数 (256) があり、これは PXI にも適用されます。PXI システムでは通常、各バスには最大で 7 台のデバイスが取り付けられるため、これは重大な制約ではありません。

1 - PXI 基本情報の紹介

PXI バックプレーンは、PXI モジュールに電力を提供し、PCI インターフェースを備えています。バックプレーンは、PCI インターフェースの整合性を維持するために PCI ブリッジを組み込む必要があります。また、バックプレーンは他の PXI 機能、たとえばトリガリング、ローカルバス、スタートリガなども提供します（本書の別のセクションで、各機能について説明します）。

シャーシ電力

PXI 規格は、各モジュールに提供可能な最低限の電力を指定しています。以下の最低限の仕様は、PXI 仕様第 2.1 版を順守しているシャーシを対象としたものです。

	システムスロット	周辺機器用スロット	システムスロット	周辺機器用スロット	すべて	すべて
電源電圧	+5 V	+5 V	+3.3 V	+3.3 V	+12 V	-12 V
必要電流	6 A	2 A	6 A	2 A	0.5 A	0.25 A

図1.6 - シャーシ電源の最低要件

シャーシ電源は、利用可能な全スロットに装置が装着され、使用されている状態で、各電源レールに定格電流を提供できなくてはなりません。表の値は、シャーシが提供する必要がある最低限の平均電流です。1つのモジュールが引き込み可能な電流を制限するものではありません。これについては、追加の要件があります。

シャーシ電源およびバックプレーンは、+12 V および -12 V 電源でそれぞれの周辺機器用スロットに 1 アンペアを提供できなくてはなりません。また、それぞれの周辺機器用スロットは、+5 V 電源で 6 アンペアを引き出すことができる必要があります。2.1 より前のバージョンに従って組み立てられたシャーシは、上記の要件を順守しているとは限りません。

消費電力が高い多くのモジュールがシャーシに取り付けられている場合、定格電力を超える可能性があります。ただし、多くのモジュールの消費電流は平均定格を大幅に下回っているため、ほとんどのテストシステムでは問題になりません。

各バックプレーンコネクタのそれぞれのピンは、最大で 1 アンペアの電流を通します。各コネクタは、複数のピンを使用して必要な電流を通します。上記の表によれば、+5 V 電源と +3.3 V 電源は接続に 6 本のピンを必要とします。多くのシャーシは、それより多くの電流を各電圧で提供できます。この情報は通常、シャーシのマニュアルに記載されています。

システムリファレンスクロック

PXI バックプレーンのシステムリファレンスクロックは、10 MHz で動作し、100 ppm (parts per million) 以上の精度を持っています。クロックの仕様は 50%±5% のデューティサイクルで、各モジュールは、モジュール間の相互作用を避けるために独自に稼働しています。基準値は、各スロットが 1 ns 以内に同時に信号を受信するように配信されます。

アプリケーションによっては、システムリファレンスクロックの精度や安定性が不十分な場合もあります。特に、RF アプリケーションでは、RF キャリアーの周波数確度をシステムリファレンスクロックが定義しており、そのような事態が起こりがちです。スタートリガスロットには、代替リファレンスクロックを提供できるように割り当てられた専用のピンがあります。PXI 仕様では、スタートリガスロット（スロット 2）で提供される代替周波数源にクロック

を切り替える機能をバックプレーンが備えることを推奨しています。

ローカルバス

ローカルバスは、隣接する PXI スロットを相互接続する 13 列のデジチェーンです。スロットの右側にある各ローカルバスの列は、左側の隣接ローカルバススロットに接続されます。バスを使用すると、アナログ信号 (最大 ± 42 V) またはデジタル信号を隣接モジュール間で直接交換できるようになります。ソフトウェアは、モジュールで機能を使用できるようになる前に、隣接スロットの互換性を確認する必要があります。ローカルバスを利用するモジュールが適切な位置に設置されていない場合、モジュールがブリッジを提供しなければならないという要件はないため、ローカルバスの機能性は失われる可能性があります。その場合、各モジュールがローカルバスを異なる方法で使用することになります (あるいはこちらの方がよく起こることですが、ローカルバスをまったく使用しないという結果になります)。

システムコントローラの横にあるスロット (スタートリガのあるスロット 2) は特殊なケースです。左側の (コントローラに面している) ローカルバスの列は、スタートリガ機能専用であり、システムコントローラには接続していません。

ローカルバスの帯域幅および他の特徴は、設計者がこれらの接続を使用する方法を制限しますが、規格では定められていません。

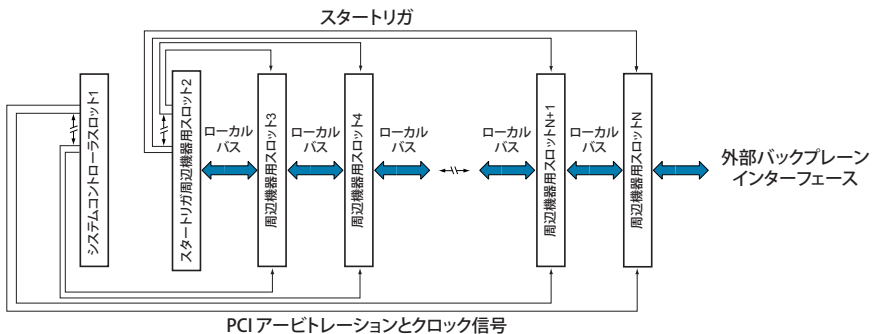


図1.7 - PXI ローカルバスのルーティング

トリガバス

8 つの PXI トリガは、PXI モジュールの動作を同期化する手段を提供します。どのモジュールでもシステムの別のモジュールにトリガを送信し、別のモジュールのイベントに応答できるようにバスを構成できます。PXI 規格では、バッファやサポートツールを要件として定めていません。

電氣的にセグメントを分離するバッファリングシステムをシャーシに追加していない場合、トリガバスが PCI ブリッジを超えることは許可されていません。トリガバスの長さも 252 mm に制限されています。規格ではバッファやサポートツールを要求していないため、シャーシに導入されていない場合があります。あるいは、ユーザーが単純に手動構成の

1 - PXI 基本情報の紹介

ジャンパーを使用している可能性もあります。このため、トリガバスを使用してイベントをトリガするモジュールを同じトリガバスセグメントに設置することを推奨します。シャーシに印字されている PCI セグメントディバイダーの記号は、PCI ブリッジの場所を明示しています。

8 つの PXI トリガを使用すると、遅延を抑えてイベントをトリガできます。また、トリガをハードウェアに直接送ることもできます。ただし、ほとんどの PXI 実装では、トリガ操作はドライバを必要とするため（また、IVI ではすべてがドライバを必要とするため）、操作の実際の速度はソフトウェアの遅延によって決まります。

スタートリガ

スタートリガは、最初の周辺機器用スロット（スロット 2）とそれ以外の周辺機器用スロットの間に高速トリガラインを提供するための高性能トリガです。これらの周辺機器用スロットのモジュールは、定義通りに機能するようにスタートリガラインをサポートする必要があります。スタートリガは、通常はローカルバスの一部となる左側のラインを利用します。スタートリガスロットはシャーシの必須要素ではありませんが、実際にはほとんどのシャーシがスタートリガスロットを備えています。スタートリガが不要な場合は、通常の周辺機器用スロットとしても使用できます。

スタートリガの位置は、バックプレーンとモジュールにスタートリガのスロット記号で印字されています。



図1.8 - スタートリガのスロット記号

スターコントローラがシャーシに設置されている場合、スタートリガを使用すると、モジュール間の遅延をきわめて低く抑え、別の周辺機器のイベントを同時にトリガできます。トリガシステムは双方向なので、スタートリガモジュールでは、ある周辺モジュールのイベントから別のモジュールのイベントをトリガできます。

スターコントローラでは、13 の出力ラインを利用できます。各ラインは、所定の異なる周辺モジュールに接続します。14 スロットのシャーシでは、スロット 1 と 2 を除いた 12 の周辺機器用スロットに加え、通常は 1 つの PCI ブリッジがあります（33 MHz PCI バスの場合）。13 のスタートリガが 12 の周辺機器用スロットに接続されます。大型シャーシの場合、上のスロット番号（物理スロット 15 以降）はスタートリガをサポートしないため、これらのスロットは、この機能を必要としないモジュールに使用しています。

複数台のシャーシを必要とするシステムの場合、スタートリガモジュールを各シャーシに取り付け、ケーブルを使用するか、GPS タイミングで同期化して相互接続すると、PXI 計測システムは分散システムにおいて、より高度な測定を実行できます。

8 つの PXI トリガの場合と同様に、スタートリガ操作をドライバで実行できます。この場合、同期化はソフトウェアの遅延に左右される可能性があります。

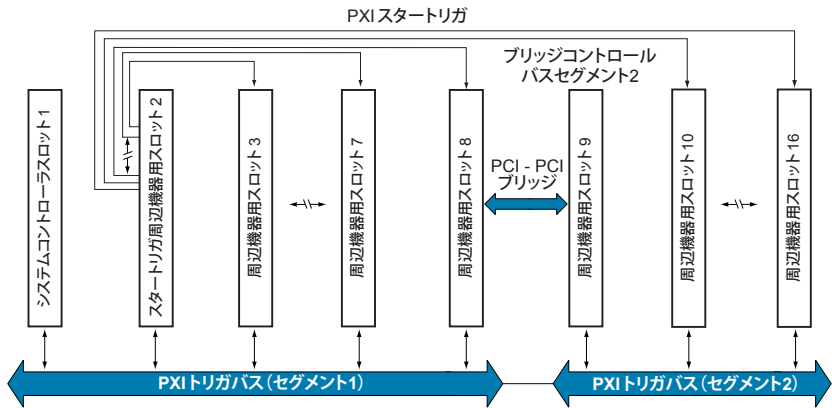


図1.9 - 2つのバスセグメントのPXIアーキテクチャ

PXI モジュール

PXI 規格は、3U モジュールと 6U モジュールの機械的な外観とコネクタを規定しています。

3Uモジュールには、下部にイジェクタハンドルが 1 つ付いています。取り付けネジが上部と下部にあり、下部のネジは一部、イジェクタハンドルの陰に隠れています。複数のスロットを占有するモジュールには、取り付けネジが 2 つ以上付いているものもあります。2 つのコネクタ (J1 と J2) に取り付けることができますが、モジュールは、J2 コネクタを使用する必要がある機能 (64 ビット PCI および PXI 機能) を持っていない可能性があります。そのため、コストを節約するために J2 コネクタをモジュールから省くことができます。

6U モジュールには、2 つのイジェクタハンドルと 2 つのコネクタ (J1 と J2) が付いています。取り付けられている他のコネクタ (J3、J4、J5) は規格の対象外のため、機械的および電気的な互換性の面で問題が発生する可能性もあります。取り付けネジはモジュールの上部と下部に使用され、その一部はイジェクタハンドルの陰に隠れています。複数のスロットを占有するモジュールには、取り付けネジが 2 つ以上付いているものもあります。

すべてのネジをしっかりと締めてモジュールを操作することを推奨します。これは、良好な接地を必要とするモジュールで特に重要です。接地ループ電流を防ぐために、フロントパネルの接地を PXI 電源の接地から分離する必要があります。モジュールのパフォーマンスは、ネジを締めた状態で規定する必要があります。

近年、PXI は新しいアプリケーション領域に参入しました。その領域では、フロントパネルの空間が足りない場合、一部のモジュールではイジェクタにハンドルを付けない傾向が見られます。

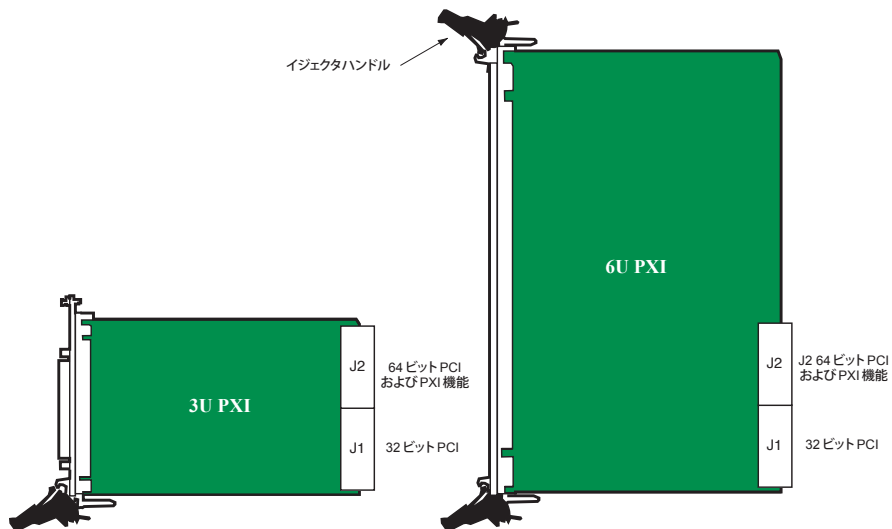


図1.10 - PXI 周辺モジュールのフォームファクターとコネクタ

メーカーは、特定の装置機能を備えた PXI モジュールを提供するとともに、PXI インターフェース、一部のコントロールライン、およびその他の便利な機能を利用できるプロトタイプ用 PXI モジュールを提供しています。これらのモジュールを利用すると、コストを掛けて PXI シャーシで動作する PXI フレームワークを作成しなくても、ユーザー固有のモジュールを作成できます。ハードウェアの作成後、独自の PXI 構成要素としてこのモジュールを実行するドライバを開発できます。

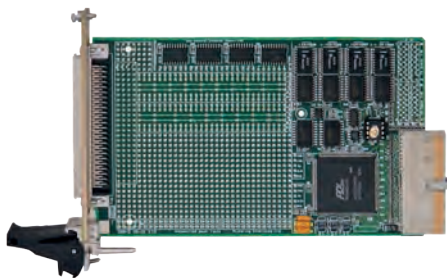


図1.11 - 標準的なプロトタイプ用モジュール
(図はピカリング社製ブレッドボードモジュール 40-220)

PXI スロット 1、システムスロット

シャーシの左側はシステムコントローラ用に空けてあります。スロットには、バックプレーンへのコネクタが一式あり、1つの概念上のスロットを使用しています。ただし、実際にはコントローラが複数のスロットを必要とする場合もあるため、この規格ではシャーシがスロット 1 の位置を左側 (残りの周辺モジュールから離れた位置) に拡張できます。通常のシャーシでは、3つのコントローラ拡張スロットを備えることができます。このスロットでは、最大で4つのモジュールと同じ幅をコントローラが占有できますが、1組のバックプレーンコネクタのみを使用します。コントローラ拡張スロットはバックプレーンコネクタを備えていません。

PXI シャーシは、スロット 1 の位置の内蔵コントローラか、外部コントローラ (PC など) に接続できるインターフェースモジュールを使用できます。インターフェースモジュールは通常、PXI シャーシのコントローラとモジュールを接続する銅線または光ケーブルで送信される独自のシリアルインターフェースに基づいています。このインターフェースは、PCI-PCIブリッジ (PCI to PCI Bridge) として機能するため、システムソフトウェアに対して透過的です。シリアル出力を提供するために、コントローラには PCI インターフェースカードが必要です。また、シャーシの PXI インターフェースはデータをデコードし、PCI バスに転送します。たとえば、National Instruments 社製 MXI-3 は、独自の 1.5 Gb/s シリアルリンクを相互接続システムとして使用し、ADLINK 社は、同じ機能を実行するために合わせて 2.5 Gb/s のシリアルリンクを提供する 4 つのオープン規格 Star Fabric シリアルインターフェースを使用します。また、外部 PCIe システムを使用することも可能です。

同じインターフェースモジュールを使用すると、システムのシャーシの数を拡張できます。1 台目のシャーシのいずれかのスロットに追加の PXI インターフェースモジュールが取り付けられ、シリアルインターフェースを通じて、2 台目のシャーシのスロット 1 の同一 PXI インターフェースモジュールに接続されます。

セクション 2

PXI Express

<i>PXI Express</i>	2.3
<i>PXIe</i> バスの列挙.....	2.4
<i>PXIe</i> シャーシ.....	2.4
バックプレーン.....	2.5
シャーシ電力.....	2.6
システムスロット.....	2.7
システムタイミングスロット.....	2.7
<i>PXIe</i> モジュール.....	2.7
推奨シャーシ.....	2.8
<i>PXI Multicomputing (PXImc)</i>	2.8
<i>PCIe</i> の外部ケーブル.....	2.10

PXI EXPRESS

PC の速度に対する需要が高まり、PCI バスの速度がますます問題になってくるにつれ、パラレルバス構造に基づくマルチドロップシステムというコンセプトでは、エスカレートする PC パフォーマンスの要求水準に対応することは難しくなりました。

この状況を打破したのは高速シリアルインターフェース、PCIe です。PCIe は、PCIe レーンと呼ばれる 1 対のシリアル伝送路でデータを伝送します。1 レーンの速度は PCI 64 ビット 33MHz インターフェースを超えるものではありませんが、複数のレーンを集めることで、データ転送レートを上げることができます。当初は、4 レーン構成が一般的でした。このシリアル接続はポイントツーポイントでもあるため、特定の接続は、終端に接続された（そしてそのデバイスの接続の下流にある）ノードに向けたトラフィックのみを伝送します。終端処理されていない伝送路のスタブのせいで、高速波形が歪むことはありません。そのため、テクノロジーの進化とともに、各レーンの速度を上げることができました。このシリアルインターフェースシステムは、パラレルバスシステムよりも本来的にスケーラブルな性質を持っています。

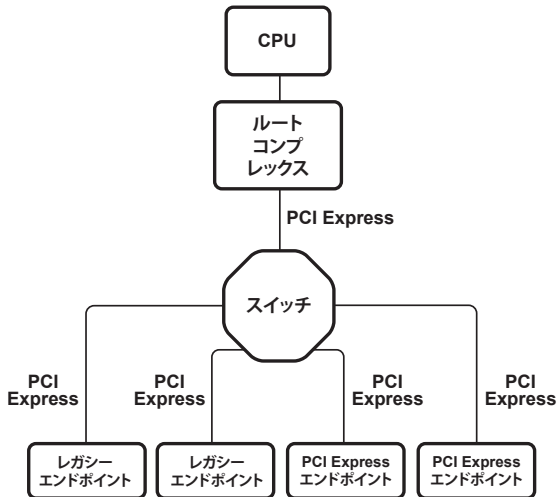


図2.1 - PCI Express

第 1 世代 PCIe はデコード前ビットレート 2.5Gb/s（デコード後は 2Gb/s）で導入されました。世代を重ねるごとにデータレートは向上し、実装によってレーン数が増え、データ帯域幅が向上しました。レートが低い（世代が若い、またはレーン数が少ない）デバイスを高速接続の下流に接続した場合、データレートを透過的に低下させるメカニズムを採用しています。

データ転送レートは、シャーシ、シャーシスロット、モジュールによって決まります。どのソリューションでも同じですが、データレートが上がれば、実装コストもかさんでいきます。これを除けば、PCIe インターフェースで進行しているデータ管理プロセスをユーザーが意識することはほぼありません。

2 - PXI EXPRESS

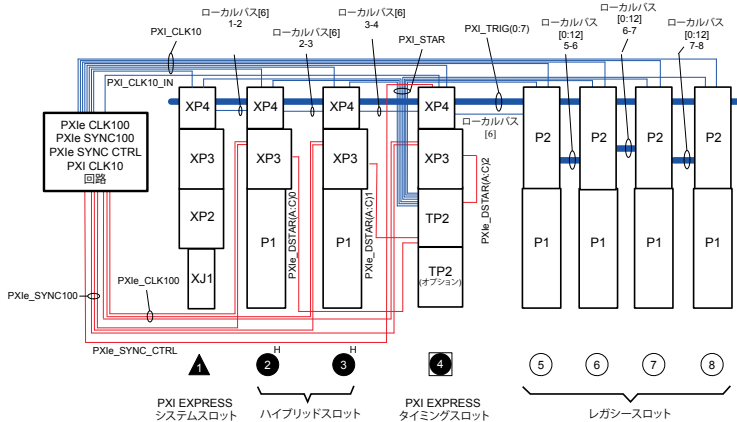
PCIe はツリー形式の構造を採用しています。1 つの PCIe 接続の下に複数の接続が展開し、そこから複数の接続をさらに分岐させることができます。階層の根幹部分の接続(ルート・コンプレックス)の場合、データ容量を最大限に増やすには、高い帯域幅が必要です。なぜなら、下流側にあるすべてのエンドポイントをサポートする必要があるためです。

PCI と同様に、すべてのトラフィックフローはルート・コンプレックスを介在します。実際の速度は、データとドライバを処理するコントローラの能力と PCIe インターフェースによって決まります。PCIe は、PXI 規格にも PXIe として追加されました。PXI や PCI と同じく、PXIe 規格を策定する上で、テスト測定機能を追加するために拡張が必要となりました。

PXIe バスの列挙

PXIe シャーシのバスの列挙は、PXI シャーシとは多少異なります。PXI では、どのバスセグメントも複数の周辺モジュールをサポートできるため、ロケーションはバスセグメントとバスデバイスで定義されます。PXIe では、エンドポイントが単純に 1 つのデバイスとなるため、接続されているあらゆるデバイスに対してバスセグメントが 1 つ、バス接続用に追加のバスセグメントが存在します。このため、PXIe システムは、PXI システムよりも多くのバスセグメントを備えることとなります。高速起動のために設計されたコントローラが、深い場所にある PCIe バスシステムを完全に列挙しない可能性があるため、場合によってはバスセグメント数の多さが問題を引き起こすこともあります。このため、PXI ベンダーは多くの場合 PXIe で使用するコントローラを限定して推奨しています。この推奨内容は、PC ベンダーだけではなくモデルを対象としたものです。PC ベンダーによっては、モデル間で列挙機能が異なるものもあります。

PXIe シャーシ



- P1 32 ビット PCI バス用コネクタ (PXI)
- P2 上部 32 ビット PCI バス用コネクタ (PXI)、トリガ、ローカルバス
- XP2, XP3 PXI Express インターフェース用コネクタ
- XP4 部分実装 P2 と同等のコネクタ P2 コネクタにある一部と等価
- XJ1 PXI Express システムスロットコネクタ
- TP2 PXI Express タイミングスロットコネクタ (TP1 はオプション)

図2.2 - PXIe バックプレーン

PXle シャーシの機械的な原理は、PXI シャーシとほぼ同じですが、バックプレーンおよび PXle モジュールへの接続は、電気的にも機械的にも異なります。本書の以降のセクションで説明しますが、シャーシは PXle モジュールと PXI モジュールの両方に対応しています。簡略化するために、次の説明では 6U 形式ではなく 3U 形式の PXle 専用シャーシを使用します。

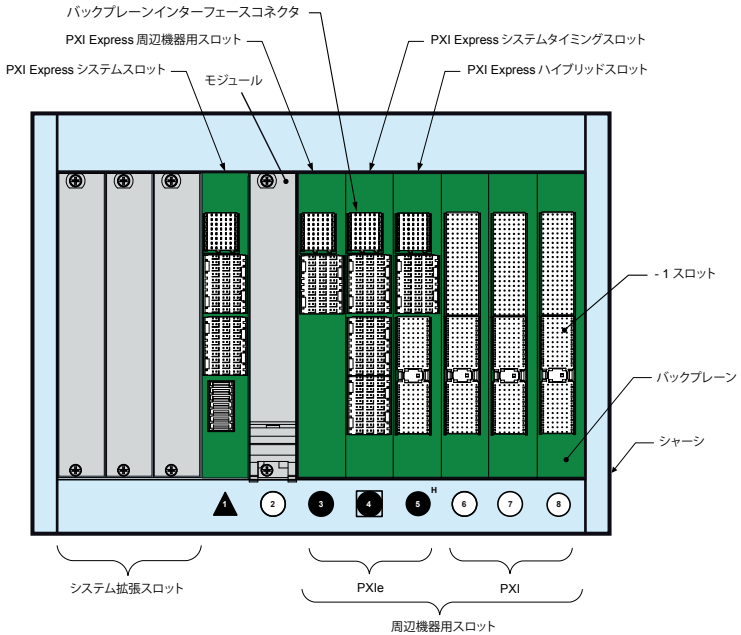


図2.3 - PXI Express シャーシ(スロットタイプとモジュールを表示)

各スロットの下にある記号が PXI とは異なっているため、PXIe スロットであることが分かります。PXIe では濃い背景に白いスロット番号が付いているのに対し、PXI では薄い背景に濃いスロット番号が付いています。

バックプレーン

PXle バックプレーンは、コントロールインターフェースを提供するために PCI 接続ではなく PCIe 接続を使用します。PCIe 接続はどの PCIe 世代 (GEN1、GEN2、GEN3) にも対応しており、各スロットに接続されたレーンの数が異なっていても構いません。これは PXI との大きな違いであり、すべてのスロットが同じわけではありません。高いデータ転送レートが必要なモジュールを持っているユーザーは、データ帯域幅を最大化するためにモジュールを配置するスロットを選択する必要があります。データレートの「低い」モジュールがデータレートの高いスロットに設置されている場合、PCIe はモジュールに合わせてデータ帯域幅を調節します。データレートの「高い」モジュールがデータレートの「低い」スロットに配置されている場合、モジュールはスロットのデータレートで動作します。

2 - PXI EXPRESS

一部のシャーシには、柔軟性を向上させるためのバックプレーンレーン接続を構成する手段があります。特に、レーンを少数のインターフェースに集めることができるため、データ不足のモジュールをより高速で稼働させ、他のスロットよりも大きな帯域幅をそのモジュールに割り当てられます。

PXIe のバックプレーンの詳細な実装には、他にも多くの違いがあります。たとえば、10MHz クロックに加えて 100MHz クロックを使用します。トリガシステムは、マルチドロップシングルエンド信号形式ではなく、ポイントツーポイント差動信号形式に基づいています。また、隣接モジュールをまとめて接続するためのローカルバスが 1 つだけサポートされているため、ベンダーはローカルバスに依存することがなくなりました。

シャーシ電力

バックプレーンはシャーシ電力をモジュールに送ります。PXIe シャーシは、周辺機器用スロットとタイミングスロット向けに 2 つの電力レール (+3.3V および +12V) をサポートしています (PXI は 4 つ)。さらに、システムコントローラスロット向けに +5V をサポートする必要があります。シャーシがスロットに送る必要がある最低限の電力を次の表に示します。

表2.1 - PXIe シャーシ電力

スロットタイプ	3.3V		12V		5V	最大スロット電力
	最小バックプレーン	最小PSU	最小バックプレーン	最小 PSU		
システムコントローラ	9A	9A	11A	11A	9A	
PXIe 専用スロットまたはタイミングスロット	6A	3A	4A	2A	0	30W

注:

- システムコントローラの電流は、3 つ以上のスロットが使用されている状態を想定したものです。
- シャーシ電源は、各電源の最低限の電流を各スロットタイプへ同時に供給する必要があります。そのため、シャーシ電源は少なくとも 1 つのシステムコントローラスロットに加え、PXIe/ タイミングスロットの数に電源ごとの最小 PSU 電流を掛けた電力を供給できなくてはなりません。
- バックプレーンは、それ以上の電流 (スロットタイプごとの最小バックプレーン電流に示した値) を同時に供給する必要があります。ただし、シャーシ電源がこの電流をすべてのスロットに同時に送られることはめったに起こりません。バックプレーンの制限は、故障のリスクなしにモジュールが各電源で利用できる電流値の上限を定めます。
- ハイブリッドシャーシの要件については、ハイブリッドシャーシに関するセクションを参照してください。

システムスロット

システムスロットを使用すると、内蔵の PC またはリモートコントローラーインターフェース（外部ケーブル PCIe 規格に基づくものを含む）をホストできます。このコントローラースロットは PXI で使用されているものとは異なるので注意してください。この 2 つは電気的に非互換です。つまり、PXIe コントローラを PXI で使用することも、PXI コントローラを PXIe で使用することもできません。

システムタイミングスロット

このスロットは、PXIe のタイミング機能のサポート専用です。PXI とは異なり、他の目的では使用できません（周辺モジュールを受け付けることができません）。そのため、シャーシに配置すると 1 つのスロットが他の用途には使用できなくなります。これにより、タイミングスロットのないシャーシになるため、スタートリガのサポートが無効になります。

PXIe モジュール

PXI と同じく、通常は PXIe モジュールにも 3U 用と 6U 用があります。また、デュアル 3U スタックモジュールに合わせて配置することもできます。3U モジュールにはイジェクタハンドルが 1 つ、6U モジュールには 2 つ付いています。

PXIe 3U モジュールをバックプレーンに接続する場合、PCIe およびタイミングコントロールを提供するには XJ3 コネクタを使用し、PXIe 計測機能（トリガとクロック）および電力を提供するには XJ4 コネクタを使用します。6U モジュールでは、追加のオプションコネクタ XJ8 で追加の電力をモジュールに供給できます。

PXI の場合と同じく、すべての PXIe モジュールの上部と下部を取り付けネジでしっかりと固定し、イジェクタハンドルをロックしておくことを推奨します。

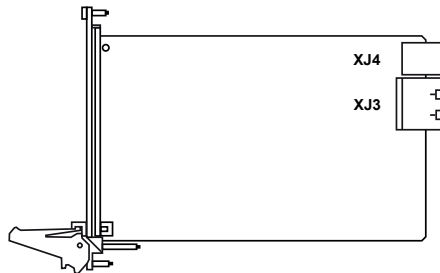


図2.4 - 3U PXIe 周辺モジュール

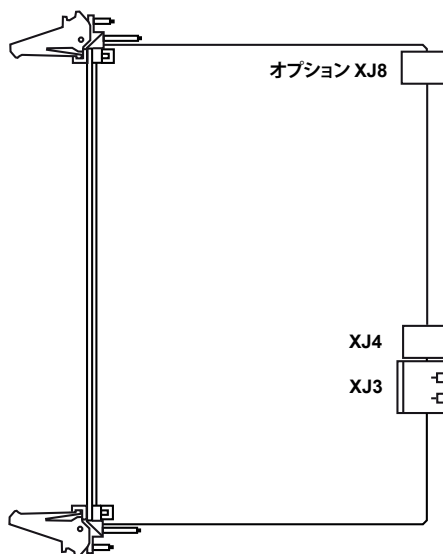


図2.5 - 6U PXIe 周辺モジュール

推奨シャーシ

PXI シャーシと PXIe シャーシには互換性の問題があるため、使用可能なすべてのスロットを確信を持って使用できるようにするために、PXIe の利点をシステムが活用できる場合を除き、ピカリングインターフェース社は PXI の使用を推奨します。その場合、以降のセクションで説明するように、完全なハイブリッドシャーシを強く推奨します。

PXI MultiComputing (PXImc)

PCIe システムは主に 1 つだけのコントローラで構築され、すべての通信はモジュールとコントローラの間を通ります。これは、ルート・コンプレックスとエンドポイントを同期させるために、その 2 つの間のインターフェースを必要とする PCIe インターフェースを介して、コントローラがメモリへの読み書きを行うためです。ルート・コンプレックスはマスターであるため、システムが 2 つのルート・コンプレックスを持つことはできません。したがって、2 つの PCIe システムの間で情報を共有するには、別のアプローチが必要になります。

コンピューティング要件をシステム内で分散する必要があると考えられています。たとえば、 GPIB/LXI 装置の場合、測定データを処理して結果をレポートする独自のコントローラを備えています。分散処理できれば、ハイエンドの高速コントローラはそれほど必要ではなくなります。また、1 台の中央コントローラがすべての作業を行うのではなく、テストタスクの異なる段階で複数のコンピューターが稼働するようになれば、テストシステムの色度を向上させることができます。

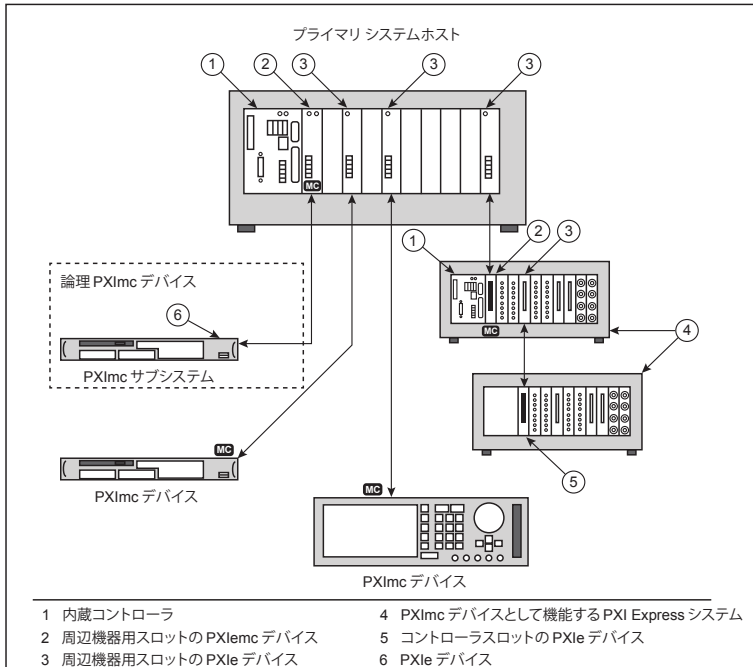
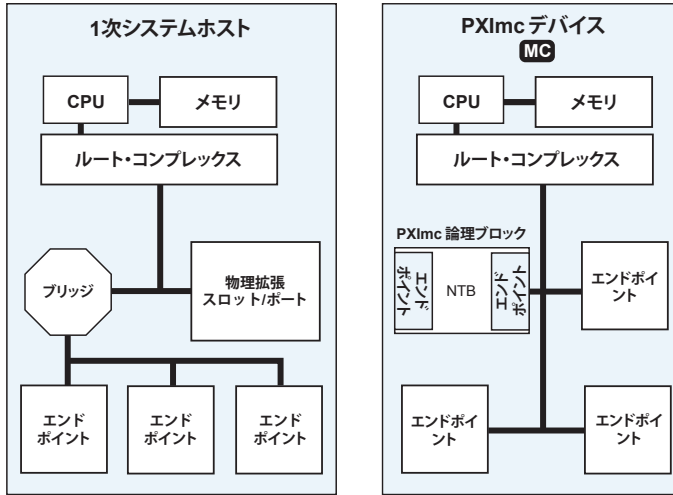


図2.6 - PXImc システム

2 - PXI EXPRESS

この要件を満たすために、他のコントローラを PXIe システムに追加できる PXImc が導入されました。

注: 厳密には、PXImc は PXI システムに追加できますが、実際には、PCIe インターフェースに追加されることが多いようです。

PXImc では、別の PCIe システムにある PCI エンドポイントに接続するための NTB (Non Transparent Bridge) を備えたエンドポイントが作成されます。エンドポイントは、2 つの PCIe システムがクロックとデータインターフェース、それぞれの側の NTB、および NTB システムを互いに連携させられるようにするためのインターフェースを作成します。このインターフェースは 2 つのエンドポイント間の情報のやりとりを処理します。それぞれの側のエンドポイントは別のマスターから稼働しているため、システムは非同期であり、データのやり取りには多少の遅延が発生します。

また、インターフェースは非透過的です。なぜなら、どちらのコントローラも、PXImc インターフェースの向こうにある PCIe バスを見ることができないためです。これは GPIB/LXI 装置の場合と同様です。この場合、装置の動作の大部分はシステムコントローラには見えません。

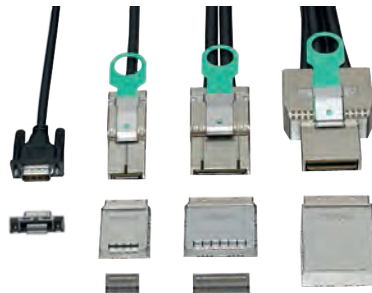
現時点 (2014 年) では、コントローラの速度は一部のハイエンドアプリケーションの足かせになっていますが、PXImc の導入は、National Instruments 社製品でのみ制限されていません。

PXImc は、NTB システムを PCIe バスに実装する唯一の方法ではありません。半導体ベンダやシステムインテグレータが提供している独自の NTB もあります。

PCIe の外部ケーブル

PCIe は通常、PCB のバックプレーン接続システムに関連付けられていますが、2007 年に PCI-SIG が策定した外部 PCIe ケーブル規格があります。この規格に従うと、ケーブルシステムを介して PCIe のレーンをやり取りできます。外部 PCIe ケーブル規格は、複数の異なるレーン数 (x1, x4, x8, x16) で使用されるコネクタを定義します。ただし、ケーブル自体を定義するものではなく、ケーブルのパフォーマンス要件を設定します。

PXIe および PCIe システムを拡張するには、このタイプのケーブルインターフェースを備えたモデムを使用します。モデムは PXImc または他の NTB もサポートできます。



画像著作権者:
モレックス社

図2.7 - PCIe 外部ケーブルおよびレーン幅 1~16 に対応する
嵌合コネクタの例

セクション 3

ハイブリッドシャーシ

背景	3.3
レガシースロット	3.3
ハイブリッドスロット	3.3
シャーシの電力要件	3.5
バックプレーン接続	3.5

背景

ここまで説明したように、PXI と PXIe には大きな違いがあります。そして、その違いは下位互換性の問題を引き起こしています。さまざまなベンダがさまざまな PXI モジュールを数多く製造していますが、それはつまり、PXIe 専用シャーシを使用するユーザにとってはモジュールの選択肢が狭められ、今後もその傾向はおそらく変わらないということです。スイッチングなど、アプリケーションの多くは高いデータ帯域幅を必要としません。また、PXI と PXIe では電源の仕様やトリガ操作にも違いがあります。そのため、多くのベンダは PXIe を採用しない方向に進む可能性があります。これは、PXIe 規格の策定時に予想されていたことでした。そのため、規格では PXI と PXIe を同じシャーシで使用できるようにしました。それがハイブリッドシャーシです。シャーシは、ハイブリッド操作モードをサポートするように設計する必要があります。その際、互換性を維持する方法としては、レガシー周辺機器用スロットとハイブリッド周辺機器用スロットの 2 種類があります。

レガシースロット

ハイブリッドシャーシでは、レガシースロットは PXI モジュールのみをサポートします。このスロットには、従来の 32/64 ビット PCI および PXI 対応の電源があります。モジュールの制御に使用できるのは、PCI インターフェースのみです。また、スロットはどの PXI モジュールでも受け付ける必要があります。一部の機能（スタートリガやローカルバスなど）は制限されている可能性があり、シャーシでサポートされているスロットの数も少ない場合があります。製品自体にかかるコストは最も低く抑えられますが、モジュールを選ぶ際には、使用可能なスロットに留意する必要があります。

ハイブリッドスロット

ハイブリッドスロットには、PCI インターフェースも PCIe インターフェースもあります。シャーシは、どちらのバージョンの規格にも準拠した電力を供給します。同時に使用できるインターフェースは 1 つだけです。また、対応する電源とトリガのセットを使用する必要があります（それ以外の場合、両方のコネクタセットを備えたハイブリッドスロットを必要とするモジュールが作成されます）。

ユーザの観点からは、PXIe シャーシのハイブリッドスロットは、どちらのタイプのモジュールでも使用できる柔軟性を備えています。データ使用量がおおむね高くない PXI モジュールは、どのハイブリッドスロットにも配置できます。これにより、システムコントローラとトリガスロット（存在する場合）を除き、シャーシは完全にハイブリッドな機能を備えるに至りました。両方の電源に加え、PCI と PCIe の両方のインターフェースを全スロットに組み込む必要があるため、ハイブリッドシャーシは製造コストがかかるソリューションです。PXI モジュールが使用できるローカルバス接続は 1 つのみです。ただし、PXI モジュールがローカルバスを使用することはあまりありません。

3 - ハイブリッドシャーシ

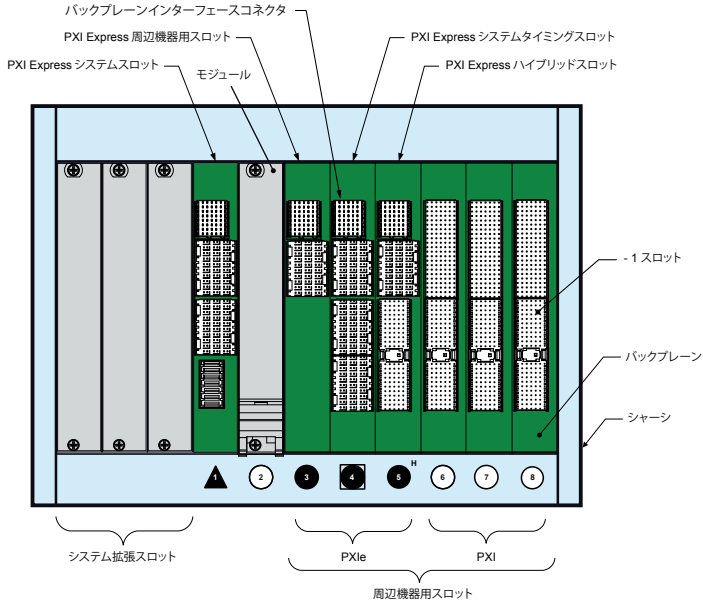


図3.1 - PXI Express シャーシ(スロットタイプとモジュールを表示)

すべての PXI モジュールが、PXIe ハイブリッドスロットとの互換性を持っているわけではありません。互換性を確保するには、モジュールをフル背面上部コネクタに合わせないようにします。つまり上部コネクタなし (cPCI 形式)、または短い上部コネクタを備えている必要があります。図 3.2 に、PXIe ハイブリッドスロットに適合する PXI モジュールを示します。一方、図 3.3 のモジュールは通常の PXI シャーシにのみ適合します。

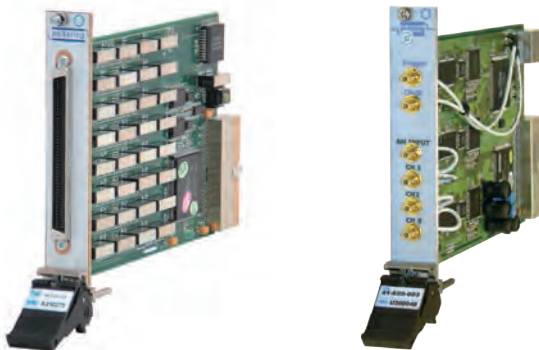


図3.2 - 背面上部コネクタなし(左)の PXI モジュールと、短い上部コネクタ(右)を備えた PXI モジュール

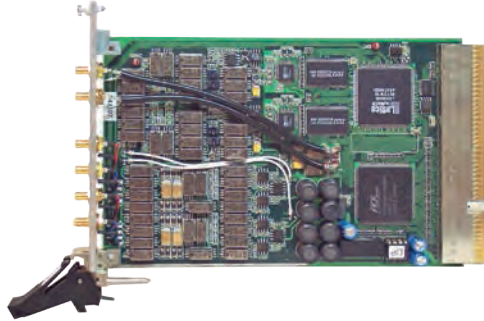


図3.3 - フル背面上部コネクタのある PXI モジュール

シャーシの電力要件

ハイブリッドシャーシは、PXI モジュールと PXIe モジュールの電力のニーズをサポートする必要がありますが、PXIe 接続と PXI 接続の両方に電力を供給する必要はありません（実際には、その操作は禁じられているため、PXIe コントロールと PXIe 電源または PXI コントロールと PXI 電源を使用します）。シャーシは、PXI と PXIe 用に設定されている電力要件をスロット単位で満たす必要があります（ただし、個々のスロットで同時にではありません）。これは、電源に対する PXIe シャーシの要求水準が高い 3.3V および 12V 電源ではそれほど重大な問題にはなりません、ユーザは 5V および -12V の電源供給能力を確認する必要があります（PXIe には -12V に相当するものではありません）。

バックプレーン接続

ハイブリッドシャーシでは、PXI コントローラではなく PXIe コントローラを使用する必要があります。コントローラからの PCIe インターフェースは、ハイブリッドおよびレガシースロットで PXI モジュールを使用するために、PCIe-PCI ブリッジを組み込んで PXI モジュールをサポートします。このため、バックプレーンの設計は明らかに複雑になり、PCI バスセグメントの数は増えます。

セクション 4

バックプレーンからモジュールまで

はじめに	4.3
ハードウェアインターフェース	4.3
コントローラ	4.4
スイッチングシステムのレイテンシ	4.5
タイミイングの例	4.6
まとめ	4.7

バックプレーンからモジュールま

PCI(e) バックプレーンを使用すると、物理レイヤのレイテンシを抑え、データをきわめて高速に転送できます。ただし、ヘッドラインレイテンシと転送速度の中には、慎重に扱わなければならないものもあります。データは PXI(e) モジュールに移動する場合や、モジュールが応答する場合の、実際の速度やレイテンシには反映されないことも多いためです。これらの速度は多くの場合、単なる物理レイヤのものであり、ソフトウェアのオーバーヘッドやモジュール内で起こったハードウェアの問題を考慮していません。次のセクションでは、そうした問題をいくつか説明します。PXI(e) は高速 I/O メカニズムを提供しますが、大半の実装では、モジュールの応答時間は I/O 速度の制限を受けません。

ハードウェアインターフェース

PCI の場合も、PCIe の場合も、バックプレーンのデータは高いデータレートで送信されます。インターフェースデバイスは、バックプレーンからモジュールまで、このデータをバッファし、すべての低レベルトランザクションを PCI(e) インターフェースで処理するために使用されます。

原則としては、送信される速度でデータを使用できるハードウェアを設計することも可能ですが、実装コストなど、実用面のさまざまな問題があります。ほとんどのモジュールは、バックプレーンインターフェースからモジュール内のハードウェアにデータを転送するシリアルループを使用します。最も一般的なインターフェースは、SPI と I²C です。どちらも、転送速度はバックプレーンのデータレートを大幅に（何桁も）下回っています。

高速メモリ/レジスタなどのデバイスであれば、バックプレーンのデータレートを多少なりとも直接処理できます。ただし、それらのデバイスは占有面積が大きく、追加コストも発生するため、比較的単純なモジュールからインテリジェントなコントローラに膨大な量のデータを転送してデータを処理するアプリケーション用に確保される傾向にあります。場合によっては、この転送は、ハードウェアのデータを処理してシステムコントローラへの負担を軽減し、転送するデータの量を減らす FPGA の後に来るものもあります。ただし、これらのデバイスは少数派の PXI モジュールになる傾向があります。ほとんどのデバイスは、より一般的な要件を備えています。

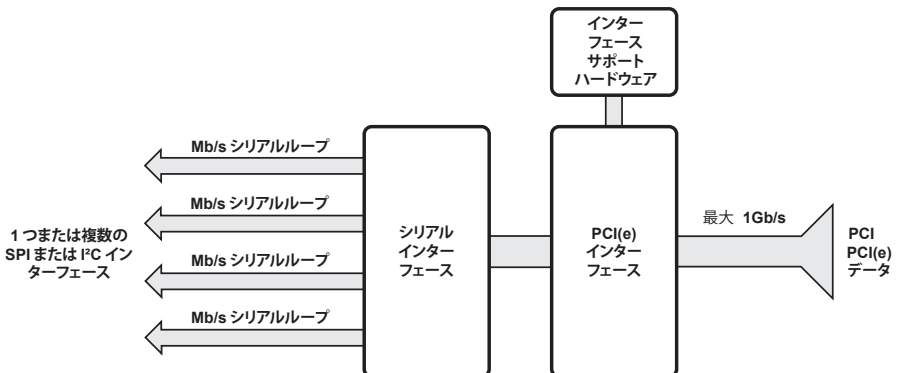


図4.1 - PCI(e) インターフェース

4 - バックプレーンからモジュールまで

データ転送速度に対する要求水準がそれほど高くない大半のモジュールでは、データ転送に関連しないハードウェアのための領域を確保することで、モジュール領域を効果的に使用できます。たとえば、データ収集システムでチャンネル数を増やしたり、スイッチングモジュールでリレーを増やしたりできます。

一般的なデータ転送方法としては、PLX 社や IDT 社などの市販のインターフェースを使用し、バックプレーンデータを一連のデジタル出力に転送するという手段があります。インターフェースには、バックプレーンデータをバッファする内部バッファの量が限られているものもありますが、きわめて限られたサイズにしたり、使用できなくしたりするのはよくあることです。モジュールのドライバは、バックプレーンから SPI または I2C インターフェースデータを介してモジュールハードウェアにデータを順次「ビットパッシング」して処理を進めます。このプロセスの間、バックプレーンインターフェースの処理は、モジュールのシリアルインターフェースによって停滞します。たとえば、シリアルインターフェースが 3Mbit/s で動作し、シリアルレープが 300 ビット長になる必要がある場合、トランザクションにかかる時間は(他のすべての要因を除き) 100 μ s です。インターフェースを扱うこの方法は、モジュールハードウェアにとって簡単で、かつ低コストなソリューションです。また、インターフェースの占有面積も最低限に抑えられる点も重要です。

インターフェースを FPGA で実装することもできます。それにより、FPGA ツールベンダからコアを取得し、そのコアを基にバックプレーンを実装できるようになります。FPGA を使用すると、データをバッファリングするバッファを追加し、SPI または I2C インターフェースを使用してより余裕のあるレートでデータをクロックアウトできます。バッファのサイズが十分確保されている限り、この方法を用いれば、バックプレーンをより迅速に解放し、システムコントローラの停止時間を短縮できます。

FPGA を PXI で使用している場合、5V バックプレーンシグナルの印加を許容する必要があります。FPGA 設計がより小さなジオメトリに移行した結果、この 5V トレラントの有効性は低下しており、インターフェースデバイスは PCI 仕様を順守しながら FPGA を保護する必要があります。

FPGA 設計を使用すると、設計で PCI(e) 仕様を順守するという負担が PXI ベンダにさらに課せられます。そのため、小規模ベンダや低コストソリューションを提供するベンダには、この手法はあまり普及していません。

どのインターフェース手法を用いても、I/O速度はきわめて高速です。ただし、PCI(e) インターフェースに関連するヘッドライン速度と比較されるほどではありません。

コントローラ

ユーザが理解する必要がある PXI(e) システムのもう1つの側面は、この規格があらゆるモジュールの処理機能としてシステムコントローラを使用することに力点を置いていることです。場合によっては、モジュールハードウェア (FPGA など) にタスクを任せられることもありますが、ほとんどのモジュールでは、アプリケーションプログラムからの指示 (たとえば特定のリレーを閉じる指示など) を解釈し、データ制御ハードウェアに変換するタスクは、システムコントローラのドライバが担当することになります。システムコントローラは非常に高速であると考えられていますが、コントローラの速度が上がれば、コストもおそらくかさみます。また、リソースは、システム内のすべてのモジュールおよびアプリケーションプログラムの実行に分散されます。比較的単純なタスクであれば、コントローラのオーバーヘッドは高

くならないため、ドライバはタスクをすぐに処理できますが、バスレイテンシに対する最速値ほど速くはなりません。

また、コントローラのオペレーティングシステムに由来するオーバーヘッドもおそらく発生します。多くのシステムは Windows 環境を使用していますが、Linux 環境を使用しているものも、リアルタイムオペレーティングシステム (RTOS) を使用しているものもあります。いずれの場合も、オペレーティングシステムによるレイテンシが発生します。これは、バックプレーンインターフェースのレイテンシを大幅に上回るものです。特に Windows は、場合によっては何百ミリ秒もかかるハウスキーピングタスクにかかりがちになることで知られています。RTOS の目的は、必ずしも低レイテンシを実現することではなく、決定性を持ち込むことです。つまりタスクの優先順位を設定し、所定の時間内にタスクを完了できるようにすることです。処理時間は短い場合も、長めになる場合もありますが、短時間の処理が多すぎると、コントローラが過負荷に陥る可能性があるため、タスクの優先順位を設定する必要があります。

スイッチングシステムのレイテンシ

ピカリングインターフェース社の主要な製品はスイッチングシステムです。主に、次の 3 種類の主要なリレーが用意されています。

- リードリレー：動作時間は数百マイクロ秒単位です。
- 電磁リレー (EMR)：動作時間は数ミリ秒から数十ミリ秒です。
- ソリッドステートリレー (SSR)：動作時間は数マイクロ秒から数百マイクロ秒です。

これらの製品では、I/O 速度とコントローラレイテンシはおそらく稼働時間全体のごく一部でしかありません。また、ソリッドステートリレーの中には、スイッチ動作時間が上記の値よりもはるかに速いものもあります。

コントローラのドライバプログラムで提供される主な機能は、スイッチが最初に開いてから別のスイッチが閉じるときに、ユーザが予想外の一時的な処理経路に向かわないようにタイミングを管理することです。場合によっては、スイッチングシステムの状態を変更する必要があるリレー操作が複数あります。この状態は、スイッチングシステムによって、次のようになる場合があります。

- 閉じており、開くように設定する必要があるリレーを開く。
- ホットスイッチングキャパシティやシステム帯域幅などのパラメータを最適化するアイソレーションリレーの設定を変更します。
- 現在開いており、閉じるように設定する必要があるリレーを閉じる。

この多くは、IVI が使用されているときにドライバで処理できます。理想的なシーケンスでは、次のアクションを取る前にリレーが操作していることを確認するために、イベント間で遅延が必要となります。それにより、予期しない一時処理経路に入り込むことも、ホットスイッチング操作によってアイソレーションリレーが摩耗することもなくなります。そのため、実際には、一部のスイッチングアーキテクチャは、システム変更を完了するために複数の操作を必要とするため、I/O 速度に比べると非常に長い時間がかかることもあります。

4 - バックプレーンからモジュールまで

こうした時間制約を持つモジュール機能は、スイッチングシステムだけではありません。DMM などの製品は実際、ノイズを除去するために経時的な測定を組み込む必要があります。また、そのノイズが AC 電源信号の除去を伴う場合、速度は AC 電源周波数の積分値に制限されます。もちろん、DMM ではなくコントローラで平均を取ることで、ユーザがそのように選択することもできますが、その場合、DMM のハードウェアではなく、コントローラのリソースにタスクが課せられます。

スイッチングシステムのタイミングの例

さまざまな PXI(e) ベンダがさまざまな方法でインターフェースを実装します。これは、コストに対する市場の需要を満たすためのニーズのよって促されます。また、タイミングはコントローラの電力や他のタスク（オペレーティングシステムのタスクなど）にどの程度かかりきりになっているかによって変わる可能性もあります。次の例では、かなり密度の高い PXI(e) スwitching モジュールで何が起るかを示します。

スイッチングシステムは、商用 PCI(e) チップセットでバックプレーンに接続された 1 つのシリアルループ上の 256 個のリレーで構成されています。シリアルループは、1 秒あたり 200 万個の命令サイクルでデータを転送します。

次に 2 つの例を示します。最初の例では、単独の操作を使用し、リレー状態を設定します。これは、スイッチシステムベンダのデータシートで最も引用される値です。

2 番目の例では、2 つの操作を実行します。最初の操作では、開くように設定する必要があるすべてのリレーを開き、2 番目の操作では、閉じる必要があるリレーを閉じます。不用意な接続の作成に関連するリスクがある場合、特に電源や感応信号線を接続する場合に、このシーケンスを用います。

シングルオペレーションのタイミングのシーケンス

イベント	時間
API からスイッチングシステムリクエストを処理し、モジュールを開く。	50 μ s
シリアルループの中の新しい設定を読み込む。	128 μ s
EMR の安定まで 3ms 待つ。	3000 μ s
操作完了までの合計時間	3178 μ s

順序付けられたイベントのタイミングのシーケンス

イベント	時間
API からスイッチングシステムリクエストを処理し、モジュールを開く。	50 μ s
シリアルループの中の新しい設定を読み込み、開く必要があるリレーを開く。	128 μ s
EMR の安定まで 3ms 待つ。	3000 μ s
シリアルループの中の新しい設定を読み込み、閉じる必要があるリレーを開く。256 個の命令を要求し、リレーコイルを設定する出力に転送する。	128 μ s
EMR の安定まで 3ms 待つ。	3000 μ s
操作完了までの合計時間	6306μs

この間、システムコントローラはスイッチングシステムの操作にかかりきりになる必要はありません。他のタスクを処理することも可能です。PCI バスも他のモジュールを制御するために使用できる可能性があります。

スイッチングシステムの場合、動作時間の大半はリレー（この場合は EMR）が占めています。リードリレーまたはソリッドステートスイッチを使用すれば、この時間は大幅に減少します。リードリレーの場合、インターフェースのオーバーヘッドとほぼ同じ時間です。

まとめ

PXI(e) システムの I/O は非常に高速ですが、この I/O 速度のおかげでテストシステムの動作時間が抜本的に速くなるわけではありません。多くの場合、テストシステムの速度は、システムにおけるより実質的な問題に制約を受けます。他の方法より速くなる可能性はありますが、ベンダは、実際に該当する使用事例を慎重に検討して構わないのです。大半のシステムにおける PXI の強みは、マルチベンダソリューションをシャーシに組み込み、占有面積を抑えてさまざまな製品をサポートできるという点にあります。ユーザがその点を明確に把握し、必要な PXI モジュールを慎重に選ぶ限り、PXI(e) ソリューションに期待することができるでしょう。

セクション 5

ソフトウェア

はじめに	5.3
サポートされているオペレーティングシステム	5.3
その他のオペレーティングシステム	5.3
LabVIEW Real Time	5.4
Linux	5.4
サポートされている開発環境	5.4
レジスターレベルインターフェース	5.4
ドライバモデル	5.5
ドライバの選択	5.6
VISA	5.6
IVI	5.7
IVI Foundation の目標	5.7
IVI ドライバのアーキテクチャ	5.8
IVI 構成ストア	5.10
互換スイッチモジュール	5.11

はじめに

PXI 規格は標準化されたソフトウェアおよびハードウェア環境に依存しています。PXI モジュールは、フロントパネルコントロールを備えていません。操作は、PXI バックプレーンを介して完全にソフトウェアで制御します。

PXI モジュールはコントローラの PCI バス上にあるため、PXI モジュールの導入は PCI カードの導入とほぼ同じです。

サポートされているオペレーティングシステム

PXI 規格では、PXI モジュールは 32 ビット Windows または 64 ビット Windows をサポートしている必要があります。通常は、どちらもサポートされています。

Microsoft 社で現在サポートされている Windows のバージョンはサポートされると考えられます。ただし、新しい Windows バージョンがリリースされてからドライバが対応するまで、時間差はあるかもしれません。

現時点で、ほとんどのベンダは次のバージョンをサポートしています。

- Windows XP
- Windows 7
- Windows 8

これより前の Windows がサポートされている可能性もありますが、それらのバージョンに対する完全な管理およびサポートを Microsoft 社は既に停止しているため、対応を期待することはできません。Windows XP のサポートは 2014 年 4 月に停止され、Windows Vista のサポートは 2011 年で終了しています。

オペレーティングシステムが進化するにつれ、互換性に関する何らかの問題は起こる可能性があります。たとえば、Windows 8 は署名付きドライバを必要としますが、Windows XP は必要としません。そのため、Windows XP 用に開発されたドライバを Windows 8 にはインストールできない可能性があります。使用するオペレーティングシステムが完全にサポートされているかどうかについて、ハードウェアベンダに必ず問い合わせてください。

また、ほとんどの 32 ビットドライバは 64 ビットシステムでも動作するため、64 ビット Windows だからといって、必ず 64 ビットドライバを使用する必要があるというわけではありません。

その他のオペレーティングシステム

他のオペレーティングシステムもサポート可能ですが、PXI 規格の要件ではありません。ユーザが他のシステムの使用を計画している場合、ソフトウェアサポートの有無についてハードウェアベンダに問い合わせる必要があります。

PXI プラットフォームを問題なく動作させるには、オペレーティングシステムは PXI バスに接続できなくてはなりません。また、そのオペレーティングシステムをサポートするドライバソフトウェアが存在している必要があります。

LabVIEW Real Time

LabVIEW Real-Time では、VISA ドライバを使用する必要があるため、ほとんどの PXI モジュールは Windows ドライバを使用して適切に動作するはずですが、念のためベンダに確認を取ってください。

LabVIEW Real-Time システムをインストールする際には、LabVIEW Real Time に付属の ftp ツールや他の ftp クライアントアプリケーションを使用して、LabVIEW Real-Time ターゲットシステムにいくつかのファイルが転送する必要があるかもしれません。

Linux

Linux の普及率は増えています。ただし、Windows とは異なり、どのシステムでも動作する単一ドライバを提供することはできません。ドライバは、使用している Linux カーネル専用コンパイルする必要があります。使用している特定の Linux システムに対するサポートについては、PXI カードのベンダに問い合わせてください。通常、使用している Linux ディストリビューションの正確な名前をベンダは知る必要があります。Linux の一部のバージョン、特にリアルタイムバージョンは使用できない場合があります、PXI カードベンダにとって問題となるものもあります。

サポートされている開発環境

PXI 仕様では、いくつかの開発環境をサポートすることも推奨しています。

LabVIEW	(National Instruments 社)
LabWindows/CVI	(National Instruments 社)
ATEasy	(Geotest-Marvin Test Systems Inc. 社)
Visual Basic	(Microsoft 社)
Visual C/C++	(Microsoft 社)

ただし、いずれも必須ではないため、ベンダに確認してください。ほとんどのベンダは Visual C# (Microsoft 社) もサポートしています。

レジスタレベルインターフェース

テストシステム用に選択した OS で使用可能なドライバがない場合、下位レジスタレベルコントロールを使用して PXI カードを制御できる可能性があります。この方法では、プログラマはハードウェア制御技術の詳細な情報を持っている必要があります。つまり、PXI モジュールベンダがこのレベルの詳細を提供してくれる場合のみ、この制御手法を考慮できます。

モジュール制御に至るこの制御手法は、特殊な状況を除いて推奨できません。モジュールベンダによる多大な支援がおそらく必要になります。

この方法を採用する前に、ベンダに確認してください。

ドライバモデル

Windows を含め、ほとんどのオペレーティングシステムでは、ユーザはハードウェアとは直接やり取りできません。その目的のために設計されたドライバからアクセスする必要があります。

カーネルドライバは、カーネル空間で下位ハードウェアアクセスを提供し、ユーザ空間でインターフェースを提示します。カーネルドライバは、ごく基本的な下位インターフェースを提供します。通常は、それ以降のモジュール API (アプリケーションプログラミングインターフェース) は、その特定のモジュールの制御により適合するインターフェースを提供するためにカーネルの上に構築されます。

下位の上に高度な API を構築すると、段階的に便利なインターフェースを提供し、特徴や機能を追加できます。

アプリケーションプログラムは、使用可能な API のいずれかを使用してハードウェアモジュールにアクセスできます。どの API を使用するかは、プログラミング環境、互換性の要件、あるいは個人的な好みなどによって決まります。

次の図では、カーネルドライバインターフェースを使用した下位プログラミングから、特定のハードウェアモジュールの機能をより詳細にモデリングできる上位 API に至る標準的な選択肢を示します。

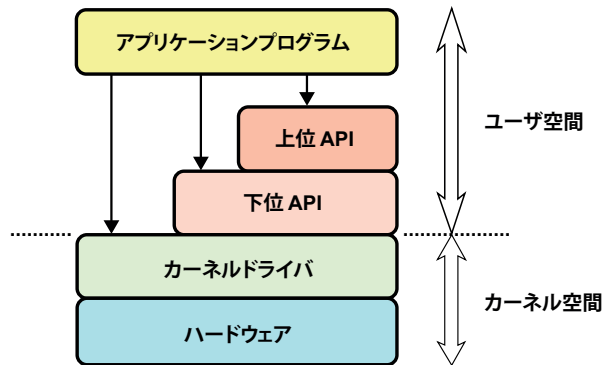


図5.1 - プログラミングレイヤ

VISA は、ハードウェア制御とリソース管理を提供するカーネルドライバです。インターフェースは低レベルで、モジュール制御用にごく基本的な入出力機能を提供します。このレベルのモジュール制御は、場合によってはきわめて複雑になるため、ハードウェア カードを詳細に理解する必要があります。ほとんどすべてのメーカーは、プログラミングタスクを簡略化するためにハードウェアモジュールに関する専門知識をカプセル化した下位 API を提供しています。

5 - ソフトウェア

IVI ドライバは、多くのメーカーで提供されています。この上位 API は、下位のドライバに基づいて構築されており、そのモジュールタイプに応じた業界標準の機能を順守している可能性があります。

また、上記より多くのレイヤが存在するものもあります。

多くの場合、VISA 以外のドライバのセットも利用可能です。非 VISA ドライバセットは、オペレーティングシステムやライセンス上の制限により VISA が利用できない場合に便利です。たとえば、VISA は限られた Linux ディストリビューションでしか利用できないため、代替カーネルインターフェースを使用しなければなりません。

ドライバの選択

VISA インターフェースドライバは PXI 規格では必須の要素ですが、多くの PXI モジュールでは、ドライバの選択肢が用意されています。ユーザは、アプリケーションに最も適したドライバを選択する必要がありますが、これには個人の好みも反映されます。

提供されるドライバとしては、IVI (Interchangeable Virtual Instrument) の数が増えています。このドライバ規格は互換性に特化しています。互換性については、本書の以降のセクションで説明します。IVI 規格は、National Instruments 社の Switch Executive など、特定のソフトウェアツールで必要とされる場合もあります。Switch Executive は、IVI スイッチクラスのドライバを備えたモジュールのみを処理します。

場合によっては、VISA を使用しなくてもシステムを構築できます。この場合、適切なドライバがあるかどうかをハードウェアベンダに問い合わせる必要があります。

VISA

VISA (Virtual Instrument Software Architecture) は、VXI Plug-&Play System Alliance によって策定された規格で、現在は IVI Foundation (www.ivifoundation.org) によって管理されています。

VISA の目的は、異なるメーカーのモジュール間である程度の相互運用性を持たせながら装置ドライバの作成方法を定義することです。

PXI 規格は、VISA 規格の使用を推奨しています。

VISA の主な特徴を次に示します。

- 競争を発生させずに、異なるメーカーのドライバを同じ PXI システムにインストールできます。
- 標準化された VISA I/O レイヤをすべての I/O 機能に使用し、相互運用性を保証します。
- ドライバの作成方法を定義します。
- VISA 仕様に従ったドライバは、定義済みデータ型、および場合によっては定義済み関数名を使用します。
- 新しい装置について学習するプロセスを簡略化し、テストシステムの開発時間を短縮できます。

IVI

IVI (Interchangeable Virtual Instrument) 規格は IVI Foundation (www.ivifoundation.org) によってサポートされています。IVI の目的は、互換性、装置のシミュレーション、および場合によってはパフォーマンス向上を提供することです。IVI は、PXI、AXIe、GPIB を含む主なプラットフォームをすべてサポートしています。ハードウェアインターフェースに下位ドライバをしばしば使用している、より上位のインターフェースとして使用すると、他のドライバよりもわずかに速度が低下する可能性があります。

目標

IVI Foundation が述べている目標は、次の作業を通してハードウェアの互換性を向上させることです。

- 装置を類似の装置に交換する作業を簡便化する
- 装置が旧式になった場合にアプリケーションソフトウェアを保持する
- 設計の検証から生産までコードの再利用を簡略化する

品質向上の手段:

- ドライバのテストと検証用にガイドラインを策定する

相互運用性向上の手段:

- 複数のベンダのソフトウェアを簡単に統合できるアーキテクチャフレームワークを提供する
- 範囲検査やステートキャッシュなどのドライバ機能への標準アクセスを提供する
- ハードウェアがない場合でもソフトウェアを開発できるように装置をシミュレートする
- 普及しているプログラミング環境で一貫した装置の制御を提供する

VISA と同じく、IVI はドライバ開発を標準化する手段ですが、それ以上の範囲をカバーしています。

一連の IVI 仕様は、装置クラスの定義を提供します。各クラスには、関数名やデータ型を含むプログラミングの標準インターフェースがあります。IVI クラスドライバを適切に使用することで、ハードウェアに依存しないシステムを開発できます。つまり、ユーザアプリケーションのコードを変更しなくても、現在の装置を別のベンダの装置に簡単に交換できるようになります。

現時点では、次のクラスが定義されています。

IVI-4.1: IviScope クラス仕様

この仕様では、オシロスコープの IVI クラスを定義します。

IVI-4.2: IviDmm クラス仕様

この仕様では、デジタルマルチメータの IVI クラスを定義します。

IVI-4.3: IviFgen クラス仕様

この仕様では、ファンクションジェネレータの IVI クラスを定義します。

IVI-4.4: IviDCPwr クラス仕様

この仕様では、DC 電源の IVI クラスを定義します。

IVI-4.5: IviACPwr クラス仕様

この仕様では、AC 電源の IVI クラスを定義します。

IVI-4.6: IviSwitc クラス仕様

この仕様では、スイッチの IVI クラスを定義します。

IVI-4.7: IviPwrMeter クラス仕様

この仕様では、RF 電力計の IVI クラスを定義します。

IVI-4.8: IviSpecAn クラス仕様

この仕様では、スペクトラムアナライザの IVI クラスを定義します。

IVI-4.10: IviRFSigGen クラス仕様

この仕様では、RF 信号発生器の IVI クラスを定義します

IVI-4.12: IviCounter クラス仕様

この仕様では、カウンタタイマの IVI クラスを定義します。

IVI-4.13: IviDownconverter クラス仕様

この仕様では、周波数ダウンコンバータの IVI クラスを定義します。

IVI-4.14: IviUpconverter クラス仕様

この仕様では、周波数アップコンバータの IVI クラスを定義します。

IVI-4.15: IviDigitizer クラス仕様

この仕様では、周波数デジタイザの IVI クラスを定義します。

重要な点は、クラス定義がベンダ固有の機能を含むことはできないということです。含まれるのは、該当する装置タイプの基本的な機能のみです。また、精度や速度などのパフォーマンスの違いを考慮することもできません。実際には、あるメーカーのモジュールを別のモジュールに変更した場合、同じように動作しない可能性があることを考慮する必要があります。

IVI ドライバには、内蔵シミュレーション機能があります。このシミュレーション機能では、装置がなくてもアプリケーションを開発できます。つまり、装置を納入する前や、別のアプリケーションで装置を使用中でも、ソフトウェア開発を開始できます。

IVI ドライバのアーキテクチャ

IVI ドライバは、クラス仕様に準拠しているかどうかに関係なく『IVI-3.2 Inherent Capabilities Specification (IVI-3.2 固有機能仕様)』文書で定義されている固有の機能を実装するドライバです。

IVIクラスドライバは、IVI Foundation メンバーが同意した、そのクラスの装置の基本機能を定義する汎用抽象クラスです。IVI 固有ドライバは、他のベンダのモジュールに適用しない可能性のある、特定のベンダ固有の機能を含んでいます。IVI固有ドライバは、IVI クラス

準拠固有ドライバまたはIVIカスタム固有ドライバとしてさらに定義できます。IVI クラス準拠固有ドライバは、クラス機能と追加のベンダ固有機能の両方を提供します。

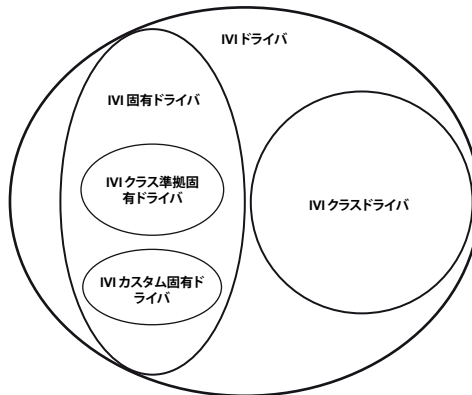


図5.2 - IVI ドライバ (IVI-3.1 仕様を再構築)

ほとんどの仕様は、IVISwitch のスキャナ機能グループなど、オプションのクラス拡張機能を含んでいます。オプションなので、どのベンダもこれらの機能を提供していないと考えられます。

ほとんどの IVI ドライバは、IVI クラス準拠固有ドライバグループに分類されます。つまり、ドライバはクラス準拠ですが、クラス定義を超えた機能が追加されます。

IVIクラスドライバ	IVIクラス準拠固有ドライバ	IVICUSTOM固有ドライバ
固有機能	固有機能	固有機能
ベースクラス機能	ベースクラス機能	
クラス拡張機能	クラス拡張機能	
	装置固有機能 メーカーで定義された機能	装置固有機能 メーカーで定義された機能

上記に加え、C インターフェース、COM インターフェース、または .NET インターフェースでドライバを提供できます。

ほとんどの開発環境は C インターフェースドライバに適合します。また、COM インターフェースに適合する開発環境も多く存在します。一方、.NET インターフェースの環境の範囲は限られています。

IVI 構成ストア

IVI ドライバモデルの中核にあるのは、IVI 構成ストアです。次の図では、IVI システムを使用する際に、関連するさまざまなソフトウェア要素間の関係を示します。

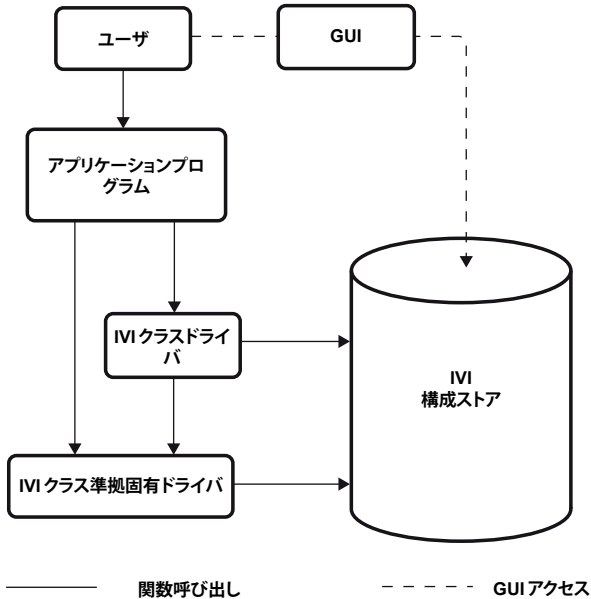


図5.3 - IVI-C クラス標準固有ドライバの使用について
(IVI-3.1 仕様を再構築)

IVI 構成ストアは、モジュールとそのソフトウェアドライバのさまざまな側面の関係および定義を含んでいる XML ファイルです。IVI ソフトウェアシステムは、ドライバのストアへのアクセス手段を提供します。National Instruments 社の Measurement and Automation Explorer (MAX) など、IVI 構成ストアにアクセスし、ストアを操作するツールを使用できます。

互換スイッチモジュールの例

IVI スイッチクラスドライバは、互換性の鍵となる存在です。このドライバを使用すると、異なるベンダのソフトウェア実装の間の違いをユーザアプリケーションから移行し、IVI ソフトウェアシステムで処理できます。

図5.4 の例では、1対の切り換えリレーを使用し、2つのテスト対象デバイスのいずれか1つを信号発生器とスペクトラムアナライザに接続します。このアプリケーションでは、同軸 RFスイッチが必要となります。National Instruments 社の PXI-2599 とピカリング社の 40-780-022 がこのアプリケーションには適しています。ただし、この2つは異なるドライバを使用しており、図に表示されているようにスイッチチャンネル名の命名規則も異なります。

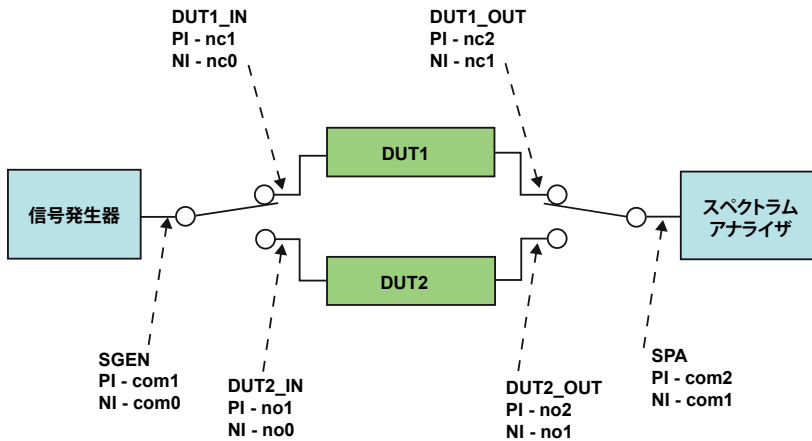


図5.4 - テスト対象デバイスに接続した切り換えリレー

互換性を実現する最初の手順は、チャンネル名の仮想名を定義することです。この仮想名はユーザアプリケーションで使用されます。図5.5 のスクリーンショットは、NI-2599 およびピカリング社 40-780-022 の仮想名テーブルが表示されている NI 社 MAX のスクリーンショットです。2つのカードの異なる命名規則が仮想名の共通セットにマップされているのがわかります。

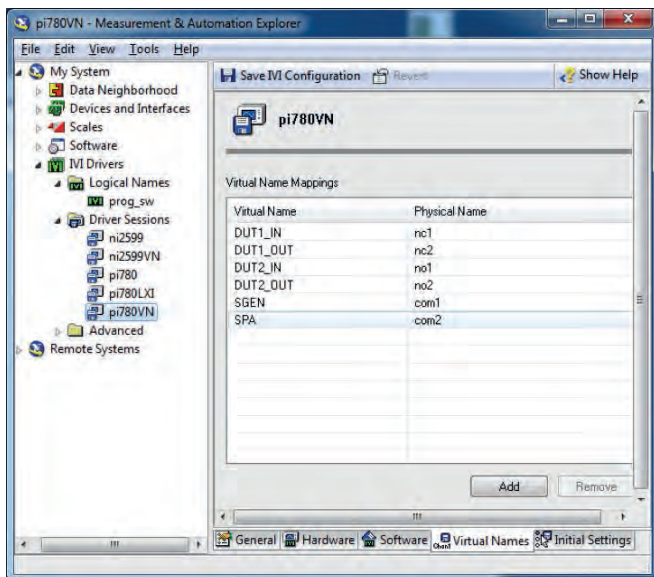
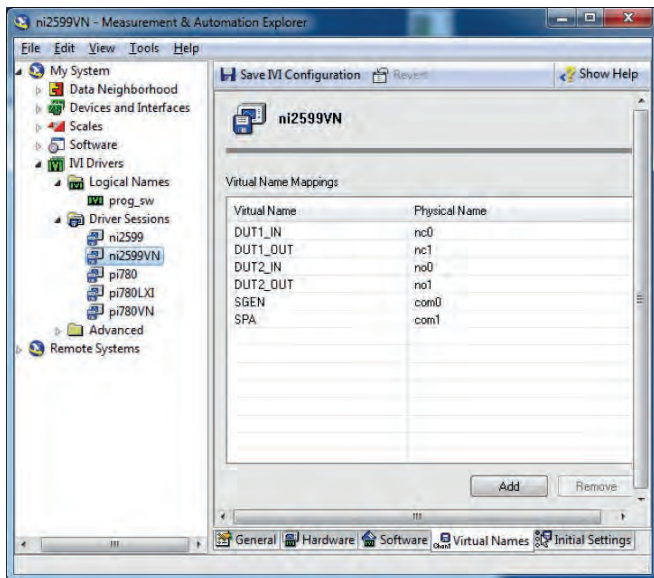


図5.5 - 仮想名の定義

次に、あるレベルの間接参照を使用し、National Instruments 社とピカリングインターフェース社の特定のドライバをユーザアプリケーションから切り離します。IVI 構成ストアは、この間接参照を提供します。間接参照により、ドライバセッションを「指示す」論理名が作成されます。この関連付けは、ストア内で変更できます。その場合、異なるドライバセッションを参照するように論理名を変更します。そのため、NI 社のドライバとピカリング社のドライバの間のあらゆる違いを1対のドライバセッションでカプセル化できる場合、どちらかのドライバセッションを参照するように論理名を変更できます。その上で、その論理名を使用してアプリケーションを作成します。その後、別のモジュールを使用することになった場合は、別のドライバセッションを参照するように論理名を変更できます。そのため、論理名の関連付けを変更するだけで、スイッチモジュールを別のベンダのモジュールに交換できます。

図5.6 の MAX のスクリーンショットでは、論理名「prog_sw」がピカリング社 40-780-022 のドライバセッションにリンクされています。

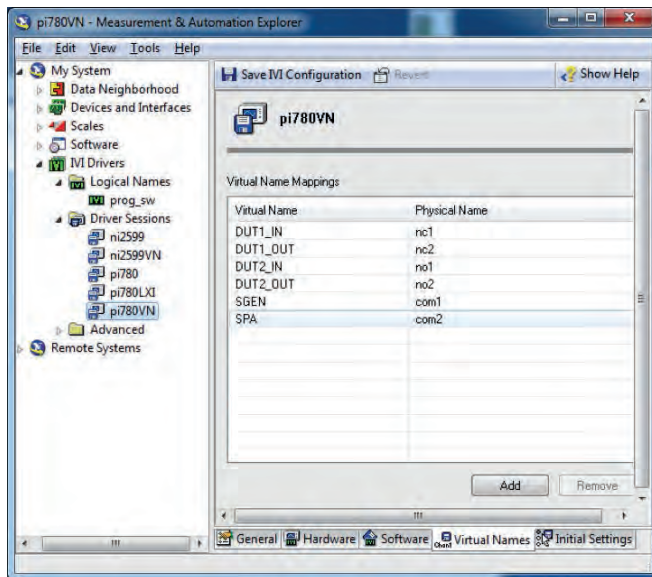


図5.6 – NI 社 MAX のスクリーンショット

互換可能なのはソフトウェア実装の違いだけです。ハードウェアとパフォーマンスの違いには互換性がありません。

5 - ソフトウェア

ユーザアプリケーションは、IVI スイッチクラスドライバを使用してコードを記述するため、次のようになります。

```
err = IviSwTch_init("prog_sw", 0, 0, &vi);  
err = IviSwTch_Connect(vi, "DUT1_IN", "SGEN");  
err = IviSwTch_Connect(vi, "DUT1_OUT", "SPA");
```

このコードでは、論理名を使用してハードウェア/ソフトウェアの組み合わせを識別し、仮想名を使用してスイッチ端末チャンネルを識別します。ここで提供されているのは、完全に互換可能なコードです。コードを変更しなくても、異なるメーカーの異なるスイッチモジュールをこのコードセグメントで操作できるようにするために、論理名と仮想名を IVI 構成ストアでいつでも操作できます。

今後、新しいスイッチ製品が別のベンダから販売された場合でも、使用するドライバと仮想名テーブルを定義する新しいドライバセッションを作成するだけで、新しいドライバによってエクスポートされたチャンネル名に対する関係を定義できるようになります。その上で、新しいドライバセッションにリンクするように論理名を変更すれば、アプリケーションを変更または再ビルドしなくても、ユーザアプリケーションは新しいモジュールを使用できるようになります。

セクション 6

PXI の *LXI*、*USB*

はじめに	6.3
<i>LXI</i> 環境の <i>PXI</i>	6.3
<i>USB</i>	6.6

はじめに

PXI 仕様は、PXI および PXIe のイノベーションのための余地を多く残しています。この章では、ピカリングインターフェイス社がアプリケーションで PXI を使用する新しい手段を追加した2つの方法を示します。

LXI 環境の PXI

PXI システムでは、PXI モジュールはコントローラの PCI 内部システムの拡張として扱われます。ちょうどモジュールが PC 内にマウントされている状態と似ています。

これは、ほとんどのアプリケーションに適した配置です。ただし、コントローラの更新に対する影響を受けにくい、少し離れた場所で簡単に接続できる環境で、PXI モジュールの機能を使用したい場合もあるでしょう。LXI 規格は、制御インターフェイスとしてイーサネットを使用し、こうしたアプリケーションの多くに対応します。

イーサネットの物理レイヤのレイテンシ (Ethernet Alliance によれば、1000BaseT インターフェイスで通常16 μ s) は、PCI よりも大幅に増加します。また、ユーザの指示を処理するコントローラに由来するレイテンシもあります。通常、PXI システムコントローラに比べると、イーサネットインターフェイスの機能は劣っています (ピカリングインターフェイス社の LXI ソリューションは現在、Linux を実行している ARM ベースのコントローラを使用しています)。そのため、コマンドの実行には時間がかかりますが、システムコントローラが実行するタスクの負荷を解放し、ある程度の分散制御を実現します。

PCI(e) は、さまざまな計測器で広く使用されている内部インターフェイスです。そのため、多くの内蔵コントローラに、PXI モジュールの制御に使用できる PCI(e) インターフェイスがあります。

ピカリングインターフェイス社の 60-102 および 60-103 シリーズモジュラーシャーシは、ピカリングインターフェイス社の PXI モジュールの制御に使用できる LXI モジュラーシャーシです。

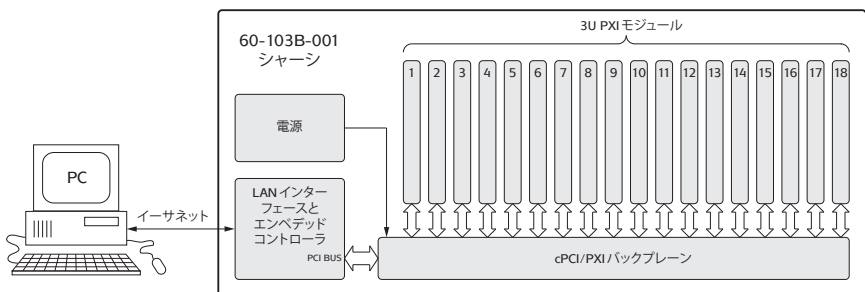


図6.1 - ピカリングインターフェイス社 PXI モジュールを 60-103B LXI モジュラースイッチングシャーシにセットし、LXI 準拠のスイッチングプラットフォームを構築している例 (制御には、イーサネットケーブルが必要です。)

60-103Bでは PXI シャーシが適合するため、LXI 準拠のシステムコントローラを備えています。また、PXI シャーシの制御機能（ファン速度、温度モニタ）に Web インターフェースからアクセスできます。さらに、コントローラの PCI インターフェースで使用可能な18の周辺機器用スロットに適合した PXI モジュールにもアクセスできます。コントローラにロードされたソフトウェアでは、PXIモジュールをプログラムで制御できます。その際、コントローラの PCIインターフェースで PXI モジュールを制御するものとはほぼ同じコマンドを使用します。違いは単純な版の変更です。

これにより、PXI モジュールをイーサネットで管理できます。内部 Web サーバを使用すると、Web ページを介して管理できます。また、Java を使用した Web インターフェースで提供されるソフトフロントパネルでシャーシを管理できます。これは、独自のソフトウェアがなくても、ほとんどのコントローラで使用できます。

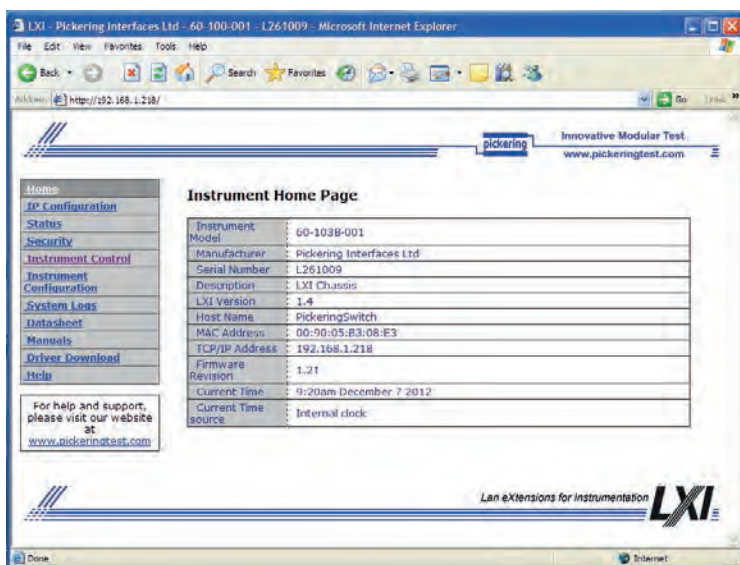


図6.2 - 60-103B のホームページにより、任意の Web ブラウザから LXI シャーシの構成情報にすぐにアクセス可能

PXI モジュールをサポートするには、LXI コントローラに追加する必要があるソースコードへのアクセスが要求されます。このため、LXI シャーシにインストール可能な PXI モジュールはピカリングインターフェース社製品に限られており、現時点では他社製品をサポートできません。

ピカリング社の60-102および 60-103 モジュラーシャーシは、PXI モジュールで利用可能なアプリケーション領域を拡張し、このシャーシを使用しなかった場合にはサポートが難しくなるスイッチングシステムやシミュレータでも利用できるようにします。

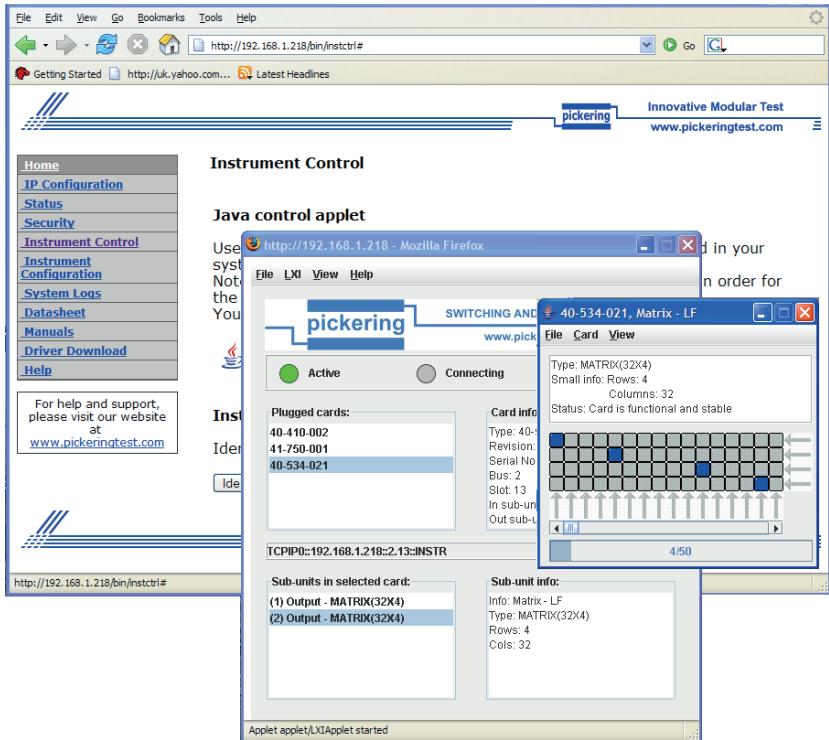


図6.3 - 60-103B ソフトフロントパネルにより、Web インターフェースから手動操作が可能（この例ではピカリング社の 40-534 PXI マトリックスモジュール）
 （後ろに見えるのは制御装置 Web ページ、真ん中のウィンドウは、前面の選択モジュールのコントロールパネルでインストールされたモジュールのリスト）

USB

USB 計測機能は、1 次インターフェースがイーサネット (LXI) で、2 次インターフェースが USB というアプリケーションの場合や、電力計検出装置などのリモートハードウェアをサポートする場合に対応し、普及してきました。また、データ収集などのアプリケーションでも、既に実績が証明されています。データ収集では、インターフェースのコストを下げることで、PXI よりもコスト効率の高いソリューションを実現できます。

コントローラの USB 接続は PCI(e) インターフェースから提供されています。PXI(e) を制御する場合と同種のインターフェース、そして USB ポートも PCI(e) バスの拡張として扱われます。この論理拡張は、PXI シャーシにある PCI バックプレーンから直接 USB 製品をサポートするためです。ピカリングインターフェース社の USB 2.0 ハブ (モデル 40-738) は、これを実現するために、3U PXI の形状で 8 ポート USB ハブを提供します。

40-738 を使用すると、PCI バスを介して最大 8 台のデバイスをコントローラに接続できます。40-738 の各 USB 出力ポートは、コントローラにアタッチされている他の USB デバイスと同じように表示されます。接続された USB デバイスは、USB ベンダのドライバを使用してインストールできます。各ポートは、コントローラ電源または外部主電源によるハブではなく、PXI バックプレーンから USB 電力を提供します。



図6.4 - ピカリングインターフェース社の 40-738 USB 2.0 ハブ

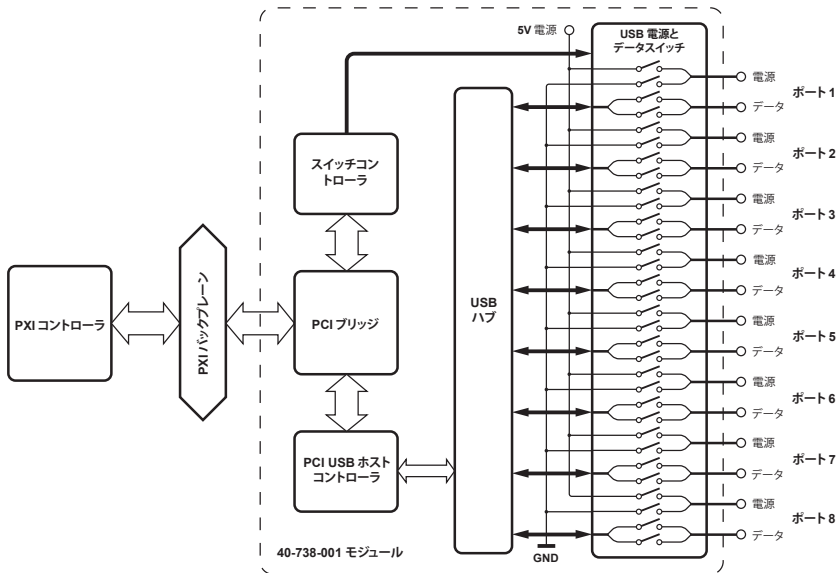


図6.5 - 40-738 USB 2.0 ハブの機能ブロック図

USB 接続を提供するだけでなく、40-738 は各 USB ポートの 4 本のデータ回線および電力線のいずれをも切り換えることができます。これにより、USB デバイスを USB ポートに接続し、機械的に取り外す場合と同じように USB デバイスの接続を解除できます。スイッチコントロールを使用すると、USB デバイスを再初期化できます。

アプリケーションによっては、テスト対象デバイスに USB ポートを備えたものもあります。4本の USB 回線のいずれかを切り換えることができるため、障害対応およびリカバリを確認できます。

40-738 USB 出力ポートのスイッチコントロールは、独立した PCI バスとして表示されません。そのため、スイッチは非 USB インターフェースを通じてピカリング社製スイッチドライバで制御されます。

40-738 を使用すると、シャーシで制御されるすべてのパーツを持つ PXI システムに USB 装置やテストデバイスを追加できます。

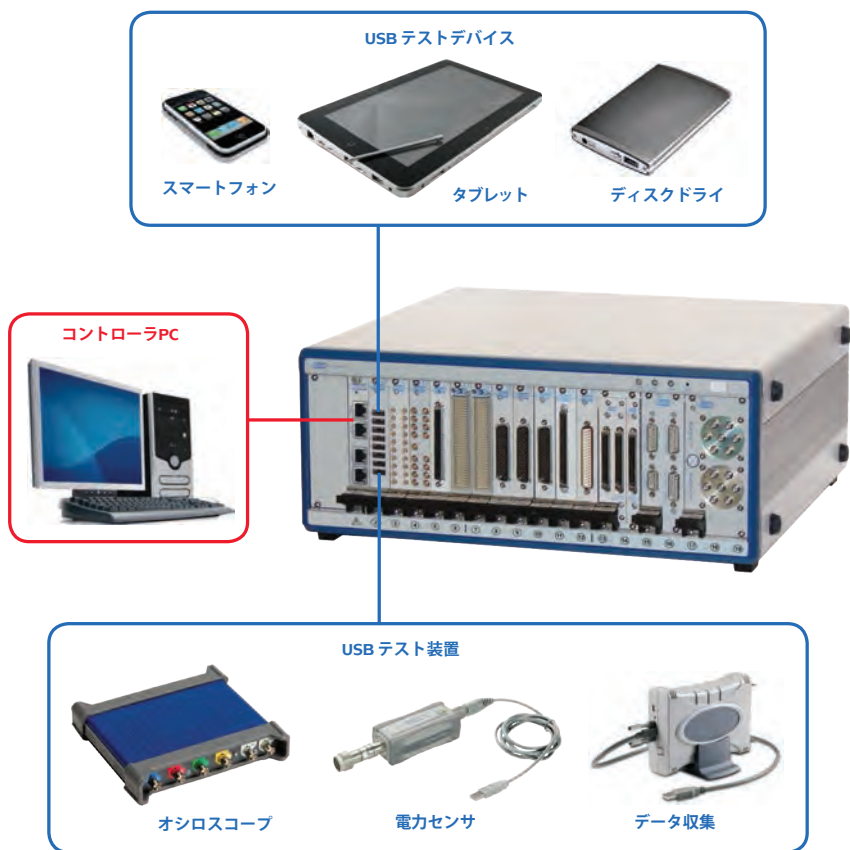


図6.6 - 低コスト USB テスト装置および USB テストデバイスで PXI テストシステムを拡張

セクション 7

ピカリング社 PXI 製品の概要

Pickering について.....	7.3
ピカリング社が PXI で提供するソリューション.....	7.3
ピカリング社製リレー.....	7.3
代表的な PXI のスイッチングおよび計測モジュールの紹介.....	7.4
汎用リレーモジュール.....	7.4
マトリクスモジュール.....	7.4
マルチプレクサモジュール.....	7.5
RF およびマイクロ波モジュール.....	7.5
フォルトインサージョンモジュール.....	7.5
プログラマブル抵抗モジュール.....	7.6
デジタル I/O、プロトタイピング、スイッチシミュレータモジュール.....	7.6
波形生成、増幅器、減衰器モジュール.....	7.6
USB、通信、アビオニクススイッチングモジュール.....	7.7
電源およびバッテリーシミュレータ.....	7.7
シャーシ.....	7.7
コントローラ.....	7.8
6U PXI スwitchingモジュール.....	7.8
サポート.....	7.9
ケーブルとコネクタ、マスインターコネク、ソフトウェア.....	7.9

ピカリング社について

ピカリング社は、スイッチングテクノロジーにおいて 45 年以上にわたる経験があります。ピカリング社はリードリレーの製造を 1968 年に開始し、1988 年以降、

ピカリングインターフェース社は汎用モジュールの販売、カスタムの領域でスイッチングおよび計測装置用製品を設計、開発してきました。ピカリング社は、製品のリリースから 20 年間、責任をもってサポートします。ファンクションテストシステムを必要とするさまざまな業種に、強力なお客様との関係を築き上げています。

ピカリング社が PXI で提供するソリューション

- 汎用リレーモジュール
- マトリクスモジュール
- マルチプレクサモジュール
- RF およびマイクロ波モジュール
- フォルトインサージョンモジュール
- プログラマブル抵抗モジュール
- デジタル I/O、プロトタイピング、スイッチングシミュレータモジュール
- 波形発生モジュール
- 増幅器および減衰器モジュール
- USB、通信、アビオニクススイッチングモジュール
- 電源およびバッテリーシミュレータ
- シャーシ
- コントローラ

さまざまなスイッチング機能を必要としているが、LXI インターフェースが望ましいアプリケーションのために、Pickering 社は LXI モジュラーシャーシを用意しています。この LXI シャーシは、ピカリング社の多様な 3U PXI スwitching、テストおよび計測モジュールを LXI 環境下でホストし、ギガビットイーサネット接続でリモート制御できます。

ピカリング社製リレー

スイッチングシステムの品質は、使用しているリレーの品質で決まります。リードリレーは、優れたスイッチング特性と機械的長寿命を備えた密封されたデバイスです。ピカリングインターフェース社は、関連企業ピカリング エレクトロニクス社と設計を重視した体制で緊密に連携し、最高品質の素材を使用して最高品質のリードリレーを開発してきました。計測器用途向けの高品質なピカリング社リードリレーは、電気機械式リレーの 10 倍の長寿命を誇り、動作の高速化と一貫した低電圧動作を実現します。ピカリング エレクトロニクス社は、リードリレーの作成に **SoftCenter®** を使用する唯一のリードリレーメーカーです。ピカリング社リードリレーの詳細については、pickeringrelay.com をご覧ください。



代表的な PXI のスイッチングおよび計測モジュールの紹介

ここでは、弊社のさまざまな PXI 製品をいくつか紹介します。1000 個を超えるスイッチングおよび計測モジュールをすべてご覧いただく場合は、pickeringtest.com にアクセスしてください。

汎用リレー



電カリレー
(40-160)



SPST 高電圧電カリレー
(40-330)



リードリレー
(40-110)

マトリクスモジュール



2 アンペア 1 極
マトリクス
(40-505)



10A ソリッドステ
ートマトリクス
(40-553)



3U PXI マルチスロット
マトリクス
(40-560A)

マルチプレクサ



5A 電力 EMR
マルチプレクサ
(40-651)



高密度 10A 電力
マルチプレクサ
(40-661)



電力マルチプレクサ
BRIC™
(40-571)

RF & マイクロウェーブ



50Ω SPDT
RF スイッチ
(40-870)



50Ω 終端 6GHz
マルチプレクサ
(40-883)



マイクロ波
マルチプレクサ
(40-784A)

フォルトインサクション



30A フォルト
インサクションスイッチ
(40-191)



5A フォルト
インサクションスイッチ
(40-198)



BRIC™ 高密度 FIBO
マトリクス
(40-592A)

プログラマブル抵抗



負荷抵抗
(40-292)



高密度精密抵抗
(40-297)



RTD シミュレータ
(40-262)

デジタル I/O、プロトタイピング、スイッチシミュレータ



32 チャンネル
デジタル I/O
(40-412)



ブレッドボード
(40-220A)



デュアル 16 チャンネル
自動車用スイッチ
シミュレータ
(40-485)

波形発生、増幅器、減衰器



ファンクション
ジェネレータ
(41-620)



6GHz トリプルソリッド
ステート減衰器
(41-182)



高電圧プログラマブル
増幅器
(41-650)

USB、通信、アビオニクススイッチング



**MEMS 光ファイバー
スイッチ**
(40-855)



データ通信マルチプレクサ
(40-736)



**プログラマブル接続 / 解除
対応 USB 2.0 ハブ**
(40-738)

電源およびバッテリーシミュレータ



**デュアルプログラマブル
+10V 電源**
(41-735)



プログラマブル電源 48V
(41-743)



**6 チャンネルバッテリー
シミュレータモジュール**
(41-752)

シャーシ



**8 スロット
PXI メインフレーム**
(40-922)



19 スロット PXI メインフレーム
(40-923)

コントローラ



PCI-PXI リモートコントロール
インターフェース
(41-921A / 51-921A)



PCIe-PXI リモートコントロール
インターフェース
(41-924 / 51-924)

6U PXI スイッチング



超高密度マトリクス
(45-541)



拡張可能な 250MHz RF
16 x 16 マトリクス
(45-720A)

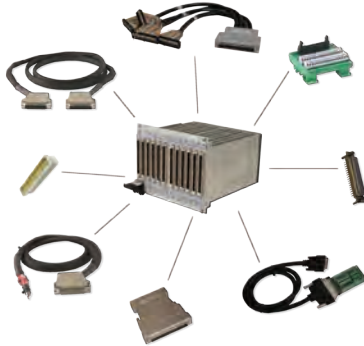


48 x SPDT
電力リレー
(45-157)

サポート

ケーブルとコネクタ

ピカリング社は、弊社のあらゆる PXI モジュールに対応するケーブルおよびコネクタソリューションも提供しています。単純な嵌合コネクタから、複雑なケーブルアセンブリやターミナルブロックに加え、特殊用途に合わせたケーブルアセンブリも製造します。ご使用のテストシステムに弊社製品を問題なく接続できるように、あらゆるアクセサリを設計します。



マスインターコネク

PXI ベースのテストシステムで交換可能テストアダプタ (ITA) を使用する必要がある場合、ピカリング社はマスインターコネクソリューションを推奨します。ピカリング社の PXI モジュール製品群は、MacPanel およびVPCマスインターコネクソリューションで完全にサポートされています。



www.macpanel.com



www.vpc.com

ソフトウェア

ピカリング社製品が対応している一般的なソフトウェアは、Windows® 8/7/Vista/XP、Visual Studio® (VB.NET、C#、C/C++)、LabVIEW™、LabVIEW RT™、LabWindows/CVI™、VISA (NIおよびAgilent)、IVI、NI SE、Agilent VEE、Mathworks Matlab、Geotest ATEasy、MTQ Testsolutions Tecap などです。



ここで挙げた高密度マトリクスモジュールには、内蔵リレーセルフテスト機能 (BIRST) が付属しています。この機能を使用すると、障害やリレー接点の劣化を簡単に検出し、複雑なスイッチングシステムの診断や検証に役立てることができます。

セクション 8

便利な情報

このセクションでは、PXI 製品と関連団体や規格に関する有用な情報源を提供します。

PXISA	8.3
PXISA は、PXI規格の管理と普及を行う団体です。このセクションでは、PXISAの目的と会員資格について説明します。	
AXIe Consortium	8.4
AXIe Consortium は AXIe規格の管理団体です。	
IVI Foundation	8.4
IVI Foundation は、テスト装置のプログラミング仕様を推進する団体です。	
LXI Consortium	8.4
LXI Consortium は、LXI 規格を策定および普及を行う団体です。	
PICMG および PCISIG	8.4
PICMG は、PXI 規格の基となる cPCI 規格の管理団体です。 PCISIG は PCI 規格をサポートしています。	
USB	8.5
USB Implementors Forum は、ユニバーサルシリアルバス (USB) の管理団体です。	
VXIplug&play Systems Alliance	8.5
現在、VXIbus Consortium が VXI規格を管理しています。	
役に立つ Web サイト	8.5
PXIおよびその他のシステムに関する詳細を知りたい場合に役立つ Web サイトです。	
用語集	8.6
各規格で目にする可能性がある用語を示します。	

PXISA

PXI Systems Alliance は、PXI 製品に関わる企業によって運営される非営利団体です。

PXISA は、PXI の技術仕様の策定および市場における PXI の概念の普及推進を行います。

PXISA は、PXI 規格の普及推進を積極的に行う企業であれば、誰でも会員として参加できます。

会員資格のカテゴリ

PXISA

PXI Systems Alliance の会員資格には 3 段階のレベルがあります。

PXISA の会員資格を取得すると、PXISA テクニカルおよびマーケティングプログラムに参加し、PXI ロゴを使用できます。



PXISA の会員のみが製品およびマーケティング資料に PXI ロゴを使用できます。エグゼクティブメンバー及びスポンサーメンバーは、PXI 製品の製造、および／またはサービスを提供する必要もあります。

スポンサーメンバー

ピカリングインターフェース社などのスポンサーメンバーは、PXI を進行中のビジネスの不可欠な要素と見なしており、あらゆる意思決定に関与したいと考えています。スポンサーメンバーになるには、スポンサーメンバー申請を行い、少なくとも 1 年間、エグゼクティブメンバーとして PXI 製品を製造する必要があります。

エグゼクティブメンバー

エグゼクティブメンバーは PXI アーキテクチャをビジネスに重要な要素と見なしています。PXISA の技術仕様、認証、マーケティングの方向性に対して発言権を持っています。エグゼクティブメンバーは PXI 関連製品を製造している必要があります。エグゼクティブメンバーは投票権を持っています。

アソシエートメンバー

アソシエートメンバーは、PXI をサポートする Alliance の会員で、現在の情報を入手できます。投票権は持っておらず、情報入手の目的のみの会員です。

会員リストおよび会員申請フォームは PXISA Web サイト (www.pxisa.org) にあります。

その他の団体

AXIe Consortium

AXIe Consortium は、オープン規格である AdvancedTCA Extensions for Instrumentation and Test (AXIe) の開発と普及推進を行っています。

IVI Foundation

IVI Foundation は、互換性を簡便化し、パフォーマンスを向上させ、プログラム開発および保守管理コストを削減するテスト装置のプログラミング仕様を推進しています。

LXI Consortium

LXI Consortium は、LXI 規格を策定および推進する団体です。複数の会員資格と作業グループで仕様を策定および管理しているため、PXISA と似た構造を持っています。

PICMG

PICMG (PCI Industrial Computer Manufacturers Group) は、高パフォーマンステレコミュニケーションおよび産業コンピューティングアプリケーションを実現するために、CompactPCI (cPCI) 規格などのオープン仕様を共同で策定する共同事業体で、600社以上の企業で構成されています。CompactPCI 製品は、PXI シャーシで使用することができます。PXI 製品は cPCI シャーシで使用することができます。いずれの場合にも、幾つかの制限があります。

ミッション

1994 年に設立された PICMG の本来のミッションは、コンピュータシステムを対象にした PCI Special Interest Group (PCISIG) の認定に従い、PCI/ISA、PCI/EISA、PCI/3U または 6U ユーロカードフォームファクタ (別名 CompactPCI) などの PCI 規格を拡張することです。PICMG は、CompactPCI の重要な拡張および機能向上を引き続き開発します。

目的

PICMG の目的は、装置ベンダに共通仕様を提供することで、可用性を向上させ、コストの削減と市場投入までの時間を短縮することです。PCI 仕様は、新しい設計に移行したいと考えている OEM に明確なアップグレードの道筋を示します。

PXISA と同じく、PICMG は非営利団体です。

PCISIG

PCI Special Interest Group (PCI-SIG) の目的は、単純で互換性のある、かつ安定した規格を PCI デバイス用に実現することです。

コントロールインターフェースが PCI 規格に基づいて構築され、PXI バックプレーンに組み込まれた PCI ブリッジなど、PCI カードと共通する電気機器を使用しているため、PCI-SIG は PXI にとって重要な存在です。

USB

USB Implementers Forum (USB-IF) は、ユニバーサルシリアルバスを推進し、その仕様とコンプライアンスプログラムを維持管理しています。USB 1.1、2.0 (高速)、3.0 (超高速) デバイスを利用できます。USBTMC は、テストおよび測定アプリケーションをサポートするために策定されたソフトウェアインターフェース規格で、現在は IVI Foundation によって管理されています。

VXI plug&play Systems Alliance

VXI 規格は VXIbus Consortium によって管理されています。2002 年、VXIplug&play Systems Alliance は、IVI Foundation の 1 部門になることを投票で決め、2003 年に正式に統合されました。

役に立つ Web サイト

AXIe 仕様	www.axiestandard.org
IEC 仕様	www.iec.org
IEEE 仕様	www.ieee.org
LXI コンソーシアム	www.lxistandard.org
PCI 仕様	www.pcisig.com
ピカリングインターフェース	www.pickeringtest.com
PICMG 仕様	www.picmg.org
PXI 仕様	www.pxisa.org
USB 仕様	www.usb.org
VISA 仕様	www.ivifoundation.org
VME 仕様	www.vita.com
IVI Foundation	www.ivifoundation.org
VXIbus コンソーシアム	www.vxi.org

用語集

3U, 6U	モジュールの高さ。6U モジュールは、3U モジュールの約 2 倍の高さを持っています。1U は 44.45mm (1.75 インチ) です。
API	Application Programming Interface (アプリケーションプログラムインターフェース)の略。
AXIe	AdvancedTCA eXTensions for Instrumentation and Test (計測およびテスト用 AdvancedTCA 拡張)の略。
CompactPCI	PICMG 2.0 仕様に従った高耐久 PCI カード。きわめて高い機械的性能を発揮し、カードをより簡単に挿入、取り出しできます。
GPIOB	General Purpose Interface Bus (汎用インターフェースバス)の略。8ビット幅データシステムを使用したベンチ装置を相互接続するための規格です。IEEE 488で定義されています。
IVI	Interchangeable Virtual Instrument (互換仮想装置)の略。
J1, J2, J3	P1、P2、P3 に適合する PXI モジュールのコネクタ。3U モジュールでは、コネクタ J1とJ2が P1 と P2 に適合します。
ローカルバス	PXI 機能を使用せずに、シャーシ内の隣接 PXI モジュールを接続できるバス。ローカルバスは、アナログ信号でもデジタル信号でも使用でき、モジュールで定義されています。
PCI	Peripheral Component Interconnect (周辺機器相互接続)の略。コンピュータで追加機能を提供するために一般的に使用されているバスシステムです。
PCISIG	PCI Special Interest Group (PCI 標準化グループ)の略。
PICMG	PCI Industrial Computer Manufacturers Group (PCI 業界用コンピュータ製造者グループ)の略。
PXI	PCI eXTensions for Instrumentation (計測向け PCI 拡張)の略。
スタートリガ	低レイテンシで同期されたトリガ信号を周辺機器モジュールに送る、スロット 2 から駆動される高速トリガシステム。
トリガバス	イベントのトリガに使用できる、PXI 規格で定義されたバス。トリガ条件はソフトウェアで調節できます。
USB	Universal Serial Bus (ユニバーサルシリアルバス)の略。
VISA	Virtual Instrument Software Architecture (仮想装置ソフトウェアアーキテクチャ)の略。
VXI	VME Extensions for Instrumentation (測定用VME拡張)の略。
P1	32 ビット PCI バスを提供するシャーシのバックプレーンコネクタ。
P2	64 ビット PCI バスと PXI 固有の機能を提供するシャーシのバックプレーンコネクタ。
P3	PXI 規格で用途が定義されていない予備コネクタ。6U シャーシに適合します。
P4	6U シャーシで使用されるコネクタ。3U カードを 6U スロットに適合させる場合に使用します。P1 と同じ機能を提供します。
P5	6U シャーシで使用されるコネクタ。3U カードを 6U スロットに適合させる場合に使用します。P2 と同じ機能を提供します。
システムスロット またはスロット 1	PXI シャーシの左側にあるスロット。PXI シャーシのシステムコントローラで使用するために予約されています (PXIe の場合、コントローラは別の場所に組み込まれている場合もあります)。

Pickering Interfaces 各国オフィス所在地：

アメリカ

電話：(西部) +1 541-471-0700
電話：(東部) +1 781-897 1710
メール：ussales@pickeringtest.com

イギリス

電話：+44 (0)1255-687900
メール：sales@pickeringtest.com

フランス

電話：+33 1 60 53 55 50
メール：frsales@pickeringtest.com

ドイツ

電話：+49 89 125 953 160
メール：desales@pickeringtest.com

スウェーデン

電話：+46 340-69 06 69
メール：ndsales@pickeringtest.com

チェコ

電話：+420 558 987 613
メール：desales@pickeringtest.com

中国

電話：+86-10-5982- 2465
メール：chinasales@pickeringtest.com

日本 アンドールシステムサポート株式会社

電話：03-3450-7201
メール：pickering@andor.jp